

## บทที่ 6

### สรุปผลการวิจัยและข้อเสนอแนะ

#### 6.1 สรุปผลการวิจัย

วิทยานิพนธ์นี้นำเสนอวิธีการที่ใช้ในการลดขนาดของโปรแกรมฝังตัวที่บรรจุอยู่ในระบบฝังตัว (Embedded systems) ขนาดเล็ก จุดประสงค์ของการลดขนาดโปรแกรมเพื่อลดขนาดของหน่วยความจำที่เป็นส่วนประกอบที่ใหญ่ที่สุดภายในชิป (Chip) ของระบบฝังตัว ซึ่งถ้าสามารถลดขนาดของหน่วยความจำนี้ลงได้ก็จะทำให้ชิปมีขนาดพื้นที่ตาย (Die area) เล็กลง ส่งผลให้ต้นทุนในการผลิตชิปลดลงด้วย

การลดขนาดโปรแกรมที่ใช้ในงานวิจัยนี้ใช้แนวความคิดในการทำงานของเครื่องเสมือน (Virtual machine) ที่ทำงานกับชุดคำสั่งแบบแอสแมบลีหรือที่นิยมเรียกกันว่าชุดคำสั่งรหัสไบต์ โดยมีสมมติฐานที่ว่าชุดคำสั่งรหัสไบต์จะทำให้โปรแกรมมีขนาดเล็กกว่าการใช้ชุดคำสั่งเดิมของหน่วยประมวลผล แต่เครื่องเสมือนจำเป็นต้องมีซอฟต์แวร์แปลคำสั่ง (Interpreter) เพื่อเป็นหน่วยประมวลผลแบบแอสแมบลีหรือที่เรียกว่าเครื่องเสมือนแบบแอสแมบลี (Virtual stack machine) ซึ่งโปรแกรมแปลคำสั่งนี้จะทำให้การทำงานของระบบช้าลงโดยเฉลี่ยประมาณ 10 เท่าของระบบที่ใช้หน่วยประมวลผลควบคุมโดยตรง แต่ขนาดของโปรแกรมที่อยู่ในรูปแบบชุดคำสั่งรหัสไบต์นั้นมีขนาดที่เล็กลงประมาณ 40% ของโปรแกรมปกติ

ในงานวิจัยจึงนำเสนอเครื่องเสมือนแบบแอสแมบลีที่ใช้การแปลคำสั่งโดยวงจรแปลคำสั่ง (Interpreter circuit) มาทำหน้าที่ในการแปลคำสั่งรหัสไบต์แทนการใช้โปรแกรมแปลคำสั่ง เพื่อลดเวลาที่สูญเสียไปในการแปลคำสั่ง โดยวงจรแปลคำสั่งมีหน้าที่ในการแปลคำสั่งรหัสไบต์ให้อยู่ในรูปแบบของลำดับการทำงานของชุดคำสั่งเดิมเพื่อให้หน่วยประมวลผลเข้ามาอ่านคำสั่งไปทำงานตามการทำงานของลำดับคำสั่งเดิม

หน่วยประมวลผลที่นำมาใช้ในงานวิจัยเป็นหน่วยประมวลผลขนาดเล็กที่ถูกออกแบบขึ้นมาเพื่อใช้ในการควบคุมเว็บเซิร์ฟเวอร์แบบฝังตัว ซึ่งมุ่งเน้นการออกแบบเพื่อให้หน่วยประมวลผลดังกล่าวมีขนาดเล็กและประหยัด เพื่อรองรับเทคโนโลยีการผลิตภายในประเทศ

ส่วนชุดคำสั่งรหัสไบต์ที่ใช้ในงานวิจัยนี้ใช้ชุดคำสั่งแบบแอสแมบลี SM1 ซึ่งเป็นชุดคำสั่งที่ออกแบบขึ้นสำหรับหน่วยประมวลผลแบบแอสแมบลี

การพัฒนาวงจรแปลคำสั่งเริ่มจากการอธิบายการทำงานของคำสั่งรหัสไบต์แต่ละคำสั่งให้อยู่ในรูปแบบลำดับของคำสั่งของชุดคำสั่งของหน่วยประมวลผล C1 และบรรจุลำดับของคำสั่งเดิมเหล่านั้นไว้ในหน่วยความจำคำสั่งเดิมภายในวงจรแปลคำสั่ง

เมื่อระบบทำงานวงจรแปลคำสั่งจะอ่านคำสั่งรหัสไบต์ที่จัดเก็บอยู่ในหน่วยความจำโปรแกรมมาทำงานแปลคำสั่ง โดยถอดรหัสคำสั่งรหัสไบต์เหล่านั้นออกมาเป็นตำแหน่งแรกของลำดับคำสั่งเดิม เพื่อให้หน่วยประมวลผลเข้ามาอ่านคำสั่งเดิมดังกล่าวไปทำงานทีละคำสั่งจนกว่าจะหมดลำดับ วงจรแปลคำสั่งก็จะอ่านคำสั่งรหัสไบต์คำสั่งใหม่มาแปลคำสั่งต่อ

การทำงานของระบบโดยรวมก็จะทำงานเป็นเครื่องเสมือนแบบแอสแตกที่สามารถทำงานกับชุดคำสั่งแบบแอสแตกได้

การทดลองใช้การจำลอง (Simulation) เพื่อทวนสอบ (Verification) และวัดผลการทำงานด้านต่างๆ ของระบบที่มีการใช้วงจรแปลคำสั่ง และใช้โปรแกรมวัดเปรียบเทียบสมรรถนะภาพแบบจำนวนเต็มของสแตนฟอร์ด (Stanford's integer benchmark) ในการทดลอง การทวนสอบแบ่งออกเป็น 2 กรณีได้แก่การตรวจสอบผลลัพธ์การทำงานของโปรแกรมที่แสดงออกมาหลังจากที่โปรแกรมทำงานเสร็จสิ้น และการตรวจสอบผลการประมวลผลคำสั่งแต่ละคำสั่ง ใช้การตรวจสอบตัวเอง (Self-checking) การจำลองการทำงาน ระบบจำลองจะทำการตรวจสอบผลจากการทำงานในแต่ละคำสั่งที่ทำงานในระบบ เปรียบเทียบกับผลการทำงานที่ควรจะเป็นที่ได้จากแบบจำลองอ้างอิง (Reference model) ที่ทำงานควบคู่กัน และถ้ามีข้อผิดพลาดในการประมวลผลคำสั่งก็จะรายงานว่าระบบทำงานผิดที่คำสั่งใด ทำให้ง่ายต่อการแก้ไขจุดบกพร่องของระบบ

การวัดผลใช้ข้อมูลขนาดของโปรแกรมที่ถูกแปลโปรแกรมให้อยู่ในรูปแบบชุดคำสั่งรหัสไบต์ จำนวนคำสั่งรหัสไบต์ จำนวนคำสั่งเดิม และจำนวนสัญญาณนาฬิกาทั้งหมดที่ใช้ในการทำงานของโปรแกรมวัดเปรียบเทียบสมรรถนะ

ผลการเปรียบเทียบสมรรถนะการทำงานของระบบเครื่องเสมือนแบบแอสแตกที่ใช้วงจรแปลคำสั่งกับผลการทำงานที่ได้จากระบบอ้างอิงพื้นฐานพบว่าขนาดของโปรแกรมที่อยู่ในรูปแบบคำสั่งรหัสไบต์นั้นมีขนาดเล็กกว่าโปรแกรมในรูปแบบชุดคำสั่งเดิมเฉลี่ย โดยวัดเป็นอัตราการบีบอัด ได้ค่าเฉลี่ยอยู่ที่ 0.63 โดยที่ระบบเครื่องเสมือนทำงานช้าลงเฉลี่ย 3.10 เท่าของการทำงานปกติ และหลังจากนำวงจรแปลคำสั่งไปสังเคราะห์เป็นวงจรพบว่าวงจรแปลคำสั่งมีขนาด 2,175 เกต

## 6.2 ข้อเสนอแนะ

1. การทดลองในงานวิจัยนี้การแปลโปรแกรมวัดเปรียบเทียบสมรรถนะให้อยู่ในรูปแบบชุดคำสั่งของหน่วยประมวลผล C1 นั้นยังไม่มีโปรแกรมแปลภาษาส้อม (Som's compiler) ให้อยู่ในภาษาเครื่อง (Machine code) โดยตรง ทำให้ไม่สะดวกที่จะทดลองกับโปรแกรมที่มีขนาดใหญ่ๆ ได้ ดังนั้นสิ่งที่น่าจะพัฒนาในลำดับต่อไปคือการพัฒนาโปรแกรมแปลภาษาสำหรับชุดคำสั่งของหน่วยประมวลผล C1
2. การลดขนาดของโปรแกรมที่อยู่ในรูปแบบชุดคำสั่งแบบแอสก SM1 ยังคงสามารถทำได้จากการค้นหาลำดับของคำสั่งที่ซ้ำบ่อยๆ ในโปรแกรม แล้วเพิ่มคำสั่งรหัสไบต์คำสั่งใหม่เข้าไปในระบบเพื่อใช้แทนลำดับของคำสั่งดังกล่าว จะทำให้ขนาดของโปรแกรมโดยรวมลดลง
3. การใช้วงจรแปลคำสั่งแทนการใช้โปรแกรมแปลคำสั่งเป็นวิธีที่ช่วยเพิ่มสมรรถนะในการทำงานของเครื่องเสมือนซึ่งจะนำมาประยุกต์ใช้กับภาษาจาวาในระบบฝังตัวได้



ศูนย์วิทยทรัพยากร  
จุฬาลงกรณ์มหาวิทยาลัย