

วงจรกรองแบบต่อเนื่องทางเวลาในเทคโนโลยี 0.7 ไมโครเมตรชีมอสสำหรับสัญญาณวิดีโอด้วยถูกสุ่มที่ความถี่ 13.5 เมกะเฮิรตซ์

นาย ไพบูลย์ ศิรินามาวัตนะ

ศูนย์วิทยทรัพยากร

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชาวิศวกรรมไฟฟ้า ภาควิชาวิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย

ปีการศึกษา 2546

ISBN 974-17-3616-9

ลิขสิทธิ์ของจุฬาลงกรณ์มหาวิทยาลัย

A $0.7\mu\text{m}$ CMOS CONTINUOUS-TIME FILTER FOR 13.5MHz SAMPLED VIDEO SIGNAL
APPLICATIONS

Mr.Pairote Sirinamaratana

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย
A Thesis Submitted in Partial Fulfillment of the Requirements
for the Degree of Master of Engineering in Electrical Engineering

Department of Electrical Engineering

Faculty of Engineering

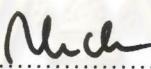
Chulalongkorn University

Academic Year 2003

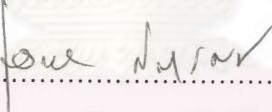
ISBN 974-17-3616-9

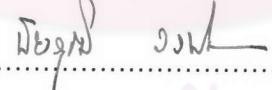
หัวข้อวิทยานิพนธ์ งจกรของแบบต่อเนื่องทางเวลาในเทคโนโลยี 0.7 ไมโครเมตรชีมอส
 สำหรับสัญญาณวิดีโอดึงถูกสูงที่ความถี่ 13.5 เมกะเฮิรตซ์
 โดย นาย ไพรожน์ ศิรินามารัตนะ
 สาขาวิชา วิศวกรรมไฟฟ้า
 อาจารย์ที่ปรึกษา ผู้ช่วยศาสตราจารย์ ดร.นัยวุฒิ วงศ์โคเมท
 อาจารย์ที่ปรึกษาร่วม อาจารย์ ดร.วันเฉลิม โปรา

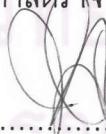
คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย อนุมติให้นบวิทยานิพนธ์ฉบับนี้
 เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญามหาบัณฑิต

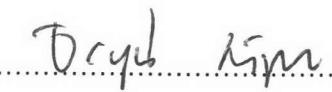

 คณบดีคณะวิศวกรรมศาสตร์
 (ศาสตราจารย์ ดร.สมศักดิ์ ปัญญาแก้ว)

คณะกรรมการสอบบวิทยานิพนธ์


 ประธานกรรมการ
 (รองศาสตราจารย์ ดร.เอกชัย ลีลาวรรณี)


 อาจารย์ที่ปรึกษา
 (ผู้ช่วยศาสตราจารย์ ดร.นัยวุฒิ วงศ์โคเมท)


 อาจารย์ที่ปรึกษาร่วม
 (อาจารย์ ดร.วันเฉลิม โปรา)


 กรรมการ
 (ผู้ช่วยศาสตราจารย์ ดร.จิรยุทธ์ มหัทธนกุล)

ไฟโกรน์ ศิรินามารัตนะ : วงจรกรองแบบต่อเนื่องทางเวลาในเทคโนโลยี 0.7 ไมโครเมตร ชิ้มอสสำหรับสัญญาณวิดีโอซึ่งถูกสูญเสียความถี่ 13.5 เมกะเฮิรตซ์. (A 0.7μm CMOS CONTINUOUS-TIME FILTER FOR 13.5MHz SAMPLED VIDEO SIGNAL APPLICATIONS) อาจารย์ที่ปรึกษา : ผศ.ดร.นัยวุฒิ วงศ์โคเมท อาจารย์ที่ปรึกษาร่วม : ดร.วันเฉลิม ปราสา, 86 หน้า. ISBN 974-17-3616-9.

วิทยานิพนธ์นี้นำเสนอการออกแบบวงจรกรองผ่านตัวแบบต่อเนื่องทางเวลาในเทคโนโลยี 0.7 ไมโครเมตรชิ้มอสสำหรับสัญญาณวิดีโอระบบ PAL ที่ถูกสูญเสียความถี่ 13.5 เมกะเฮิรตซ์ วงจรกรองนี้ทำหน้าที่ป้องกันการซ้อนทับของสัญญาณ (Anti-aliasing) เนื่องจากการสูญเสียตัวอย่างสัญญาณของตัวแปลงสัญญาณแอนะล็อกเป็นดิจิทัล และสามารถปรับเปลี่ยนเป็นวงจรกรองสร้างสัญญาณกลับ (Reconstruction) สำหรับกรองสัญญาณที่ออกจากตัวแปลงสัญญาณดิจิทัลเป็นแอนะล็อก วงจรกรองนี้ประกอบด้วย วงจรกรองผ่านตัวชนิดอลลิปิติกอันดับ 5 วงจรปรับเพต (Equalizer) อันดับ 3 วงจรชดเชยสัญญาณความถี่สูงที่หายไปเนื่องจากการแปลงสัญญาณดิจิทัลกลับเป็นสัญญาณแอนะล็อก ($\sin(x)/x$ correction) รวมไปถึงวงจรรับสัญญาณขาเข้าและวงจรขยายสัญญาณขาออก วงจรกรองที่ใช้มีโครงสร้างแบบทรานส์ค่อนดักเตอร์-ตัวเก็บประจุ (Gm-C) วงจรทรานส์ค่อนดักเตอร์เป็นแบบใหม่ซึ่งมีผลตอบสนองทางความถี่และความเป็นเชิงเส้นสูง คุณสมบัติของวงจรกรองถูกกำหนดตามมาตรฐาน CCIR601 ซึ่งบังคับถึงการกระเพื่อมในแบบผ่าน การลดทอนในแบบหยุด อัตราส่วนสัญญาณต่อสัญญาณรบกวน การประวิงกลุ่ม (group delay) ความปรวนแปรของความถี่หักมุม differential gain (DG) และ differential phase (DP) ผลการจำลองการทำงานซึ่งรวมถึงความแปรปรวนของกระบวนการผลิตและคุณภาพแสดงให้เห็นว่า วงจรกรองนี้ผ่านมาตรฐาน CCIR 601 ระดับ desktop ยกเว้นค่า DP ที่สูงกว่ามาตรฐานเล็กน้อยในกรณีกระบวนการผลิตแบบซ้ำ วงจรทั้งหมดถูกกำหนดตามความต้องการ แล้วนำมาจำลองการทำงานอีกครั้งโดยรวมผลของปรสิต (parasitics) ที่เกิดจากกระบวนการผังวงจรเพื่อตรวจสอบการทำงานทั้งหมด วงจรกรองนี้ใช้พลังงาน 310 มิลลิวัตต์ จากไฟเลี้ยง 5 โวลต์

จุฬาลงกรณ์มหาวิทยาลัย

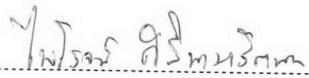
ภาควิชา วิศวกรรมไฟฟ้า ลายมือชื่อนิสิต *มนัส ลีร์ ภูริภาน*
สาขาวิชา วิศวกรรมไฟฟ้า ลายมือชื่ออาจารย์ที่ปรึกษา *มนต์ วงศ์*
ปีการศึกษา 2546 ลายมือชื่ออาจารย์ที่ปรึกษาร่วม *กฤษ*

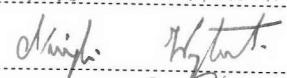
44704479121 : MAJOR ELECTRICAL ENGINEERING

KEY WORD : CONTINUOUS-TIME FILTER / ANTI-ALIASING FILTER / RECONSTRUCTION
FILTER / PAL VIDEO / TRANSCONDUCTOR

PAIROTE SIRINAMARATANA : A $0.7\mu\text{m}$ CMOS CONTINUOUS-TIME FILTER FOR
13.5MHz SAMPLED VIDEO SIGNAL APPLICATIONS. THESIS ADVISOR :
ASST.PROF.NAIYAVUDHI WONGKOMET, Ph.D., THESIS COADVISOR :
WANCHALERM PORA, Ph.D., 86 pp. ISBN 974-17-3616-9.

This thesis presents a continuous-time lowpass filter in a $0.7\mu\text{m}$ CMOS technology for 13.5MHz-sampled PAL video signals. The filter can function both as an anti-aliasing filter and a reconstruction filter. The filter consists of a fifth-order elliptic low-pass filter, a third-order equalizer, a $\sin(x)/x$ correction circuit, and input and output buffers. The Gm-C topology with a new high bandwidth and high linearity transconductor is employed in this filter. The filter specifications follow the CCIR601 standard, which specifies the passband ripple, stopband attenuation, signal-to-noise-ratio, group delay, cut-off frequency variation, differential gain (DG), and differential phase (DP). The simulation, which includes fabrication process and temperature variation, demonstrates that the filter meets the desktop quality of CCIR 601 standard; the exception is the differential phase in slow process. The circuit was layouted and extracted with parasitics to verify its functionality and specifications. Power dissipation is estimated at 310mW from a single 5V power supply.

Department.....Electrical Engineering.. Student's signature.....

Field of study.....Electrical Engineering.. Advisor's signature.....

Academic year.....2003.....Co-advisor's signature.....

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้ สำเร็จลุล่วงไปได้ด้วยความช่วยเหลืออย่างดียิ่งของอาจารย์ ผศ.ดร. นัยฤทธิ์ วงศ์โคเมท อาจารย์ที่ปรึกษาวิทยานิพนธ์ ซึ่งท่านได้ให้คำแนะนำและข้อคิดเห็นต่างๆ ในการวิจัยด้วยดีตลอดมา

ขอขอบคุณ ศูนย์เทคโนโลยีอิเล็กทรอนิกส์ และคอมพิวเตอร์แห่งชาติ (NECTEC) และโครงการเงินกันถุงของจุฬาลงกรณ์มหาวิทยาลัย ที่ได้ให้ทุนวิจัยสนับสนุนโครงการนี้เป็นอย่างดี

ขอขอบคุณ พี่เนพงศ์ พี่กานต์ พี่ทวีศักดิ์ พี่อาทิตย์ ที่ช่วยสอนการใช้โปรแกรมต่างๆ ตลอดจนข้อเสนอแนะต่างๆ ในการออกแบบวงจร

นอกจากนี้ยังมีเพื่อนๆ พี่ๆ และน้องๆ ทุกคนในห้องปฏิบัติการวิจัยระบบเชิงเลขที่เคยห่วงใยให้กำลังใจและความสนับสนานต่างๆ มาโดยตลอด

ท้ายนี้ ผู้วิจัยขอรับขอรับของพระคุณ บิดา-มารดา รวมทั้งคุณป้า คุณน้า ที่สนับสนุนในด้านการเงิน และให้กำลังใจแก่ผู้วิจัยด้วยดีเสมอมา

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

สารบัญ

หน้า

บทคัดย่อภาษาไทย	๑
บทคัดย่อภาษาอังกฤษ	๑
กิตติกรรมประกาศ	๙
บทที่ 1 บทนำ	๑
1.1 แนวเหตุผลในการทำวิทยานิพนธ์.....	๑
1.2 วัตถุประสงค์ของการวิจัย	๒
1.3 ขอบเขตของการวิจัย	๒
1.4 ประโยชน์ที่คาดว่าจะได้รับ	๓
1.5 วิธีดำเนินการวิจัย	๓
1.6 ลำดับขั้นตอนในการเสนอผลการวิจัย.....	๓
บทที่ 2 ปริศนาระบบรวมของวงจรกรองสัญญาณวิดีโอ	๕
2.1 สัญญาณวิดีโอ	๕
2.2 สถาปัตยกรรมของวงจรกรองแบบต่างๆ	๖
2.2.1 สถาปัตยกรรมวงจรกรองแบบขั้นบันไดชนิดไม่สูญเสีย.....	๖
2.2.2 สถาปัตยกรรมแบบ cascade.....	๖
2.2.3 สถาปัตยกรรมแบบ Integrator loop Inverse Follow-the-Leader Feedback (IFLF).....	๗
2.3 ชนิดของตัวอินทิเกรตสำหรับวงจรกรอง	๘
2.4 ทรานส์คอนดักเตอร์ (Transconductor).....	๙
2.4.1 ทรานส์คอนดักเตอร์บันกะบวนการผลิตแบบซีมอส	๙
2.4.2 ทรานส์คอนดักเตอร์บันกะบวนการผลิตแบบไปซีมอส	๑๐
2.5 ข้อกำหนดของวงจรกรองตามมาตรฐาน CCIR 601	๑๑
2.6 โครงสร้างของวงจรกรองสำหรับวิทยานิพนธ์ฉบับนี้	๑๔
2.7 สรุป	๑๕
บทที่ 3 พัฟ์ชันถ่ายโอนของวงจรกรอง	๑๖
3.1 พัฟ์ชันถ่ายโอนของวงจรกรองผ่านตัว	๑๖
3.2 พัฟ์ชันถ่ายโอนของ Equalizer.....	๑๗
3.3 พัฟ์ชันถ่ายโอนของส่วนแก้ไข Sin(x)/x (Sin(x)/x correction)	๒๐
3.4 สรุป	๒๒

สารบัญ (ต่อ)

	หน้า
บทที่ 4 สถาปัตยกรรมของวงจรกรอง	23
4.1 สถาปัตยกรรมของวงจรกรองผ่านตัวชนิดอเลลลิปติกอันดับ 5.....	23
4.1.1 โครงสร้างวงจรกรองแบบขั้นบันไดชนิดไม่สูญเสีย [6], [7]	23
4.1.2 สถาปัตยกรรมวงจรกรองผ่านตัวแบบ cascade.....	28
4.2 สถาปัตยกรรมของ Equalizer.....	30
4.3 สถาปัตยกรรมของส่วนแก้ไข Sin(x)/x (Sin(x)/x correction)	33
4.4 สรุป	35
บทที่ 5 การออกแบบวงจรกรอง	36
5.1 วงจรทรานส์ค่อนดักเตอร์ (Transconductor, Gm)	37
5.2 วงจรช่วยปรับค่าทรานส์ค่อนดักแทนซ์.....	43
5.3 สรุป	45
บทที่ 6 การออกแบบวงจรส่วนขาเข้า-ขาออกและวงจรไปอัลติบีดิจิตอล	46
6.1 วงจรรับสัญญาณขาเข้า	46
6.2 วงจรขยายสัญญาณขาออกสำหรับวงจรกรองแก้การซ้อนทับ (Anti-aliasing filter) ...	47
6.3 วงจรขยายสัญญาณขาออกสำหรับวงจรกรองสร้างสัญญาณกลับ (Reconstruction) 48	48
6.4 วงจรสร้างแรงดันอ้างอิง (Reference bandgap)	50
6.5 วงจรสร้างกระแสอ้างอิง	53
6.6 สรุป	54
บทที่ 7 การวางแผนวงจรรวมและผลการจำลองการทำงาน	55
7.1 การวางแผนวงจรทรานส์ค่อนดักเตอร์	55
7.2 การวางแผนวงจรกรอง.....	59
7.3 การวางแผนวงจรรวม	60
7.4 ผลการจำลองการทำงาน	62
7.5 ผลจากปรสิตของการเดินสายเชื่อมต่อผังวงจร (routing)	67
7.6 สรุป	69
บทที่ 8 ข้อสรุปและข้อเสนอแนะ	71
8.1 ข้อสรุป	71
8.2 ข้อเสนอแนะ.....	71
รายการอ้างอิง	73

สารบัญ (ต่อ)

	หน้า
ภาคผนวก	75
ภาคผนวก ก	
การหาค่า $Z_{in}(s)$ ในโครงสร้างของวงจรกรองแบบขั้นบันไดชนิดไม่สูญเสียจากฟังก์ชัน	
ถ่ายโอนของวงจรกรอง	76
ภาคผนวก ข	
การหาค่าตัวต้านทานและตัวเก็บประจุของฟังก์ชันถ่ายโอนตั้นแบบชนิดเคลลิปติก	
อันดับที่ 5 ด้วยโปรแกรม MATLAB	78
ภาคผนวก ค	
บทความที่ได้รับการตีพิมพ์ใน	
2003 IEEE International Symposium on Circuits and Systems	81
ประวัติผู้เขียนนิพนธ์	82

**ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย**

สารบัญภาพ

หน้า

รูปที่ 1.1 วัตถุประสงค์ของจรวจองสำหรับวิทยานิพนธ์ฉบับนี้	2
รูปที่ 2.1 ลักษณะเด่นภาพของสัญญาณวิดีโอ	5
รูปที่ 2.2 โครงสร้างของจรวจองแบบขั้นบันไดชนิดไม่สูญเสีย	6
รูปที่ 2.3 การสร้างตัวหนี่ยวนำด้วยเทคนิคแบบ Gm-C	6
รูปที่ 2.4 แผนภาพแสดงการไฟลของสัญญาณของจรวจองอันดับ 1 [5]	7
รูปที่ 2.5 แผนภาพแสดงการไฟลของสัญญาณของจɂรวจองอันดับ 2 [5]	7
รูปที่ 2.6 โครงสร้างสถาปัตยกรรมแบบ IFLF โดยใช้ตัวอินทิเกรต	7
รูปที่ 2.7 ตัวอินทิเกรตแบบต่างๆ	8
รูปที่ 2.8 ตัวอย่างวงจรทรานส์คอนดักเตอร์โดยใช้มอสทรานซิสเตอร์	9
รูปที่ 2.9 ตัวอย่างวงจรทรานส์คอนดักเตอร์แบบไปริเมส	10
รูปที่ 2.10 ตัวอย่างสัญญาณที่ใช้วัดค่า DG/DP [18]	11
รูปที่ 2.11 แสดงข้อและศูนย์แบบปรสิตที่ความถี่ต่ำและที่ความถี่สูงของตัวอินทิเกรต	13
รูปที่ 2.12 ตัวอย่างผลตอบทางเวลาของจɂรวจองที่มีการประวิงกลุ่มและอัตราขยายสัญญาณในเชิงความถี่เป็นค่าคงที่	14
รูปที่ 2.13 โครงสร้างของจɂรวจอง	14
รูปที่ 2.14 แสดงอัตราขยายที่ข้าออกของจɂรวจองแบบ Anti-aliasing และที่ข้าออกของจɂรวจองแบบ Reconstruction	15
รูปที่ 3.1 แสดงการซ้อนทับของสัญญาณเนื่องจากการสุมสัญญาณ	16
รูปที่ 3.2 กราฟฟังก์ชันถ่ายโอนต้นแบบชนิดเอลลิปติกอันดับที่ 5	17
รูปที่ 3.3 การประวิงกลุ่มของจɂรวจองผ่านต่าชนิดเอลลิปติกและ Equalizer ต้นแบบ	19
รูปที่ 3.4 ตัวอย่างสัญญาณที่ออกจากตัวแปลงสัญญาณดิจิทัลเป็นอะนalog	20
รูปที่ 3.5 กราฟฟังก์ชันถ่ายโอนของส่วนแก้ไข $\text{Sin}(x)/x$	21
รูปที่ 4.1 แสดงโครงสร้างของจɂรวจองแบบขั้นบันไดชนิดไม่สูญเสีย	23
รูปที่ 4.2 สถาปัตยกรรมแบบขั้นบันไดสำหรับจɂรวจองผ่านต่าแบบเอลลิปติกอันดับ 5	24
รูปที่ 4.3 แสดงโครงสร้างของจɂɂรวจองชนิดเอลลิปติกอันดับที่ 5 แบบปลายเดี่ยว และ fully-differential	27
รูปที่ 4.4 การแทนตัวหนี่ยวนำและตัวต้านทานด้วยตัวทรานส์คอนดักเตอร์และตัวเก็บประจุ	27
รูปที่ 4.5 แสดงแสดงโครงสร้างของจɂɂรวจองชนิดเอลลิปติกอันดับที่ 5 แบบ fully-differential ด้วยวิธี Gm-C	27

สารบัญภาพ (ต่อ)

หน้า	
28	รูปที่ 4.6 แสดงแรงดันแกว่งที่ในดิต่างๆของวงจรกรองในรูปที่ 4.5
28	รูปที่ 4.7 วงจรกรองอันดับที่ 1 สร้างโดยตัวอินทิเกรตแบบ Gm-C [5]
28	รูปที่ 4.8 วงจรกรองอันดับที่ 2 สร้างโดยตัวอินทิเกรตแบบ Gm-C [5]
29	รูปที่ 4.9 วงจรกรองอันดับที่ 2 สร้างโดยตัวอินทิเกรตแบบ Gm-C [6]
29	รูปที่ 4.10 ผลเปรียบเทียบการจำลองการทำงานด้วยวิธี Monte Carlo ของตัว ทรานส์ค่อนดักเตอร์ในวงจรกรองสถาปัตยกรรมแบบต่างๆ
30	รูปที่ 4.11 ผลเปรียบเทียบการจำลองการทำงานด้วยวิธี Monte Carlo ของตัวเก็บประจุ ในวงจร กรองสถาปัตยกรรมแบบต่างๆ
30	รูปที่ 4.12 วงจร Equalizer ต้นแบบอันดับ 3 ด้วยสถาปัตยกรรม IFLF [8]
32	รูปที่ 4.13 ตัวอินทิเกรตแบบปลายเดี่ยวและแบบ fully –differential
33	รูปที่ 4.14 ผลเปรียบเทียบอัตราขยายในแบบผ่านของการจำลองการทำงานด้วยวิธี Monte Carlo แบบก่อนและแบบหลังการจัดกลุ่มทรานส์ค่อนดักเตอร์ของ Equalizer ..
33	รูปที่ 4.15 ผลเปรียบเทียบการประวิงกลุ่มของการจำลองการทำงานด้วยวิธี Monte Carlo แบบก่อนและแบบหลังการจัดกลุ่มทรานส์ค่อนดักเตอร์ของ Equalizer ..
34	รูปที่ 4.16 วงจรแก้ไข Sin(X)/X ด้วยสถาปัตยกรรมแบบ biquads
34	รูปที่ 4.17 ผลเปรียบเทียบอัตราขยายในแบบผ่านของการจำลองการทำงานด้วยวิธี Monte Carlo แบบก่อนและแบบหลังการจัดกลุ่มทรานส์ค่อนดักเตอร์ของวงจรแก้ไข Sin(X)/X
34	รูปที่ 4.18 ผลเปรียบเทียบการประวิงกลุ่มของการจำลองการทำงานด้วยวิธี Monte Carlo แบบ ก่อนและแบบหลังการจัดกลุ่มทรานส์ค่อนดักเตอร์ของวงจรแก้ไข Sin(X)/X
35	รูปที่ 4.19 โครงสร้างแบบ Gm-C ของวงจรกรองทั้งหมด
36	รูปที่ 5.1 ผลของข้อและศูนย์แบบปรสิตของทรานส์ค่อนดักเตอร์ต่ออัตราขยายสัญญาณของ วงจร กรองชนิดเอลลิปติกอันดับ 5
38	รูปที่ 5.2 วงจรทรานส์ค่อนดักเตอร์แบบซีมอสสำหรับวิทยานิพนธ์ฉบับนี้
40	รูปที่ 5.3 ค่าทรานส์ค่อนดักเตอร์เมื่อกว่าด้วยสัญญาณขาเข้าขนาดต่างๆ
42	รูปที่ 5.4 เปรียบเทียบการประวิงกลุ่มระหว่างวงจรอุดมคติกับวงจรจริงที่เลือกค่า ตัวเก็บประจุใหม่
42	รูปที่ 5.5 โครงสร้างของวงจรกรองทั้งหมด
42	รูปที่ 5.6 วงจรป้อนกลับแรงดันใหม่รวมสำหรับทรานส์ค่อนดักเตอร์
43	รูปที่ 5.7 วงจรช่วยปรับค่าทรานส์ค่อนดักเตอร์

สารบัญภาพ (ต่อ)

	หน้า
รูปที่ 5.8 ความสัมพันธ์ระหว่าง $Vt1, Vt2, Vt3, Vt4$ กับ $Vcal$	43
รูปที่ 5.9 โครงสร้างของตัวแปลงแอนะล็อกเป็นดิจิทัลและตัวแปลงดิจิทัลเป็นแอนะล็อก	44
รูปที่ 5.10 ตัวเปรียบเทียบแรงดันที่มีคุณสมบัติไฮสเตอริซิส (hysteresis).....	44
รูปที่ 5.11 วงจรอุปกรณ์แบบ rail-to-rail [19]	45
รูปที่ 6.1 วงจรรับสัญญาณขาเข้า	46
รูปที่ 6.2 วงจรขยายสัญญาณขาออกสำหรับวงจรกรองแก้การช้อนหับ.....	47
รูปที่ 6.3 วงจรขยายสัญญาณขาออกสำหรับวงจรกรองสร้างสัญญาณกลับ.....	48
รูปที่ 6.4 วงจรอุปกรณ์แบบต่างๆ.....	49
รูปที่ 6.5 วงจรขับโหลดแบบต่างๆ.....	49
รูปที่ 6.6 วงจรสร้างแรงดันอ้างอิง	50
รูปที่ 6.7 วงจรขยายแรงดันอ้างอิง	53
รูปที่ 6.8 วงจรสร้างกระแสอ้างอิงอย่างง่าย	53
รูปที่ 6.9 วงจรสร้างกระแสอ้างอิง	53
รูปที่ 7.1 วงจรทวนส์ค่อนดักเตอร์	55
รูปที่ 7.2 การวางแผนทรานซิสเตอร์ M8a, M9a, M8b, M9b, M8c, M9c ในวงจร ทวนส์ค่อนดักเตอร์	56
รูปที่ 7.3 การวางแผนทรานซิสเตอร์ M1a, M5a, M1b, M5b ในวงจรทวนส์ค่อนดักเตอร์	57
รูปที่ 7.4 การวางแผนตัวต้านทานในวงจรทวนส์ค่อนดักเตอร์.....	58
รูปที่ 7.5 การวางแผนวงจรของวงจรทวนส์ค่อนดักเตอร์.....	59
รูปที่ 7.6 การวางแผนตัวทรานส์ค่อนดักเตอร์ในวงจรกรอง	60
รูปที่ 7.7 การวางแผนตัวเก็บประจุให้มีจุดศูนย์ถ่วงอยู่ที่เดียวกัน	60
รูปที่ 7.8 แสดงผังวงจรรวมทั้งหมด	61
รูปที่ 7.9 การกระเพื่อมในแบบผ่านที่ข้าออกของวงจรกรองแก้การช้อนหับสัญญาณ	63
รูปที่ 7.10 การกระเพื่อมในแบบผ่านที่ข้าออกของวงจรกรองสร้างสัญญาณกลับ	63
รูปที่ 7.11 การกระเพื่อมของการประวิงกลุ่มที่ข้าออกของวงจรกรองแก้การช้อนหับสัญญาณ	63
รูปที่ 7.12 การกระเพื่อมของการประวิงกลุ่มที่ข้าออกของวงจรกรองสร้างสัญญาณกลับ	64
รูปที่ 7.13 แสดงโครงสร้างของวงจรกรอง	64
รูปที่ 7.14 ค่า DP ของวงจรกรองที่ความสว่างของสัญญาณ (luminance) ค่าต่างๆ	65
รูปที่ 7.15 ตัวเก็บประจุแบบปรสิตที่inedต่างๆจากการสายเชื่อมต่อวงจรทวนส์ค่อนดักเตอร์.....	67

สารบัญภาพ (ต่อ)

หน้า

รูปที่ 7.16 ผลจากตัวเก็บประจุแบบปราสิตที่ในดต่างๆจากการสายเชื่อมต่อวงจร	หน้า
ทรานส์ค่อนดักเตอร์(b) และผลการใช้ Cg ชดเชยกลับคืน(c)	68
รูปที่ 7.17 ตัวอย่างความต้านทานชนิดปราสิตจากการเชื่อมต่อทรานส์ค่อนดักเตอร์กับ	
ตัวเก็บประจุ.....	68
รูปที่ 7.18 ผลจากตัวต้านทานแบบปราสิตที่เกิดจากการเชื่อมต่อวงจรกรอง	69



**ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย**

สารบัญตาราง

หน้า

ตารางที่ 2.1 คุณสมบัติของวงจรกรองตามมาตรฐาน CCIR 601 [1].....	11
ตารางที่ 7.1 ความป্রวนแปรของกระบวนการผลิตสำหรับวัดคุณสมบัติต่างๆของวงจรกรอง.....	62
ตารางที่ 7.2 ค่า DP ที่ nondต่างๆในวงจรรูปที่ 7.13	64
ตารางที่ 7.3 สรุปผลการจำลองการทำงานของวงจรกรอง	66



ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย