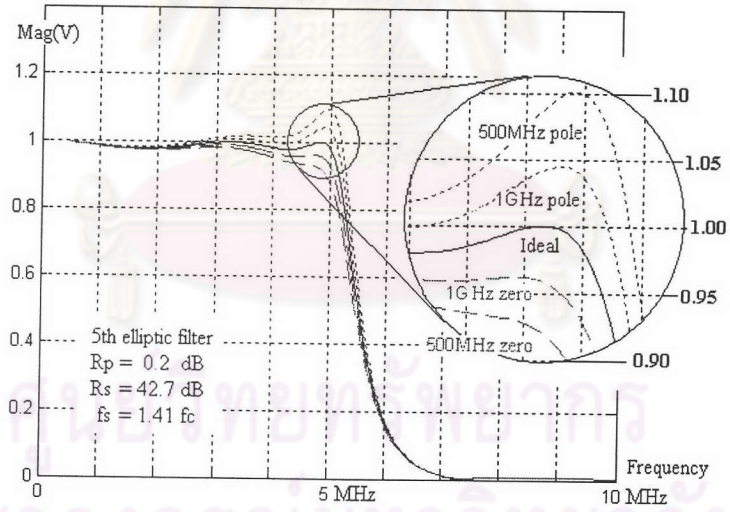
บทที่ 5

การออกแบบวงจรกรอง

ในบทนี้จะกล่าวถึงการออกแบบวงจรกรองด้วยเทคนิคแบบ Gm-C ตั้งแต่การเลือกโครงสร้างทรานส์คอนดักเตอร์ที่เหมาะสม การศึกษาและแก้ปัญหาความไม่เป็นอุดมคติแบบต่างๆ รวมไปถึงโครงสร้างของวงจรช่วยปรับค่าทรานส์คอนดักแตนซ์

จากการศึกษาการกระเพื่อมในแถบผ่านที่เกิดจากโพลแบบปรสิตของวงจรกรองผ่านต่ำอันดับ 2 ในหัวข้อที่ 2.5 พบว่าการกระเพื่อมในแถบผ่านจะแปรตามค่า Q^2 โดยประมาณ และสำหรับวงจรกรองผ่านต่ำชนิดเอลลิปติกอันดับ 5 ดังสมการที่ (3-12) ซึ่งประกอบด้วยฟังก์ชันถ่ายโอนอันดับ 2 สองชุดซึ่งมีค่า Q เท่ากับ 1.2 และ 5.4 ซึ่งมากกว่าวงจร Equalizer และส่วนแก้ไข sin(x)/x ซึ่งมีค่า Q เพียง 0.84 และ 1.83 ตามลำดับ ดังนั้นผลจากโพลและศูนย์ของทรานส์คอนดักเตอร์จึงเกิดจากวงจรกรองผ่านต่ำชนิดเอลลิปติกอันดับ 5 เป็นหลัก



รูปที่ 5.1 ผลของขั้วและศูนย์แบบปรสิตของทรานส์คอนดักเตอร์ต่ออัตราขยายสัญญาณของวงจรกรองชนิดเอลลิปติกอันดับ 5

กราฟจากรูปที่ 5.1 จะเห็นว่าถ้าฟังก์ชันถ่ายโอนของวงจรกรองชนิดเอลลิปติกอันดับ 5 ที่ใช้มีความถี่หักมุมที่ 5 MHz และทรานส์คอนดักเตอร์มีขั้วหรือศูนย์แบบปรสิตที่ 1GHz จะทำให้อัตราขยายสัญญาณของวงจรกรองคลาดเคลื่อนจาก 1 เท่าไปประมาณ 1 ± 0.04 เท่าหรือ ±0.34dB ซึ่งเป็นค่าที่มากเมื่อเทียบกับคุณสมบัติที่ต้องการในตารางที่ 2.1 ดังนั้นโครงสร้างของ

ทรานส์คอนดักเตอร์ที่ใช้จึงไม่ควรซับซ้อนมากนัก ยิ่งไปกว่านั้นมาตรฐานยังต้องการค่า DG/DP ต่ำ โดยจากการจำลองการทำงานพบว่าถ้าต้องการค่า DP<0.5 องศาจะต้องใช้วงจรกรองที่มี THD (total harmonic distortion) น้อยกว่า 0.1% หรือมีความเป็นเชิงเส้นถึง 10 บิต

5.1 วงจรทรานส์คอนดักเตอร์ (Transconductor, Gm)

จากการจำลองการทำงานด้วยแบบจำลองทรานซิสเตอร์บนกระบวนการผลิต 0.7μm ซีมอสของบริษัท Alcatel วงจรทรานส์คอนดักเตอร์บนกระบวนการผลิตแบบซีมอสซึ่งมีโครงสร้างแบบง่ายดังรูปที่ 2.8 (a), (b), (c), (d) มีผลตอบสนองทางความถี่สูงเพียงพอสำหรับโครงงานนี้ แต่ความเป็นเชิงเส้นยังไม่ได้ตามมาตรฐาน CCIR 601 สำหรับโครงสร้างแบบ (e) และ (f) จะมีผลตอบสนองทางความถี่ไม่เพียงพอเนื่องจากวงจรกันชนสัญญาณขาเข้าของทรานส์คอนดักเตอร์มีลักษณะเป็นวงปิดซึ่งมีผลตอบสนองทางความถี่กว้างเพียง 100MHz – 200MHz เท่านั้น อีกทั้งความเป็นเชิงเส้นก็ยังไม่ได้ตามมาตรฐาน

เมื่อลองใช้ทรานส์คอนดักเตอร์บนกระบวนการผลิตแบบไบซีมอสดังรูปที่ 2.9(a) ซึ่งมีความเป็นเชิงเส้นขึ้นอยู่กับความคงที่ของ Vds ของมอสทรานซิสเตอร์ในย่าน triode โดยลองใช้มอสทรานซิสเตอร์มาไขว้กันแทนไบโพลาร์ทรานซิสเตอร์ดังรูปที่ 2.9(b) ก็ยังมีความเป็นเชิงเส้นไม่ดีนัก อีกทั้งผลตอบสนองทางความถี่ก็ยังไม่เพียงพออีกด้วย การเพิ่มความเป็นเชิงเส้นโดยใช้ตัวต้านทานมาต่อที่ขาเข้าของของทรานส์คอนดักเตอร์ดังรูปที่ 2.9(c) จะต้องมีโครงสร้างแบบ Translinear gain cell หรือ Translinear multiplier ดังรูปที่ 2.9(d) มาช่วยปรับค่าทรานส์คอนดักแตนซ์แต่การใช้มอสในย่าน weak inversion ซึ่งมีคุณสมบัติคล้ายไบโพลาร์ทรานซิสเตอร์จะทำให้ผลตอบสนองทางความถี่ของทรานซิสเตอร์ต่ำลง

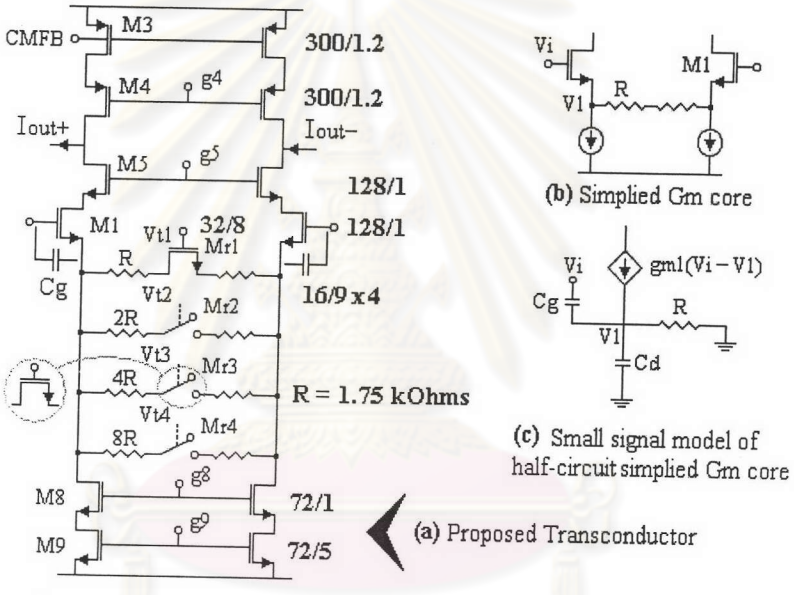
จากที่กล่าวมาทั้งหมดยังไม่มีโครงสร้างทรานส์คอนดักเตอร์บนกระบวนการผลิตแบบซีมอสที่มีความเป็นเชิงเส้นได้ตามมาตรฐานที่กำหนด ถึงแม้ว่าวงจรทรานส์คอนดักเตอร์บนกระบวนการผลิตแบบซีมอสดังรูปที่ 2.8(g) [14] จะมีผลการจำลองการทำงานที่ผลตอบสนองทางความถี่และความเป็นเชิงเส้นได้ตามข้อกำหนด แต่นำไปใช้จริงได้ยากเพราะว่าความเป็นเชิงเส้นของวงจรจะไวต่อการเปลี่ยนแปลงแรงดันที่ขาเกต (gate) ของ M3a และ M3b เป็นอย่างมากเนื่องจากทรานซิสเตอร์ตัวดังกล่าวจะต้องทำงานในช่วงระหว่างย่าน triode กับย่านอิ่มตัวจึงจะได้ความเป็นเชิงเส้นที่ต้องการ

วิทยานิพนธ์ฉบับนี้ใช้วงจรทรานส์คอนดักเตอร์ดังรูปที่ 5.2 ซึ่งดัดแปลงมาจากรูปที่ 2.8(a) โดยเพิ่มตัวต้านทานเข้าไปเพื่อเพิ่มความเป็นเชิงเส้นของวงจร และเนื่องจากความปรวนแปรในการผลิตทรานซิสเตอร์ ตัวเก็บประจุ (±14%) และตัวต้านทานอีก (±20%) ทำให้ทรานส์คอนดักเตอร์ต้องสามารถปรับค่าทรานส์คอนดักแตนซ์ได้ในช่วงกว้าง โดยสวิตซ์ Mr2, Mr3, Mr4 ใช้ปรับค่า

ทรานส์คอนดักแตนซ์แบบหยาบ ในขณะที่ Mr1 ซึ่งทำงานในย่าน triode ใช้ปรับค่าทรานส์คอนดักแตนซ์อย่างละเอียดโดยมีตัวต้านทานค่า 1.75kOhms สองตัวต่ออนุกรมอยู่ดังรูปที่ 5.2 และ Mr1 ถูกออกแบบให้สามารถปรับค่าความต้านทานได้ระหว่าง 0.4R ถึง R โดยค่า R คือ1.75kOhms ดังนั้นจะคำนวณช่วงการปรับค่าทรานส์คอนดักแตนซ์อย่างละเอียด คือ

$$fine_tuning_range = \frac{1}{2R+0.4R} - \frac{1}{2R+R} = \frac{1}{12R} \tag{5-1}$$

สำหรับช่วงการปรับค่าทรานส์คอนดักแตนซ์อย่างหยาบใช้สวิตซ์ 3 ตัวปรับค่าได้ 8 ระดับ โดยความกว้างของแต่ละระดับ คือ 1/16R ซึ่งจะแคบกว่าช่วงการปรับค่าทรานส์คอนดักแตนซ์อย่างละเอียดเล็กน้อย



รูปที่ 5.2 วงจรทรานส์คอนดักเตอร์แบบซีมอสสำหรับวิทยานิพนธ์ฉบับนี้

เนื่องจากความซับซ้อนของวงจรทรานส์คอนดักเตอร์ทำให้ผลตอบสนองทางความถี่ไม่เพียงพอ ดังนั้นตัวเก็บประจุ Cg จึงถูกเพิ่มเข้าไปเพื่อปรับปรุงผลตอบสนองทางความถี่ดังรูปที่ 5.2(a) โดยตัวเก็บประจุนี้จะทำจากเอ็นมอสเพื่อให้ง่ายต่อการวางผังวงจรรวม (layout) และเพื่อความง่ายในการวิเคราะห์ผลตอบสนองทางความถี่จะสมมติโครงสร้างทรานส์คอนดักเตอร์อย่างง่ายดังรูปที่ 5.2(b) โดยสามารถเขียนแบบจำลองสัญญาณขนาดเล็กได้ดังรูปที่ 5.2(c) ซึ่งมี 1 ขั้ว และ 1 ศูนย์ดังสมการที่ (5-2)

$$Gm = Gm_0 \frac{(1+sRCd)}{(1+s\frac{Cd+Cg}{gm_1+1/R})} \tag{5-2}$$

โดยปกติแล้วขั้วจะอยู่ที่ความถี่สูงกว่าศูนย์ ดังนั้นการเพิ่ม Cg ก็คือการดึงขั้วลงมาหักล้างกับศูนย์ แต่ผลจากความปรวนแปรของการผลิตวงจรรวมเป็นสาเหตุให้การหักล้างไม่สมบูรณ์จึงทำให้การกระเพื่อมของอัตราขยายในแถบผ่านคลาดเคลื่อนจากค่ากลาง ดังจะกล่าวต่อไปในผลการจำลองการทำงานของวงจรกรอง

ความเป็นเชิงเส้นของทรานสคอนดักเตอร์ขึ้นกับทรานซิสเตอร์ Mr1 และ M1 เป็นสำคัญ มอสทรานซิสเตอร์ M1 ใช้รับสัญญาณขาเข้าซึ่งทำงานในย่านอิ่มตัว และถ้าสมมติให้ตัวต้านทานของทรานส์คอนดักเตอร์มีค่าคงที่แล้วการเพิ่มกระแสไบอัส M1 จะทำให้ความเป็นเชิงเส้นดีขึ้น โดยสามารถแสดงได้ดังนี้

$$V_{gs}(M1_{left}) - V_{gs}(M1_{right}) = \sqrt{\frac{Io+id}{K}} - \sqrt{\frac{Io-id}{K}} \approx \sqrt{\frac{Io}{K}}\frac{id}{Io} \times \left(1 + \frac{3}{24}\left(\frac{id}{Io}\right)^2 + ...\right) \quad (5\text{-}3)$$

Io คือกระแสไบอัส M1 ในขณะที่ id คือกระแสเล็กๆที่เกิดขึ้นตอนทรานส์คอนดักเตอร์มีแรงดันขาเข้าแบบ fully differential, K คือ ค่าคงที่ของทรานซิสเตอร์ แต่การใช้ Io มากเกินไปก็ไม่ช่วยให้ความเป็นเชิงเส้นดีขึ้นเนื่องจากยังมีผลความไม่เป็นเชิงเส้นมาจาก Mr1 และยิ่งไปกว่านั้นการเพิ่ม Io ยังทำให้ผลตอบสนองทางความถี่ลดลงเนื่องจากการเพิ่มกระแสไบอัส M1 ไป 2 เท่า (ในขณะที่ตัวต้านทานทุกตัวคงที่) จะต้องเพิ่มความกว้างของ M1 เป็น 2 เท่าด้วยเพื่อให้ Vdsat ยังคงเท่าเดิม จึงเป็นผลให้ Cd, Cg และ gm1 ในสมการที่ (5-2) เพิ่มขึ้น 2 เท่าตามไปด้วย ดังนั้นศูนย์ (zero) ในสมการที่ (5-2) จะต่ำลง 2 เท่าจากการเพิ่มของ Cd แต่ขั้ว (pole) ยังคงอยู่ที่เดิม (Cg และ gm1 เปลี่ยนไปทางเดียวกัน) ดังนั้นความคลาดเคลื่อนของเฟสของตัวทรานส์คอนดักเตอร์ (phase error) จึงเพิ่มขึ้น

ผลของความไม่เป็นเชิงเส้นอีกตัวหนึ่งมาจากทรานซิสเตอร์ Mr1 ซึ่งทำงานในย่าน Triode มีคุณสมบัติดังสมการ

$$Id = K\left[2V_{ds} \times (V_g - V_s - V_t) - V_{ds}^2\right] \quad (5\text{-}4)$$

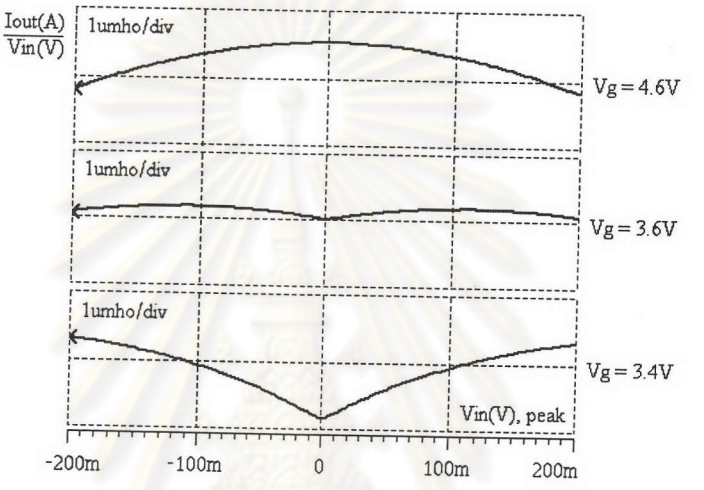
สำหรับสัญญาณขาเข้าทรานสคอนดักเตอร์แบบ fully-differential จะสามารถประมาณได้ว่า

$$V_d = -V_s = V_p / 2 \quad (5\text{-}5)$$

เมื่อแทนค่า V_d และ V_s ในรูปของ V_p กลับไปในสมการที่(5-4) จะได้

$$I_d = 2KV_p(V_g - V_t) \tag{5-6}$$

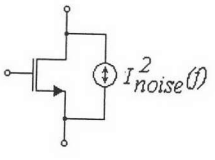
จากผลที่ได้นี้พบว่า I_d แปรผันตรงตาม V_p จึงอาจประมาณได้ว่า Mr1 ก็คือตัวต้านทานแบบเชิงเส้นตัวหนึ่งที่ปรับค่าความต้านทานได้จาก Vg แต่ในทางปฏิบัติต้องใช้ความยาว (L) ของ Mr1 ถึง 8μm เพื่อหลีกเลี่ยงปรากฏการ short channel ของตัวทรานซิสเตอร์ นอกจากนั้นการประมาณแบบสมการที่ (5-5) จะใช้ได้เมื่อ Vg-Vt มีค่ามากๆ (เทียบกับ V_p) ดังนั้นการไบอัส Vg จึงมีผลถึงความเป็นเชิงเส้นของทรานส์คอนดักเตอร์ดังรูปที่ 5.3



รูปที่ 5.3 ค่าทรานส์คอนดักแตนซ์เมื่อกวาดสัญญาณขาเข้าขนาดต่างๆ

จากรูปที่ 5.3 พบว่าช่วงค่า Vg ตั้งแต่ 3.6 โวลต์ถึง 4.6 โวลต์ยังมีผลต่อความเป็นเชิงเส้นของทรานส์คอนดักเตอร์ไม่มากนัก แต่ถ้า Vg ต่ำกว่า 3.6 โวลต์ความเป็นเชิงเส้นจะลดลงตาม Vg อย่างรวดเร็ว ดังนั้น การปรับค่าทรานส์คอนดักแตนซ์ด้วย Vg จะต้องเลือกช่วงการปรับให้เหมาะสมด้วย

การลดสัญญาณรบกวนก็เป็นการเพิ่มความเป็นเชิงเส้นอีกวิธีหนึ่ง เพราะว่าสัญญาณรบกวนที่น้อยลงก็สามารถใช้ขนาดสัญญาณที่น้อยลงตามไปด้วย สัญญาณรบกวนของตัวทรานส์คอนดักเตอร์เกิดจากตัวต้านทานที่ใช้ ทรานซิสเตอร์ M1, M3 และที่มีผลมากที่สุดคือ M9 โดยสัญญาณรบกวนจากมอสทรานซิสเตอร์สามารถแสดงได้ดังสมการที่ (5-7) โดยพจน์แรกคือสัญญาณรบกวนเชิงอุณหภูมิ (Thermal noise) และพจน์ที่สองคือสัญญาณรบกวนจากการกระพริบ (Flicker noise)



$$I^2_{noise}(f) = 4kT\frac{2}{3}g_m + \frac{g_m^2 K}{WLC_{ox}f} \tag{5-7}$$

การใช้ความยาวทรานซิสเตอร์ M9 ถึง 5 μm ดังรูปที่ 5.2 เป็นการเป็นการช่วยลดสัญญาณรบกวนทั้ง 2 ชนิด เนื่องจากพื้นที่ของทรานซิสเตอร์เพิ่มขึ้นและค่า g_m ลดลง แต่การเพิ่มความยาวทรานซิสเตอร์ดังกล่าว(เมื่อกระแสไบอัสคงที่) เป็นการเพิ่ม Vdsat ของทรานซิสเตอร์ M9 ด้วย จึงเป็นการเอาช่วงกว้างของแหล่งจ่ายไฟเลี้ยงไปลดสัญญาณรบกวนลง

เมื่อได้วงจรทรานส์คอนดักเตอร์สำเร็จดังรูปที่ 5.2 ซึ่งมีค่าทรานส์คอนดักแตนซ์ประมาณ 166μA/V แล้วก็ทำการย้ายความถี่หักมุมของวงจรกรองต้นแบบจากบทที่ 4 จาก 1 rad/s ไป 2π5.5M rad/s โดยใช้ความสัมพันธ์ที่ว่า ความถี่หักมุม (fc) จะแปรตามค่าทรานส์คอนดักแตนซ์ของตัวทรานส์คอนดักเตอร์ (Gm) และแปรผกผันกับค่าตัวเก็บประจุ (C) ที่ใช้

$$fc \propto \frac{Gm}{C} \tag{5-8}$$

และจากความสัมพันธ์นี้สามารถสรุปเป็นสูตรได้ว่า

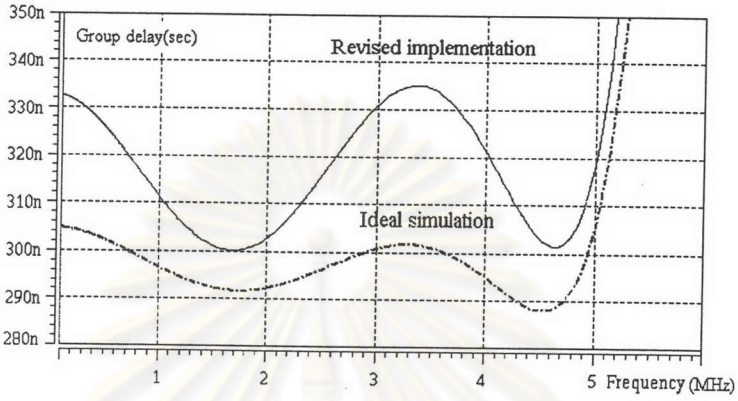
$$\frac{fc_1}{fc_2} = \frac{Gm_1}{C_1}\frac{C_2}{Gm_2} \tag{5-9}$$

โดย fc_1= 1 rad/s, fc_2= 2π5.5M rad/s, Gm_1= 0.5A/V, Gm_2= 166μA/V จะได้

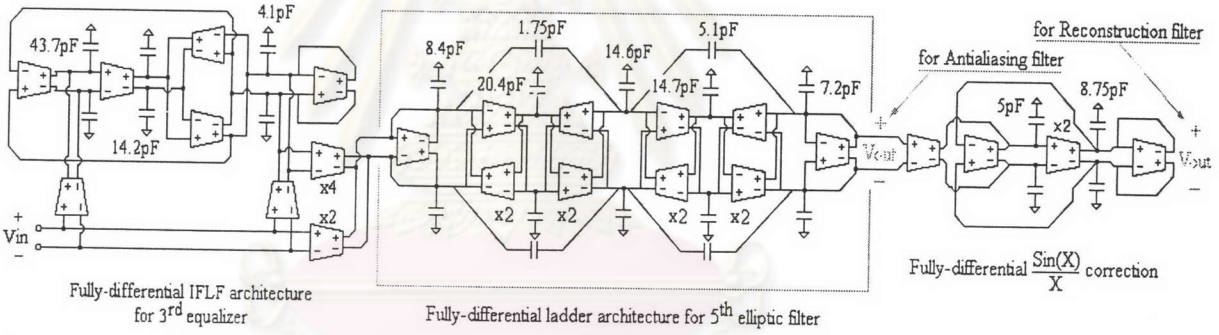
$$C_2 = \frac{fc_1}{fc_2}\frac{Gm_2}{Gm_1}C_1 = (9.6x10^{-12})C_1 \tag{5-10}$$

ซึ่งก็คือนำค่าตัวเก็บประจุที่คำนวณได้ทั้งหมดในบทที่ 4 คูณกับ $9.6x10^{-12}$ แต่ในทางปฏิบัติจะมีตัวเก็บประจุชนิดปรสิต (parasitic capacitor) ต่ออยู่ทั้งขาเข้าและขาออกของทรานส์คอนดักเตอร์ โดยที่ขาออก (ข้างเดียว) มีค่าประมาณ 240fF และที่ขาเข้า (ข้างเดียว) มีค่าประมาณ 400fF ฉะนั้นค่าตัวเก็บประจุในวงจรกรองที่คำนวณได้จะต้องนำค่าตัวเก็บประจุชนิดปรสิตที่โนดต่างๆมาหักออกด้วย แต่สำหรับตัวเก็บประจุ C_3 ของวงจร Equalizer ดังรูปที่ 4.12(b) มีค่า $0.755x9.6e^{-12}$ = 7.25pF แต่ที่โนดดังกล่าวมีตัวเก็บประจุแบบปรสิตอยู่มากเนื่องจากต่อกับขาเข้าของทรานส์คอนดักเตอร์ถึง 7 ตัวและขาออกของทรานส์คอนดักเตอร์อีก 3 ตัวซึ่งมีตัวเก็บประจุชนิดปรสิตรวมประมาณ 3.5pF และจริงๆแล้วการประมาณตัวเก็บประจุที่ขาเข้าของทรานส์คอนดักเตอร์ทำได้ยากเนื่องจากยังมีทั้ง Cg ที่ใส่เข้าไปเพื่อเพิ่มผลตอบสนองทางความถี่ของวงจร และ Cgs ของทรานซิสเตอร์ M1(ในรูปที่ 5.2) ดังนั้นวงจร Equalizer ซึ่งมีตัวเก็บประจุแบบปรสิตมากเกินไปจึงเป็นผลให้การประวิงกลุ่ม (Group delay) ของวงจรกรองมีความคลาดเคลื่อนมาก

การหาค่าตัวเก็บประจุใหม่ที่เหมาะสมอาจใช้โปรแกรม Hspice ช่วยคำนวณหาได้โดยทำ Curve fit optimization ซึ่งก็คือการกวาดหาค่า C_1, C_2, C_3 ของ Equalizer จนได้การกระเพื่อมของการประวิงกลุ่มรอบค่าคงที่ค่าใดค่าหนึ่งน้อยที่สุด ถึงแม้ว่าการใช้ค่าตัวเก็บประจุค่าใหม่ทำให้การประวิงกลุ่มแย่ลงไปจากอุดมคติดังรูปที่ 5.4 แต่ก็ยังผ่านข้อกำหนดในระดับ Desktop ดังตารางที่ 2.1

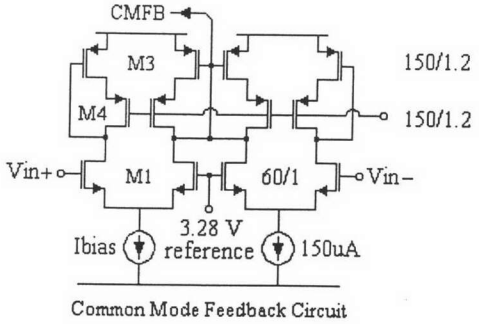


รูปที่ 5.4 เปรียบเทียบการประวิงกลุ่มระหว่างวงจรอุดมคติกับวงจรจริงที่เลือกค่าตัวเก็บประจุใหม่



รูปที่ 5.5 โครงสร้างของวงจรกรองทั้งหมด

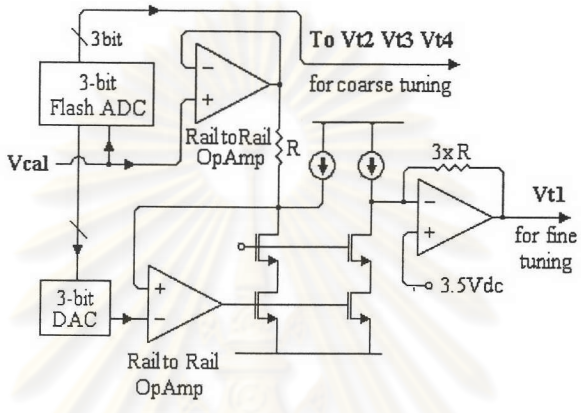
เนื่องจากโครงสร้างทั้งหมดของวงจรกรองเป็นแบบ fully-differential จึงต้องใช้วงจรป้อนกลับแรงดันโหมดร่วมที่ทุกโนดของวงจรกรอง วงจรป้อนกลับแรงดันโหมดร่วมมีโครงสร้างดังรูปที่ 5.6 โดยค่าต่างๆในรูปนี้ใช้สำหรับทรานส์คอนดักเตอร์ดังรูปที่ 5.2 เพียงหนึ่งตัว



รูปที่ 5.6 วงจรป้อนกลับแรงดันโหมดร่วมสำหรับทรานส์คอนดักเตอร์

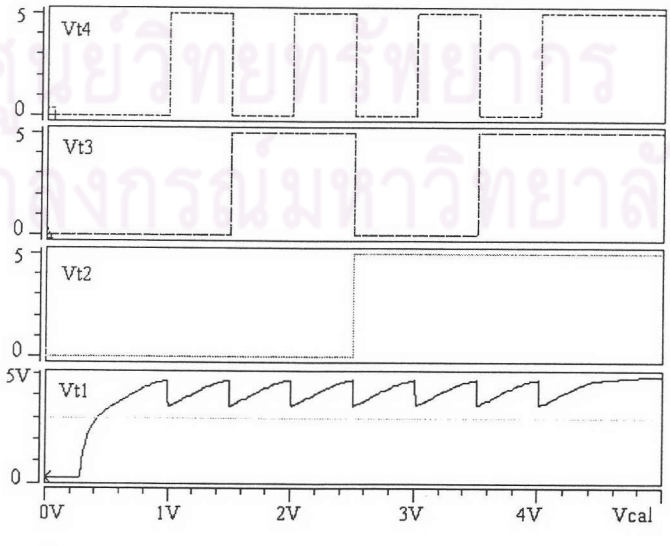
5.2 วงจรช่วยปรับค่าทรานส์คอนดักแตนซ์

วงจรทรานส์ดักเตอร์ดังรูปที่ 5.2 สามารถปรับค่าทรานส์คอนดักแตนซ์ได้โดยสวิตซ์ Mr2, Mr3, Mr4 ใช้ปรับค่าทรานส์คอนดักแตนซ์แบบหยาบ และใช้ Mr1 ซึ่งทำงานในย่าน triode ใช้ปรับค่าทรานส์คอนดักแตนซ์อย่างละเอียด เพื่อความง่ายในการปรับค่าดังกล่าว แรงดันเกตของทรานซิสเตอร์ทั้ง 4 ตัว (Vt1, Vt2, Vt3 and Vt4) จะถูกสร้างขึ้นมาได้จากการปรับที่ Vcal เพียงที่เดียวโดยใช้วงจรดังรูปที่ 5.7

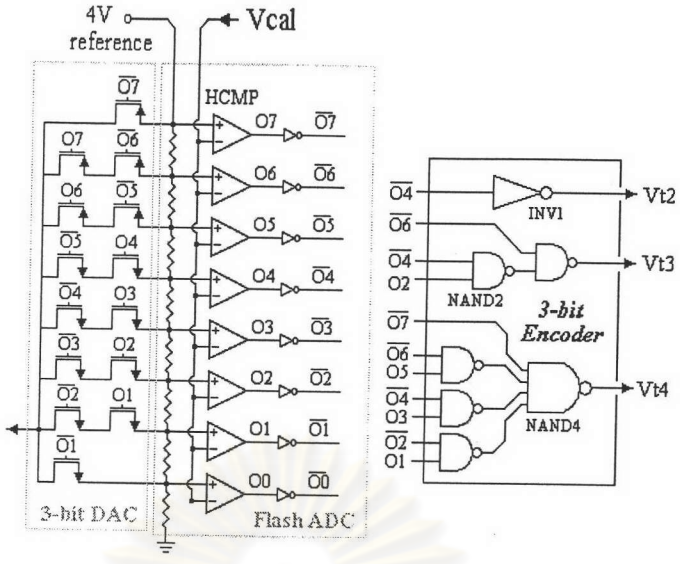


รูปที่ 5.7 วงจรช่วยปรับค่าทรานส์คอนดักแตนซ์

Vcal จะถูกแบ่งออกเป็น 8 ส่วนเท่าๆกันจาก 0.5 โวลต์ถึง 4.5 โวลต์โดยตัวแปลงแอนะ-ล็อกเป็นดิจิทัลขนาด 3 บิต (3-bit ADC) แล้วนำไปควบคุมแรงดัน Vt2, Vt3 และ Vt4 ต่อไป สำหรับ Vt1 จะใช้ค่าที่เหลือจากการลบกันของ Vcal กับค่า Vcal ที่ถูกควอนไทซ์ (quantized) เป็นขั้นๆ จากตัวแปลงดิจิทัลเป็นแอนะล็อก (3-bit DAC) ซึ่งค่าที่ลบได้จะมีค่าอยู่ระหว่าง 0 ถึง 0.5 โวลต์ แล้วนำมาคูณ 3 เป็น Vt1 ต่อไป

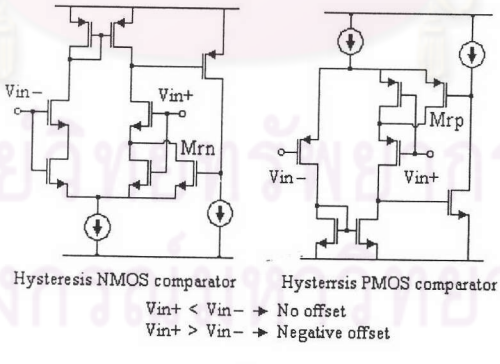


รูปที่ 5.8 ความสัมพันธ์ระหว่าง Vt1, Vt2, Vt3, Vt4 กับ Vcal



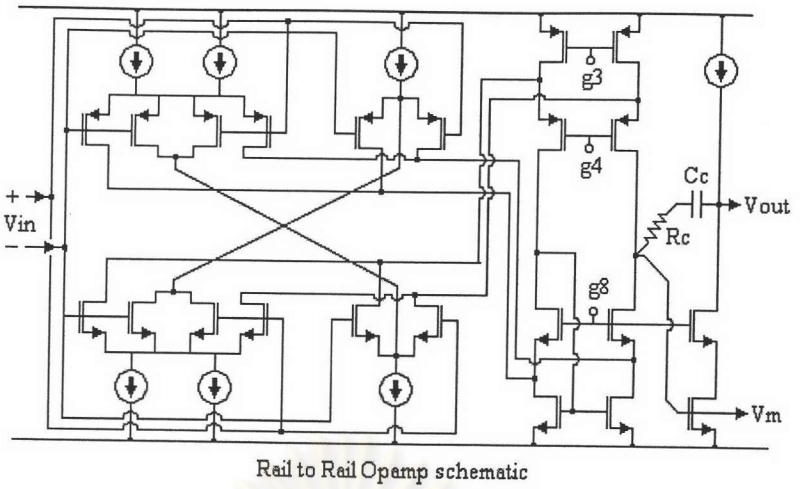
รูปที่ 5.9 โครงสร้างของตัวแปลงแอนะล็อกเป็นดิจิทัลและตัวแปลงดิจิทัลเป็นแอนะล็อก

ในกรณีที่ Vcal มีสัญญาณรบกวนขนาดเล็กอาจเป็นสาเหตุให้ขาออกของตัวเปรียบเทียบแรงดัน (comparator) ดังรูปที่ 5.9 เกิดการเปลี่ยนแปลงกลับไปกลับมาตามสัญญาณรบกวน ดังนั้นตัวเปรียบเทียบแรงดันจึงควรมีคุณสมบัติฮีสเทอรีซีส (hysteresis) ซึ่งสามารถสร้างได้ดังรูปที่ 5.10 ทรานซิสเตอร์ Mrn ในตัวเปรียบเทียบแรงดันทำหน้าที่เป็นสวิตซ์โดยจะเปิดตอนแรงดันขาออกของตัวเปรียบเทียบแรงดันเป็น high ซึ่งเป็นผลให้ขาเข้าของตัวเปรียบเทียบแรงดันไม่สมดุล และเมื่อแรงดันขาออกของตัวเปรียบเทียบแรงดันเป็น low สวิตซ์ทรานซิสเตอร์ Mrn จะปิดทำให้ขาเข้าของตัวเปรียบเทียบแรงดันกลับมาสมดุลอีกครั้ง



รูปที่ 5.10 ตัวเปรียบเทียบแรงดันที่มีคุณสมบัติฮีสเทอรีซีส (hysteresis)

สำหรับออปแอมป์ที่ใช้รับ Vcal ดังรูปที่ 5.7 ซึ่งมีช่วงกว้างจาก 0.5 ถึง 4.5 โวลต์จะต้องใช้ออปแอมป์ที่มีส่วนขาเข้าแบบ rail-to-rail โดยมีโครงสร้างดังรูปที่ 5.11



รูปที่ 5.11 วงจรออปแอมป์แบบ rail-to-rail [19]

5.3 สรุป

วงจรกรองในวิทยานิพนธ์นี้ใช้โครงสร้างแบบทรานส์คอนดักเตอร์-ตัวเก็บประจุ (Gm-C) โดยใช้ทรานส์คอนดักเตอร์แบบใหม่ซึ่งใช้ตัวต้านทานช่วยเพิ่มความเป็นเชิงเส้นของวงจรให้ดีกว่าวงจรทรานส์คอนดักเตอร์บนกระบวณการผลิตแบบซีมอสทั่วไป และใช้สวิตซ์ช่วยเพิ่มช่วงการปรับค่าทรานส์คอนดักแตนซ์ให้กว้างมากขึ้น เนื่องจากความซับซ้อนของวงจรทรานส์คอนดักเตอร์มากขึ้นจึงเป็นผลให้ผลตอบสนองทางความถี่ไม่เพียงพอ ดังนั้นเทคนิคปรับปรุงผลตอบสนองทางความถี่ด้วยการหักล้างของขั้วและศูนย์ชนิดปรสิตของตัวทรานส์คอนดักเตอร์จึงถูกนำมาใช้ นอกจากนี้ยังนำเสนอวงจรช่วยปรับค่าทรานส์คอนดักแตนซ์เพื่อช่วยปรับค่าทรานส์คอนดักแตนซ์ของทรานส์คอนดักเตอร์ซึ่งประกอบด้วยสวิตซ์หลายๆตัว ได้ง่ายขึ้น

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย