บทที่ 1

บทนำ

1.1 แนวเหตุผลในการทำวิทยานิพนธ์

ในปัจจุบันความก้าวหน้าของเทคโนโลยีทางด้านดิจิทัลทำให้การเก็บข้อมูลและการประมวลผลสัญญาณวิดีโอมีประสิทธิภาพมากยิ่งขึ้น จึงเป็นผลให้มีสื่อและอุปกรณ์ที่อาศัยสัญญาณวิดีโอในรูปแบบดิจิทัลเพิ่มมากขึ้น ตัวอย่างเช่น เครื่องเล่น DVD กล้องถ่ายวิดีโอแบบดิจิทัล โทรศัพท์มือถือแบบแสดงภาพ รวมไปถึงการส่งสัญญาณวิดีโอผ่านทางโครงข่ายอินเทอร์เน็ต แต่อย่างไรก็ตามสัญญาณวิดีโอแบบแอนะล็อกก็ยังคงมีความจำเป็น อย่างเช่น การส่งข้อมูลแบบไร้สายยังคงใช้สัญญาณวิดีโอแบบแอนะล็อกเนื่องจากมีความกว้างแถบข้อมูลน้อยกว่าสัญญาณแบบดิจิทัล จอภาพแบบทั่วไป (จอ CRT) ยังคงรับสัญญาณแบบแอนะล็อก เป็นต้น ดังที่ได้กล่าวมาจะพบว่าสัญญาณวิดีโอยังคงมีใช้งานทั้งแบบดิจิทัลและแบบแอนะล็อก ดังนั้นงานทางด้านการแปลงสัญญาณวิดีโอจากสัญญาณแบบแอนะล็อกเป็นสัญญาณแบบดิจิทัล และแปลงจากสัญญาณแบบดิจิทัลเป็นสัญญาณแบบแอนะล็อกจึงเป็นงานส่วนสำคัญสำหรับการประมวลผลสัญญาณวิดีโอ

การแปลงสัญญาณแอนะล็อกเป็นดิจิทัลด้วยการสุ่มตัวอย่างสัญญาณ (Sampling) จำเป็นต้องทำให้สัญญาณที่จะถูกสุ่มอยู่ในแถบความถี่ที่จำกัดเสียก่อนเพื่อป้องกันการซ้อนทับของสัญญาณ (aliasing) ดังนั้นวงจรกรองสัญญาณก่อนการสุ่ม (Anti-aliasing Filter) จึงเป็นส่วนสำคัญวงจรหนึ่ง นอกจากนั้นการสร้างสัญญาณกลับ (Reconstruction) ด้วยตัวแปลงสัญญาณดิจิทัลเป็นแอนะล็อกมีสัญญาณขาออกประกอบด้วยสัญญาณที่ต้องการและฮาร์มอนิกของสัญญาณ ซึ่งจะต้องนำมาผ่านวงจรกรอง (Reconstruction Filter) อีกทีหนึ่งเช่นกันเพื่อกรองสัญญาณฮาร์มอนิกดังกล่าวออกก่อนส่งให้กับจอภาพหรือสายส่งสัญญาณต่อไป

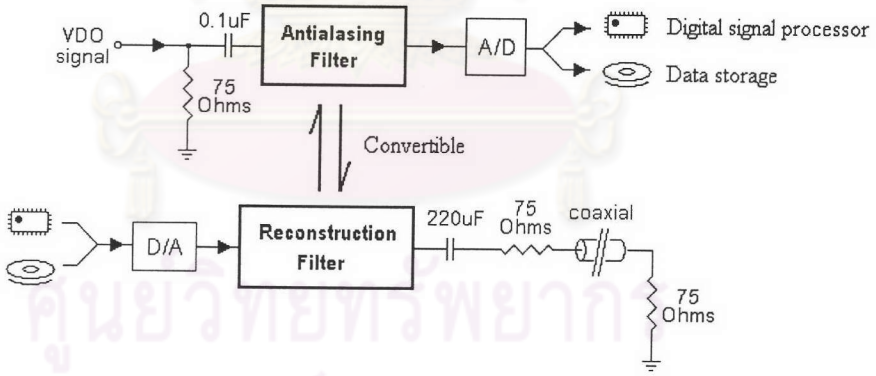
สัญญาณวิดีโอในระบบ PAL ซึ่งมีแถบข้อมูลกว้างถึง 5.5MHz มักใช้อัตราการสุ่ม 13.5MHz (Non-oversampled), 27MHz หรือ 36MHz ในการแปลงสัญญาณ โดยถ้าอัตราการสุ่มสัญญาณต่ำก็จะทำให้ความซับซ้อนและอัตราการกินพลังงานของวงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัลและวงจรแปลงสัญญาณดิจิทัลเป็นแอนะล็อกลดน้อยลง แต่อย่างไรก็ตามจากทฤษฎีการสุ่มจะพบว่า ยิ่งสุ่มสัญญาณที่ความถี่ต่ำมากเท่าไรก็ยิ่งต้องใช้วงจรกรองที่มีความคมในการลดทอนสัญญาณส่วนที่ไม่ต้องการออกไปก่อนการสุ่มให้ดีมากขึ้นเท่านั้น โดยสำหรับอัตราสุ่มแบบสุ่ม

ไม่เกินของสัญญาณวิดีโอซึ่งมีแถบผ่าน 5.5MHz จะต้องใช้วงจรกรองที่มีความถี่แถบหยุดไม่เกิน 8MHz (ดังจะกล่าวต่อไปในหัวข้อที่ 3.1) ทำให้การออกแบบวงจรกรองดังกล่าวเป็นไปได้ยาก

จากบทความทางวิชาการที่ผ่านมา วงจรกรองสำหรับสัญญาณวิดีโอที่การสุ่มสัญญาณแบบสุ่มไม่เกิน (อัตราการสุ่ม 13.5MHz) สามารถทำได้บนกระบวนการผลิตแบบ 1.5μm 4GHz BiCMOS [1] และ 2.5μm 2.5GHz BiCMOS [2] โดยได้ตามมาตรฐาน CCIR 601 ถึงระดับ Broadcast และมาตรฐานของญี่ปุ่น (Japan Broadcasting Corporation's (NHK) MUSE system) ตามลำดับ แต่บนกระบวนการผลิตแบบ 2μm CMOS [3] และ 1μm CMOS [4] ยังคงติดปัญหาความเป็นเชิงเส้นของวงจร ดังนั้นการออกแบบวงจรกรองดังกล่าวด้วยเทคโนโลยีซีมอสเพื่อให้ได้ตามมาตรฐาน CCIR601 จึงเป็นโครงงานที่น่าสนใจ

1.2 วัตถุประสงค์ของการวิจัย

สร้างวงจรกรองผ่านต่ำแบบต่อเนื่องทางเวลาสำหรับสัญญาณวิดีโอระบบ PAL ที่ถูกสุ่มด้วยความถี่ 13.5MHz ในเทคโนโลยี 0.7um CMOS ซึ่งทำหน้าที่ป้องกันการซ้อนทับของสัญญาณ (Anti-aliasing) เนื่องจากการสุ่มตัวอย่างสัญญาณ และสามารถปรับเปลี่ยนเป็นวงจรกรองสร้างสัญญาณกลับ (Reconstruction) จากตัวแปลงสัญญาณดิจิทัลเป็นแอนะล็อก ให้มีคุณสมบัติตามมาตรฐาน CCIR 601



รูปที่ 1.1 วัตถุประสงค์ของวงจรกรองสำหรับวิทยานิพนธ์ฉบับนี้

1.3 ขอบเขตของการวิจัย

ออกแบบวงจรกรองผ่านต่ำสำหรับสัญญาณวิดีโอแบบสุ่มไม่เกิน (Non-oversampled) ในระบบ PAL โดยใช้เทคโนโลยี 0.7 ไมครอนของบริษัทอัลคาเทล โดยมีข้อกำหนดดังนี้

- ความถี่แถบผ่าน 5.5 MHz ± 10%
- การลดทอนแถบหยุดไม่ต่ำกว่า 35 dB
- การกระเพื่อมในแถบผ่านไม่เกิน ± 1.5 dB

- การกระเพื่อมของการประวิงกลุ่ม (Group delay) $\pm$ 80 ns
- SNR ไม่ต่ำกว่า 50 dB
- แหล่งจ่ายไฟ 5 โวลต์

1.4 ประโยชน์ที่คาดว่าจะได้รับ

- สามารถนำวงจรรวมที่ได้ออกแบบไปประยุกต์ใช้ในงานประมวลผลสัญญาณวิดีโอระบบ PAL ที่ถูกสุ่มด้วยอัตราสุ่ม 13.5 MHz
- นำความรู้เกี่ยวกับการออกแบบวงจรรวมประเภทแอนะล็อกไปใช้เป็นพื้นฐานในการออกแบบวงจรรวมอื่นๆต่อไป

1.5 วิธีดำเนินการวิจัย

1. ศึกษาเทคนิคการออกแบบวงจรกรองจากบทความทางวิชาการ
2. ศึกษาและเลือกฟังก์ชันถ่ายโอนของวงจรกรองให้มีคุณสมบัติที่เหมาะสมตามมาตรฐาน CCIR 601
3. ศึกษาและออกแบบวงจรกรองด้วยสถาปัตยกรรมแบบต่างๆโดยใช้อุปกรณ์อุดมคติ
4. ศึกษาความไม่เป็นอุดมคติของอุปกรณ์ที่ส่งผลต่อคุณสมบัติของวงจรกรอง
5. ศึกษาและออกแบบวงจรรับสัญญาณขาเข้าและวงจรขยายสัญญาณขาออก
6. ออกแบบวงจรสร้างแรงดันและกระแสอ้างอิงสำหรับใช้ในวงจรรวม
7. วาดผังวงจรรวม (Layout) ทั้งหมดและศึกษาผลของปรสิต (parasitic) ต่างๆที่เกิดจากการวาดวงจรรวม

1.6 ลำดับขั้นตอนในการเสนอผลการวิจัย

ในวิทยานิพนธ์นี้จะแบ่งเนื้อหาในการนำเสนอออกเป็น 7 บท บทที่ 2 กล่าวถึงลักษณะของสัญญาณวิดีโอ การออกแบบวงจรกรองด้วยโครงสร้างและเทคนิคแบบต่างๆ รวมไปถึงข้อกำหนดของวงจรกรองสำหรับสัญญาณวิดีโอตามมาตรฐาน CCIR 601 และโครงสร้างของวงจรกรองทั้งหมด

บทที่ 3 อธิบายผลจากการสุ่มตัวอย่างสัญญาณของตัวแปลงแอนะล็อกเป็นดิจิทัลและตัวแปลงดิจิทัลเป็นแอนะล็อก เพื่อนำมาหาฟังก์ชันถ่ายโอนต้นแบบ (prototype transfer function) ที่เหมาะสมของวงจรกรอง

บทที่ 4 กล่าวถึงการนำฟังก์ชันถ่ายโอนต้นแบบที่ได้ในบทที่ 3 มาสร้างวงจรกรองโดยใช้เทคนิคแบบ Gm-C ด้วยสถาปัตยกรรมแบบต่างๆ

บทที่ 5 กล่าวถึงการเลือกโครงสร้างทรานส์คอนดักเตอร์ที่เหมาะสมกับวิทยานิพนธ์ฉบับนี้ รวมไปถึงผลจากความไม่เป็นอุดมคติต่างๆของทรานส์คอนดักเตอร์ที่มีผลต่อวงจรกรอง

บทที่ 6 กล่าวถึงโครงสร้างของวงจรรับสัญญาณขาเข้า วงจรขยายสัญญาณขาออก วงจรสร้างแรงดันและกระแสอ้างอิง

บทที่ 7 กล่าวถึงการวาดผังวงจรรวมโดยอธิบายถึงการจัดวางอุปกรณ์ต่างๆอย่างเหมาะสม และแสดงผลการจำลองการทำงานของวงจรกรองด้วยเงื่อนไขความปรวนแปรแบบสุดขอบ รวมไปถึงผลจากปรสิตของการเดินสายเชื่อมต่อผังวงจร และบทสุดท้ายจึงสรุปผลที่ได้จากการวิจัย

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย