

การออกแบบวงจรรวมใช้กำลังงานต่ำสำหรับแปลงสัญญาณแอนะล็อกจาก  
หัววัดแบบแอมเพอโรเมตริกเพื่อแสดงผลทางจอแบบผลึกเหลว



นายมานะ เมฆถาวรวัฒนา

# สถาบันวิทยบริการ จุฬาลงกรณ์มหาวิทยาลัย

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า ภาควิชาวิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย

ปีการศึกษา 2543

ISBN 974-346-390-9

ลิขสิทธิ์ของจุฬาลงกรณ์มหาวิทยาลัย

A DESIGN OF LOW-POWER MONOLITHIC ANALOG-TO-LCD INTERFACE  
FOR AMPEROMETRIC SENSORS



Mr. Mana Mekthawornwathana

สถาบันวิทยบริการ  
จุฬาลงกรณ์มหาวิทยาลัย  
A Thesis Submitted in Partial Fulfillment of the Requirements  
for the Degree of Master of Engineering in Electrical Engineering

Department of Electrical Engineering

Faculty of Engineering

Chulalongkorn University

Academic Year 2000

ISBN 974-346-390-9

หัวข้อวิทยานิพนธ์      การออกแบบวงจรรวมใช้กำลังงานต่ำสำหรับแปลงสัญญาณแอนะล็อก  
จากหัววัดแบบแอมเพอโรเมตริกเพื่อแสดงผลทางจอแบบผลึกเหลว  
โดย                              นายมานะ เมฆถาวรวัฒนา  
ภาควิชา                        วิศวกรรมไฟฟ้า  
อาจารย์ที่ปรึกษา            รองศาสตราจารย์ ดร.มานะ ศรียุทธศักดิ์  
อาจารย์ที่ปรึกษาร่วม      อาจารย์ ดร.นัยวุฒิ วงษ์โคเมท

---

คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย อนุมัติให้บัณฑิตวิทยาลัย  
ศึกษาตามหลักสูตรปริญญาวิทยาศาสตรบัณฑิต

..... คณบดีคณะวิศวกรรมศาสตร์  
(ศาสตราจารย์ ดร.สมศักดิ์ ปัญญาแก้ว)

คณะกรรมการสอบวิทยานิพนธ์

..... ประธานกรรมการ  
(รองศาสตราจารย์ ดร.เอกชัย ลีลาวัศม์)

..... อาจารย์ที่ปรึกษา  
(รองศาสตราจารย์ ดร.มานะ ศรียุทธศักดิ์)

..... อาจารย์ที่ปรึกษาร่วม  
(อาจารย์ ดร.นัยวุฒิ วงษ์โคเมท)

..... กรรมการ  
(ผู้ช่วยศาสตราจารย์ ดร.ประภาส จงสถิตย์วัฒนา)

มานะ เมฆถาวรวัฒนา : การออกแบบวงจรรวมใช้กำลังงานต่ำสำหรับแปลงสัญญาณแอนะ -  
ล็อกจากหัววัดแบบแอมเพอโรเมตริกเพื่อแสดงผลทางจอแบบผลึกเหลว  
(A DESIGN OF LOW-POWER MONOLITHIC ANALOG-TO-LCD INTERFACE FOR  
AMPEROMETRIC SENSORS) อ. ที่ปรึกษา : รศ. ดร.มานะ ศรียุทธศักดิ์, อ. ที่ปรึกษาร่วม  
ดร.นัยวุฒิ วงษ์โคเมท, 108 หน้า. ISBN 974-346-390-9.

วิทยานิพนธ์ฉบับนี้นำเสนอการออกแบบ การจำลองการทำงาน และการวัดการทำงานของ  
วงจรรวมกำลังงานต่ำซึ่งทำหน้าที่รับสัญญาณแอนะล็อกจากหัววัดแบบแอมเพอโรเมตริก เช่น หัววัด  
น้ำตาลกลูโคสแล้วแสดงผลเป็นตัวเลขทางจอแบบผลึกเหลว วงจรประกอบด้วย 4 ส่วนหลัก คือ วงจร  
รับกระแสจากหัววัด วงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัลแบบดูอัลสไลป์ วงจรปรับเทียบเพื่อ  
ชดเชยกระแสออฟเซตและความไวของหัววัด และวงจรขับภาคแสดงผล เพื่อให้เหมาะสมกับการ  
ประยุกต์ใช้งานแบบพกพา วงจรนี้ได้รวมส่วนประกอบทางอิเล็กทรอนิกส์ที่จำเป็นไว้เกือบทั้งหมด  
สามารถใช้กับแรงดันแหล่งจ่ายในช่วงกว้าง และใช้กำลังงานต่ำ

วงจรรวมนี้ออกแบบโดยใช้เทคโนโลยี CMOS 0.7  $\mu\text{m}$  ผลการจำลองการทำงานแสดงให้เห็น  
ว่าวงจรสามารถรับค่ากระแสจากหัววัดได้ในช่วง 1-750 nA โดยมีความเพี้ยนน้อยกว่า 3% สามารถ  
ปรับเทียบกระแสออฟเซตได้ในช่วง 1-220 nA และปรับเทียบความไวได้ในช่วง 0.5-5 nA/(mg/dl)

วงจรรวมนี้ใช้พื้นที่ขนาด 2.2x2.2 ม.ม.<sup>2</sup> และใช้ตัวถังแบบ dual-inline 40 ขา ผลการวัดของ  
วงจรต้นแบบพบว่า วงจรสามารถทำงานโดยใช้แหล่งจ่ายไฟในช่วง 2.2-5.0 V และกินกำลังงาน  
ประมาณ 300  $\mu\text{watt}$  ที่แรงดันแหล่งจ่าย 3.0 V ผลการวัดแสดงให้เห็นว่า วงจรส่วนหน้าและวงจร  
แปลงผันสัญญาณแอนะล็อกเป็นดิจิทัลสามารถวัดกระแสจากหัววัดได้ในช่วง 1-2400 nA โดย  
มีความเพี้ยนน้อยกว่า 3% วงจรปรับเทียบและวงจรขับภาคแสดงผลยังทำงานได้ไม่ถูกต้องซึ่งจะได้รับการ  
ตรวจสอบต่อไป

ภาควิชา วิศวกรรมไฟฟ้า.....  
สาขาวิชา วิศวกรรมไฟฟ้า.....  
ปีการศึกษา 2543.....

ลายมือชื่อนิสิต .....  
ลายมือชื่ออาจารย์ที่ปรึกษา .....  
ลายมือชื่ออาจารย์ที่ปรึกษาร่วม .....

# # 4170464221 : MAJOR ELECTRICAL ENGINEERING

KEY WORD :

Glucose sensors/ Low-power Integrated circuits/ Self-calibration/ analog-to-digital

MANA MEKTHAWORNWATHANA : A DESIGN OF LOW-POWER MONOLITHIC ANALOG-TO-LCD INTERFACE FOR AMPEROMETRIC SENSORS. THESIS ADVISER : ASSOC. PROF. MANA SRIYUDTHSAK, Dr. Eng. THESIS CO-ADVISER : NAIYAVUDHI WONGKOMET, Ph.D. 108 pp. ISBN 974-346-390-9.

This thesis presents the design, simulation and testing results of a low-power analog-to-LCD monolithic interface for amperometric sensors such as glucose sensors. The circuit consists of four parts: a sensor interface front-end, a dual-slope analog-to-digital converter, an offset and sensitivity calibration circuit, and a display driver. To serve portable applications, the circuit integrates most of the necessary electronic components, operates with a wide supply range, and consumes low power.

The circuit is designed in a 0.7  $\mu\text{m}$  CMOS technology. Simulation results show that the sensing current is in the range of 1 to 750 nA with less than 3% distortion. The calibration ranges are 1-220 nA for the offset and 0.5-5 nA per mg/dl for the sensitivity.

The prototype chip has a die area of  $2.2 \times 2.2 \text{ mm}^2$ , and uses 40-pin dual-inline package. The prototype chip can operate with a supply voltage range of 2.2 to 5.0 V, and consumes approximately 300  $\mu\text{watt}$  at 3.0 V. Measurement results show that the front-end circuit and the analog-to-digital converter can measure current from 1-2400 nA with distortion less than 3%. The calibration circuitry and the display driver do not function properly and will be further investigated.

Department Electrical Engineering Student's signature .....

Field of study Electrical Engineering Adviser's signature .....

Academic year 2000 Co-adviser's signature .....

## กิตติกรรมประกาศ

วิทยานิพนธ์ระดับปริญญาโทฉบับนี้จัดทำการศึกษาที่ห้องปฏิบัติการวิจัยไบโออิเล็กทรอนิกส์(BERL) ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย ด้วยความช่วยเหลือทั้งด้านวิชาการและด้านปฏิบัติการจาก รศ. ดร.มานะ ศรียุทธศักดิ์ ซึ่งเป็นอาจารย์ที่ปรึกษาวิทยานิพนธ์ และ อ. ดร.นัยวุฒิ วงษ์โคเมท ซึ่งเป็นที่ปรึกษาร่วมวิทยานิพนธ์

ขอขอบพระคุณ อ. ดร.อาภรณ์ ธีรมงคลรัศมี ที่ได้ให้ความช่วยเหลือในด้านต่าง ๆ เป็นอย่างดี รวมทั้งเชื้อเพื่อตำราและคำแนะนำทั้งเชิงวิชาการและวิธีในการทำงานที่มีค่าอย่างยิ่ง

ขอขอบคุณทุนโครงการ "ศิษย์ก้นกุฏิ" ที่ให้การสนับสนุนทุนการศึกษา รวมทั้งศูนย์วิจัยและพัฒนาเทคโนโลยีไมโครอิเล็กทรอนิกส์ ศูนย์เทคโนโลยีอิเล็กทรอนิกส์และคอมพิวเตอร์แห่งชาติ (NECTEC) ที่ให้การสนับสนุนทุนค่าผลิตและการอำนวยความสะดวกในการผลิตวงจรรวมต้นแบบ โดยเฉพาะคุณชำนาญ ปัญญาใส ที่คอยเป็นธุระในการติดต่อระหว่างผู้วิจัยกับบริษัทผู้ผลิตวงจรรวมอย่างดี รวมทั้งวิทยากรจากทาง NECTEC ที่เป็นผู้ให้ความรู้แก่ผู้วิจัยในงานอบรมสัมมนาต่างๆ ทุกท่าน

ขอขอบคุณ พี่ ๆ น้อง ๆ ร่วมห้องปฏิบัติการวิจัยทุกคนที่ให้คำแนะนำและกำลังใจตลอดระยะเวลาในการวิจัย

ขอขอบพระคุณบิดามารดาและพี่ของข้าพเจ้า ซึ่งให้กำลังใจแก่ผู้วิจัยเสมอมาจนสำเร็จการศึกษา

สุดท้ายนี้ขอขอบพระคุณอาจารย์ที่ปรึกษาวิทยานิพนธ์ คือ รศ. ดร.มานะ ศรียุทธศักดิ์ และอาจารย์ที่ปรึกษาร่วมวิทยานิพนธ์ อ. ดร.นัยวุฒิ วงษ์โคเมท เป็นอย่างสูงสำหรับความกรุณาต่าง ๆ ที่มอบให้แก่ผู้วิจัยตลอดมา

สถาบันวิทยบริการ  
จุฬาลงกรณ์มหาวิทยาลัย

# สารบัญ

	หน้า
บทคัดย่อภาษาไทย .....	ง
บทคัดย่อภาษาอังกฤษ .....	จ
กิตติกรรมประกาศ .....	ฉ
สารบัญตาราง .....	ฎ
สารบัญภาพ .....	ฏ

## บทที่

1. บทนำ .....	1
1.1 ความเป็นมาและความสำคัญของงานวิจัย .....	1
1.2 วัตถุประสงค์ของงานวิจัย .....	4
1.3 ขอบเขตของงานวิจัย .....	4
1.4 ขั้นตอนในการดำเนินงาน .....	5
1.5 ประโยชน์ที่คาดว่าจะได้รับ .....	5
2. หัววัดแบบแอมเพอโรเมตริกและระบบที่รับสัญญาณจาก หัววัดแบบแอมเพอโรเมตริกแบบต่าง ๆ .....	6
2.1 หัววัดแบบแอมเพอโรเมตริก .....	6
2.2 ภาพรวมของระบบ .....	7
2.3 วงจรรับสัญญาณกระแสจากหัววัด (Front-end Circuit) .....	7
2.3.1 วงจรที่ใช้ออปแอมป์เป็น I-V Converter .....	7
2.3.2 วงจรที่ทำงานในโหมดกระแส (Current mode) .....	9
2.4 วงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัล (Analog-to-Digital Converter) .....	10
2.4.1 วงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัลแบบคูอัลสโลป (Dual Slope Analog to Digital Converter) .....	10
2.4.2 วงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัลแบบ Pipeline ที่ทำงานในโหมดกระแส .....	12
2.5 วงจรแปลงรหัสและขับเพื่อแสดงผลทางจอแบบผลึกเหลว (LCD decoder & Driver) .....	13
2.5.1 วงจรนับ .....	13
2.5.2 วงจรแปลงรหัส BCD เป็นรหัสเพื่อขับจอแบบผลึกเหลว 7 ส่วน .....	13
2.5.3 วงจรขับจอแบบผลึกเหลว .....	13

## สารบัญ (ต่อ)

### บทที่

2.6	วงจรปรับเทียบระบบกับสารละลายความเข้มข้นมาตรฐาน (Gain & Offset calibration)	14
2.7	วงจรในส่วนอื่น	15
2.8	สรุป	15
3.	การออกแบบวงจรในส่วนต่างๆ	16
3.1	ข้อกำหนดในการออกแบบ	16
3.2	วงจรไบอัส (Biasing Circuit)	17
3.3	วงจรรับกระแสจากหัววัด (Front-end Circuit)	21
3.4	วงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัล (Analog-to-Digital Converter)	31
3.5	วงจรปรับเทียบกระแสออฟเซตและอัตราขยายของหัววัด (Offset & Gain Calibration Circuits)	35
3.5.1	หลักการการทำงานทั่วไป	35
3.5.2	วงจรปรับเทียบกระแสออฟเซต (Offset Calibration Circuit)	36
3.5.3	วงจรปรับเทียบอัตราขยาย (Gain Calibration Circuit)	40
3.6	วงจรส่วนดิจิทัล (Digital Circuit)	44
3.6.1	วงจรสร้างฐานเวลา (Timebase Circuit)	44
3.6.2	วงจรมับแบบนับสิบ (Decade Counter)	48
3.6.3	วงจรแปลงรหัส BCD เป็นรหัสเพื่อขับจอแบบผลึกเหลว 7 ส่วน (BCD to 7 Segment Decoder)	48
3.7	วงจรรวมทั้งหมด	50
3.8	สรุป	52
4.	การจำลองการทำงานของวงจร	53
4.1	เงื่อนไขและวิธีการจำลองการทำงานของวงจร	53
4.1.1	เงื่อนไขที่ใช้ในการจำลองการทำงาน	53
4.1.2	วิธีการจำลองการทำงาน	53
4.2	วงจรไบอัส (Biasing Circuit)	54
4.3	วงจรรับกระแสจากหัววัด (Front-end Circuit)	57
4.3.1	แรงดันที่จุดไบอัสหัววัดเมื่อเปลี่ยนแบบจำลองของทรานซิสเตอร์	57
4.3.2	สัญญาณรบกวนของวงจร	58
4.3.3	แรงดันที่จุดไบอัสหัววัดเมื่อเปลี่ยนค่ากระแสจากหัววัด	60



## สารบัญ (ต่อ)

### บทที่

4.4 วงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัล (Analog- to-Digital Converter) .....	60
4.4.1 แรงดันที่ออฟแอมป์ .....	60
4.4.2 แรงดันที่อินเวอร์เตอร์ .....	61
4.4.3 แรงดันคร่อมตัวเก็บประจุและแรงดันขาออกของวงจรแปลงผัน สัญญาณแอนะล็อกเป็นดิจิทัล .....	61
4.5 วงจรปรับเทียบกระแสออฟเซตและอัตราขยายของหัววัด (Offset & Gain Calibration Circuits) .....	65
4.5.1 วงจรปรับเทียบกระแสออฟเซต (Offset Calibration Circuit) .....	65
4.5.2 วงจรปรับเทียบอัตราขยาย (Gain Calibration Circuit) .....	67
4.6 วงจรส่วนดิจิทัล (Digital Circuit) .....	69
4.6.1 วงจรสร้างฐานเวลา .....	69
4.6.2 วงจรนับ .....	69
4.6.3 วงจรแปลงรหัส BCD เป็นรหัสเพื่อขับจอแบบผลึกเหลว 7 ส่วน .....	70
4.7 การกินกระแสของวงจรในแต่ละส่วน .....	71
4.8 สรุป .....	72
5. การวาดลายวงจร (Layout) และการออกแบบแผ่นทดสอบวงจรรวม (Testing board) .....	73
5.1 การออกแบบ Layout .....	73
5.2 ข้อกำหนดในการวาด Layout .....	73
5.2.1 นิยามของ Layer .....	73
5.2.2 คุณสมบัติของ Layer ต่างๆ .....	74
5.2.3 ข้อกำหนดเกี่ยวกับขนาดและความสัมพันธ์ของ Layer ต่างๆ .....	75
5.3 การวาด Layout ของวงจรส่วน แอนะล็อก .....	75
5.4 การสร้าง Layout ของวงจรส่วนดิจิทัล .....	78
5.5 การสร้างแพด (Pad) และการเลือกแพ็คเกจ (Packaging) .....	70
5.5.1 การสร้างแพด (Pad) .....	79
5.5.2 การเลือกแพ็คเกจ (Packaging) .....	80
5.6 การออกแบบแผ่นทดสอบวงจรรวม (Testing board) .....	81
5.6.1 แผ่นทดสอบวงจรรวม .....	81
5.6.2 ขั้นตอนการทดสอบ .....	81
5.7 สรุป .....	82

## สารบัญ (ต่อ)

### บทที่

6. ผลการวัดคุณสมบัติของวงจรรวม .....	83
6.1 เครื่องมือที่ใช้ในการวัด .....	83
6.2 วงจรส่วนแอนะล็อก .....	83
6.2.1 วงจรไบอัสและวงจรรับกระแสจากหัววัด .....	83
6.2.2 วงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัล .....	84
6.3 วงจรส่วนเปรียบเทียบ .....	88
6.3.1 วงจรเปรียบเทียบกระแสออฟเซต .....	88
6.3.2 วงจรเปรียบเทียบอัตราขยาย .....	89
6.4 วงจรส่วนดิจิทัล .....	90
6.5 การกินกระแสของวงจรที่สถานะต่างๆ .....	91
6.6 สรุป .....	92
7. ข้อสรุปและข้อเสนอแนะ .....	93
7.1 ข้อสรุป .....	93
7.2 ข้อเสนอแนะ .....	94
รายการอ้างอิง .....	95
บรรณานุกรม .....	97
รายชื่อการเผยแพร่ผลงานวิจัย .....	98
ภาคผนวก .....	99
ภาคผนวก ก .....	100
ภาคผนวก ข .....	105
ประวัติผู้เขียน .....	108

## สารบัญตาราง

ตารางที่	หน้า
3.1 ขนาดของทรานซิสเตอร์ที่ใช้ในวงจรไบอัส .....	21
3.2 ขนาดและคุณสมบัติของทรานซิสเตอร์แต่ละตัวที่ใช้ในวงจรส่วนหน้า .....	27
3.3 ขนาดและคุณสมบัติของทรานซิสเตอร์แต่ละตัวที่ใช้ในวงจร แปลงผันสัญญาณแอนะล็อกเป็นดิจิทัล .....	35
3.4 ขนาดของทรานซิสเตอร์ที่ใช้ในวงจรปรับเทียบออฟเซตในส่วนวงจรจ่ายกระแส .....	38
3.5 ขนาดของทรานซิสเตอร์ที่ใช้ในวงจรปรับเทียบอัตราขยายในส่วนวงจรจ่ายกระแส .....	42
3.6 สัญญาณต่างๆ ที่สร้างจากวงจรสร้างฐานเวลา .....	47
3.7 แต่ละส่วนของจอแบบผลึกเหลวที่ทำงาน (Active) เมื่อแสดงค่าตัวเลขต่างๆ .....	49
3.8 ส่วนประกอบและคุณสมบัติของวงจรส่วนแอนะล็อกที่ออกแบบ .....	50
3.9 ส่วนประกอบและคุณสมบัติของวงจรส่วนดิจิทัลที่ออกแบบ .....	51
4.1 แรงดันที่ได้จากวงจรไบอัสเมื่อแรงดันแหล่งจ่ายมีค่า 2.2 V .....	54
4.2 แรงดันที่ได้จากวงจรไบอัสเมื่อแรงดันแหล่งจ่ายมีค่า 3.0 V .....	55
4.3 แรงดันที่ได้จากวงจรไบอัสเมื่อแรงดันแหล่งจ่ายมีค่า 5.0 V .....	55
4.4 แรงดันของจุดไบอัสหัววัดและแรงดันคร่อมหัววัดเมื่อแรงดันแหล่งจ่ายมีค่า 2.2 V .....	57
4.5 แรงดันของจุดไบอัสหัววัดและแรงดันคร่อมหัววัดเมื่อแรงดันแหล่งจ่ายมีค่า 3.0 V .....	57
4.6 แรงดันของจุดไบอัสหัววัดและแรงดันคร่อมหัววัดเมื่อแรงดันแหล่งจ่ายมีค่า 5.0 V .....	57
4.7 เวลาคายประจุ( $T_2$ ) เมื่อกระแสขาเข้ามีค่าต่างๆ โดยใช้แบบจำลองของทรานซิสเตอร์แบบ typical. ....	63
4.8 เวลาคายประจุ( $T_2$ ) เมื่อกระแสขาเข้ามีค่าต่างๆ โดยใช้แบบจำลองของทรานซิสเตอร์แบบ fast ..	63
4.9 เวลาคายประจุ( $T_2$ ) เมื่อกระแสขาเข้ามีค่าต่างๆ โดยใช้แบบจำลองของทรานซิสเตอร์แบบ slow ..	63
4.10 การกินกระแสของวงจรในแต่ละส่วน .....	71
5.1 ตัวอย่างการนิยาม Layer ต่างๆ ของเทคโนโลยีการผลิต Alcatel Mietec CMOS 0.7 mm .....	74
5.2 ตัวอย่างสภาพต้านทานแบบแผ่น (Sheet resistivity) ของ Layer ต่าง ๆ .....	74
5.3 ตัวอย่างข้อกำหนดเกี่ยวกับขนาดและความสัมพันธ์ของ Layer Nwell กับ Layer อื่นๆ .....	75
5.4 รูปแบบแพ็คเกจที่สามารถเลือกได้ .....	80
5.5 รายละเอียดของแต่ละขาของวงจรรวมที่ต่อออกมาจนถึงเพื่อทำการวัด .....	81
6.1 ผลการวัดวงจรไบอัสและวงจรรับกระแสจากหัววัด .....	84
6.2 ผลการวัดการทำงานวงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัล .....	87
6.3 ผลการวัดเวลา $T_2$ เมื่อใช้ตัวต้านทานในการปรับเทียบอัตราขยายค่าต่างๆ .....	89
6.4 การกินกระแสโดยรวมของวงจรที่สถานะการทำงานต่างๆ .....	91

## สารบัญญภาพ

รูปที่	หน้า
1.1	วิวัฒนาการของระบบวัดทางชีวภาพ ..... 2
2.1	กราฟลักษณะถ่ายโอนของหัววัดน้ำตาลกลูโคส ..... 6
2.2	องค์ประกอบของระบบโดยรวม ..... 7
2.3	วงจรรับสัญญาณขาเข้าแบบวงจรขยายกลับเฟส ..... 7
2.4	วงจรรับสัญญาณขาเข้าแบบวงจรอินทิเกรเตอร์และสัญญาณต่าง ๆ ..... 8
2.5	วงจร Differential Chopper Stabilizer ..... 9
2.6	วงจรรับสัญญาณขาเข้าที่ทำงานในโหมดกระแส ..... 9
2.7	วงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัลแบบดูอัลสโโลป และสัญญาณแรงดัน ณ จุดต่างๆ ..... 10
2.8	วงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัลแบบดูอัลสโโลปกับวงจรส่วนหน้าแบบต่างๆ ..... 11
2.9	วงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัลแบบ Pipeline ที่ทำงานในโหมดกระแส ..... 12
2.10	ส่วนประกอบของวงจรในภาคดิจิทัล ..... 13
2.11	ขั้นตอนการปรับเทียบระบบกับสารละลายความเข้มข้นมาตรฐาน ..... 14
3.1	แรงดันของเซลล์แบบแห้งชนิดต่างๆ ที่ระบุว่ามีค่า 1.5 V ..... 17
3.2	วงจรไบอัสเบื้องต้น ..... 17
3.3	วงจรไบอัสแบบ Cascode ..... 18
3.4	วงจรไบอัสแบบ Hi-swing cascode ..... 18
3.5	วงจรไบอัสรวมของ NMOS และ PMOS ..... 19
3.6	วงจร start-up ..... 19
3.7	วงจรไบอัสหัววัดด้วยแบตเตอรี่ ..... 21
3.8	วงจรไบอัสหัววัดด้วยไดโอด ..... 21
3.9	วงจรไบอัสหัววัดด้วยวงจรที่สร้างจากทรานซิสเตอร์ ..... 22
3.10	วงจรไบอัสหัววัดที่เพิ่มวงจรช่วยจ่ายกระแสด้วย PMOS ..... 23
3.11	วงจรไบอัสหัววัดที่เพิ่มวงจรช่วยจ่ายกระแสด้วย NMOS ..... 24
3.12	วงจรสมมูลสัญญาณขนาดเล็กของวงจรด้านขวาของหัววัด ..... 24
3.13	วงจรสมมูลสำหรับการคำนวณผลของสัญญาณรบกวนที่มีต่อวงจรไบอัสหัววัด ..... 28
3.14	วงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัลแบบดูอัลสโโลป ..... 31
3.15	วงจรสร้างแรงดันอ้างอิง ..... 33
3.16	ออปแอมป์ที่ใช้ในวงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัล ..... 33

## สารบัญภาพ (ต่อ)

### รูปที่

3.17	Block Diagram แสดงการควบคุมการปรับเทียบด้วยกระบวนการ Binary Search	36
3.18	ส่วนของวงจรดึงกระแสแทนด้วยแหล่งกระแสอุดมคติ	36
3.19	วงจรปรับเทียบกระแสออฟเซตในส่วนวงจรดึงกระแส	37
3.20	วงจรปรับเทียบกระแสออฟเซตในส่วนวงจรควบคุมการจ่ายกระแสและ Timing Diagram	38
3.21	วงจรปรับเทียบอัตราขยายในส่วนวงจรจ่ายกระแส	40
3.22	วงจรดิจิทัลที่ใช้ควบคุมการดึงกระแสของวงจรปรับเทียบกระแสออฟเซต	43
3.23	วงจรดิจิทัลที่ใช้ควบคุมการจ่ายกระแสของวงจรปรับเทียบอัตราขยาย	43
3.24	วงจรสร้างฐานเวลา	44
3.25	วงจรหาร 1000, วงจรหาร 10, วงจรหาร 4 และวงจรหาร 5 แบบ Asynchronous	45
3.26	วงจร CLK Base สร้างสัญญาณนาฬิกา CLK1 และ CLK 2	46
3.27	สัญญาณนาฬิกา 500 Hz และสัญญาณ Non-overlapping Clock ที่สร้างขึ้น	46
3.28	ปัญหาที่เกิดขึ้นเนื่องจากการปรับเทียบกระแสออฟเซตด้วยกระแสค่ามาก	46
3.29	วงจรที่ใช้สร้างสัญญาณนาฬิกา CLK1dI (CLK2dI) ซึ่งเลื่อนจากสัญญาณนาฬิกา CLK1(CLK2) ไป 32 ms (วงจร Z-1 ในรูปที่ 3.24)	47
3.30	วงจรมับและวงจรมับภาคแสดงผล	48
3.31	วงจร BCD to 7 Segment Decoder และ อักษรกำกับ segment ของจอแบบผลึกเหลว 7 ส่วน	49
3.32	วงจรในส่วนแอนะล็อก	50
3.33	วงจรในส่วนดิจิทัล	51
4.1	แรงดันของจุดไบอัสเมื่อแรงดันจากแหล่งจ่ายแรงดันเปลี่ยนไป (ทรานซิสเตอร์แบบจำลอง typical)	56
4.2	กระแสไบอัสเมื่อแรงดันจากแหล่งจ่ายแรงดันเปลี่ยนไป (ทรานซิสเตอร์แบบจำลอง typical)	56
4.3	แรงดันคร่อมหัววัดเมื่อแรงดันจากแหล่งจ่ายแรงดันเปลี่ยนไป (ทรานซิสเตอร์แบบจำลอง typical)	58
4.4	ลักษณะถ่ายโอนของสัญญาณ (ก) Vleft, Vright และ (ข) (Vleft-Vright) ต่อ $V_{Gnd}$	59
4.5	ลักษณะถ่ายโอนของสัญญาณ (ก) Vleft, Vright และ (ข) (Vleft-Vright) ต่อ $V_{DD}$	59
4.6	แรงดันที่ขาต่างๆ ของออปแอมป์ในช่วง 1 คาบการอินทิเกรต แรงดันคร่อมตัวเก็บประจุ ( $V_{DD} = 3.3 V$ )	61

## สารบัญภาพ (ต่อ)

### รูปที่

4.7	แรงดันที่ขาต่างๆ ของอินเวอร์เตอร์ทั้ง 3 เซตจ (V <sub>DD</sub> = 3.0 V) .....	61
4.8	สัญญาณแรงดันคร่อมตัวเก็บประจุ (โนด Vc ในวงจรรูปที่ 3.15) เมื่อกระแสจากหัววัดมีค่าต่างๆ .....	62
4.9	สัญญาณแรงดันออกจากอินเวอร์เตอร์ (โนด Vind ในวงจรรูปที่ 3.15) เมื่อกระแสจากหัววัดมีค่าต่างๆ .....	62
4.10	ความกว้างของพัลส์ขาออกเฉลี่ย (T <sub>2,average</sub> ) เมื่อกระแสจากหัววัดมีค่าต่างๆ (แบบจำลองทราานซิสเตอร์แบบ typical, fast และ slow) .....	64
4.11	แรงดันคร่อมตัวเก็บประจุที่เปลี่ยนไปเมื่อวงจรทำการปรับเทียบ .....	65
4.12	ขนาดกระแสที่ดึงออกจากระบบที่เปลี่ยนไปจนกระทั่งปรับชดเชยกระแสออฟเซตได้ .....	65
4.13	สัญญาณดิจิทัลควบคุมการปรับเทียบกระแสออฟเซต .....	66
4.14	ปัญหาออฟเซตทางเวลาที่เกิดในวงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัล .....	67
4.15	ขนาดกระแสที่ฉีดเข้าสู่ระบบที่เปลี่ยนไปขณะชดเชยอัตราขยาย .....	67
4.16	แรงดันคร่อมตัวเก็บประจุที่เปลี่ยนไปขณะที่วงจรทำการปรับเทียบ .....	68
4.17	สัญญาณจากวงจรสร้างสัญญาณนาฬิกาแบบ Non overlapping .....	69
4.18	ผลการจำลองการทำงานของวงจรหาร 10 .....	70
4.19	ผลการจำลองการทำงานของวงจรหาร 5 .....	70
4.20	ผลการจำลองการทำงานของวงจรหาร 4 .....	70
4.21	การทำงานของวงจรแปลงรหัส BCD เป็นรหัสเพื่อขับจอแบบผลึกเหลว 7 ส่วน .....	71
5.1	ตัวอย่างการวาด Layout ของวงจรอินเวอร์เตอร์ .....	74
5.2	ขั้นตอนการวาด Layout ของวงจรแอนะล็อก .....	75
5.3	นิยามของ Layer พื้นฐาน .....	76
5.4	Layout ของวงจรไบอัส .....	76
5.5	Layout ของวงจรรับกระแสจากหัววัด .....	76
5.6	Layout ของวงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัล .....	77
5.7	Layout ของวงจรปรับเทียบกระแสออฟเซตในส่วนแอนะล็อก .....	77
5.8	Layout ของวงจรปรับเทียบอัตราขยายในส่วนแอนะล็อก .....	78
5.9	ขั้นตอนการสร้าง Layout ของวงจรส่วนดิจิทัล .....	78
5.10	Layout ของวงจรส่วนดิจิทัล .....	79
5.11	Layout ของวงจรมทั้งหมด และ Floorplan .....	79
5.12	การกำหนดขาของวงจรมที่ออกแบบไว้ .....	80

## สารบัญภาพ (ต่อ)

### รูปที่

6.1	วงจรที่ใช้ในการวัดความกว้างพัลส์ที่ได้จากวงจรในส่วนแปลงผัน สัญญาณแอนะล็อกเป็นดิจิทัล .....	84
6.2	สัญญาณนาฬิกา 500 kHz ที่ป้อนแก่วงจร .....	85
6.3	สัญญาณนาฬิกา 500 Hz ที่วงจรสร้างขึ้น .....	85
6.4	สัญญาณที่โหนด Vind (บน) และโหนด Vc (ล่าง) หลังจากที่เกิดปุ่ม Reset .....	85
6.5	สัญญาณที่โหนด Vind (บน) และโหนด Vc (ล่าง) หลังจากที่เกิดปุ่ม Offset Calibration .....	85
6.6	สัญญาณที่โหนด Vind (บน) และโหนด Vc (ล่าง) หลังจากที่เกิดปุ่ม Gain Calibration .....	85
6.7	สัญญาณที่โหนด Vind และโหนด Vc เมื่อ $I_s = 22.9 \text{ nA}$ .....	86
6.8	สัญญาณที่โหนด Vind และโหนด Vc เมื่อ $I_s = 382 \text{ nA}$ .....	86
6.9	สัญญาณที่โหนด Vind และโหนด Vc เมื่อ $I_s = 982 \text{ nA}$ .....	86
6.10	สัญญาณที่โหนด Vind และโหนด Vc เมื่อ $I_s = 2460 \text{ nA}$ .....	86
6.11	ความกว้างของสัญญาณพัลส์ ( $T_2$ ) ที่แปรตามค่ากระแสจากหัววัด ( $I_s$ ) .....	87
6.12	สัญญาณในช่วงเวลา 1 คาบการวัด .....	89
6.13	สัญญาณ CLK 500Hz และสัญญาณ Backplane ของจอแบบผลึกเหลว 125Hz .....	90
6.14	สัญญาณ 125 Hz ที่ใช้ขับส่วน(Segment) หนึ่งของจอแบบผลึกเหลวในหลักหน่วย .....	90

## บทที่ 1

### บทนำ

#### 1.1 ความเป็นมาและความสำคัญของงานวิจัย

มนุษย์สามารถรับรู้สิ่งแวดล้อมรอบตัวได้จากการทำงานของประสาทสัมผัสทั้ง 5 โดยข้อมูลทางกายภาพต่างๆที่รับรู้เข้ามาจะถูกส่งมายังสมองเพื่อตีความและตัดสินใจที่จะแสดงปฏิกิริยาตอบสนองแบบต่างๆ อย่างไรก็ตามประสาทสัมผัสของมนุษย์ก็มีขีดจำกัดในการใช้งาน โดยมีปริมาณหลายอย่างที่ประสาทสัมผัสของมนุษย์ไม่สามารถวัดได้หรือวัดในเชิงปริมาณไม่ได้ เช่น ความเร่งของรถ ความเป็นกรดของสาร อุณหภูมิของสิ่งแวดล้อม ฯลฯ โดยเฉพาะอย่างยิ่งปริมาณทางเคมีหรือชีวภาพ เช่น ความเข้มข้นของสารละลายน้ำตาลกลูโคส ความหนาแน่นของก๊าซพิษ ณ บริเวณต่างๆ ดังนั้นมนุษย์จึงได้เริ่มมีการคิดค้นและพัฒนากระบวนการวัดและตรวจสอบปริมาณดังกล่าวขึ้นเป็นลำดับ

ในยุคแรกกระบวนการวัดทางชีวภาพดังกล่าวจะทำกันในห้องทดลอง เนื่องจากประกอบด้วยหลายขั้นตอน เช่น การเตรียมสารตัวอย่างให้บริสุทธิ์ การเตรียมความเข้มข้นของสารตัวอย่างให้เหมาะสม และทำการควบคุมสภาวะแวดล้อมในการเกิดปฏิกิริยา เช่น อุณหภูมิให้เหมาะสม จากนั้นจึงทำการวัดกระบวนการเปลี่ยนแปลงของปฏิกิริยาที่เกิดขึ้น [1] ซึ่งทำให้เกิดความยุ่งยากและเสียเวลาในการวัดและวิเคราะห์ในแต่ละครั้ง ในปี 1957 L.T. Skeggs [2] จึงได้เสนอแนวความคิดของระบบวัดแบบอัตโนมัติ (Automated analyzer) ขึ้น ซึ่งเครื่องดังกล่าวจะทำหน้าที่เกือบทั้งหมดในกระบวนการวัดข้างต้นแทนมนุษย์ทำให้สามารถลดขั้นตอนการทำงานของมนุษย์ ช่วยให้การวัดสารตัวอย่างจำนวนมากๆ ทำได้รวดเร็วขึ้น อย่างไรก็ตามเครื่องมือดังกล่าวเป็นเครื่องมือขนาดใหญ่ที่มีราคาสูง จึงเหมาะสำหรับการใช้งานในห้องปฏิบัติการเท่านั้น ในปี 1962 L. C. Clark Jr. และคณะ ได้เสนอการประดิษฐ์ “หัววัดทางชีวภาพ (Biosensors)” ขึ้น [2] ซึ่งอาจถือเป็นการย่อส่วนของกระบวนการวัดด้วยระบบวัดแบบอัตโนมัติลงในอุปกรณ์ชิ้นเล็ก ๆ เพียงชิ้นเดียว ทำให้การวัดสารทางชีวภาพมีความสะดวกขึ้นมากและการประดิษฐ์เครื่องมือวัดแบบพกพาที่มีความเป็นไปได้มากขึ้น

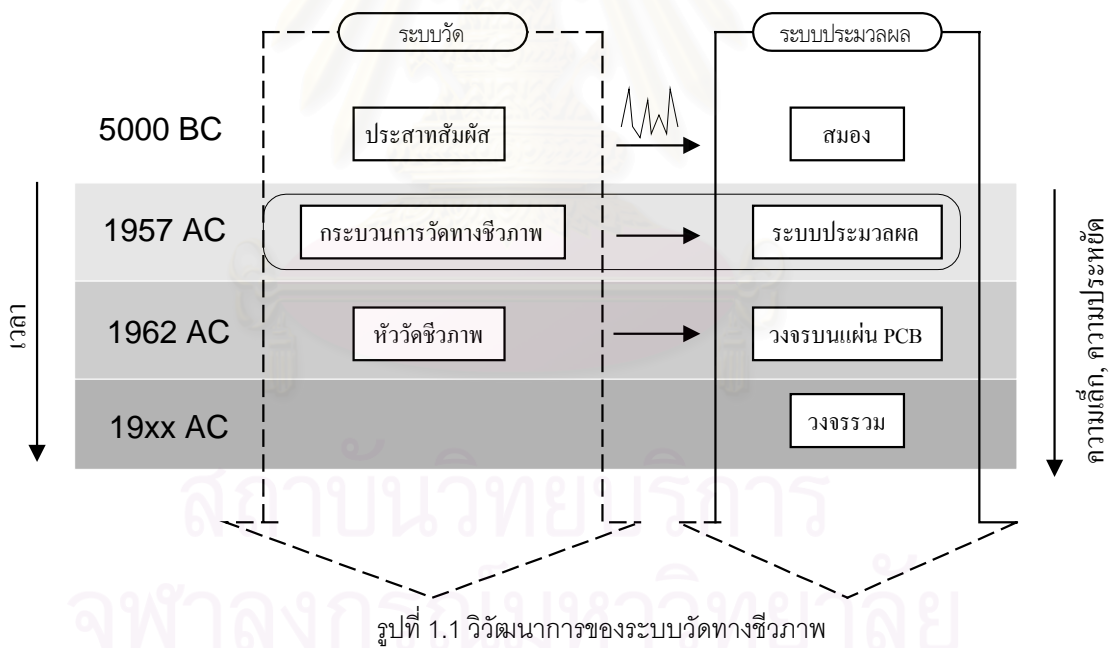
“หัววัดทางชีวภาพหรือไบโอเซ็นเซอร์” คือ “สิ่งประดิษฐ์ที่มีสารชีวภาพประกบติดกับทรานสดิวเซอร์หรือเซ็นเซอร์” ซึ่งมีส่วนประกอบที่สำคัญ 2 ส่วน คือ

1. ส่วนของสารชีวภาพ ทำหน้าที่ในการทำปฏิกิริยากับสารทางชีวภาพที่เป็นเป้าหมายและก่อให้เกิดการเปลี่ยนแปลงทางเคมีหรือฟิสิกส์ที่สามารถวัดได้ด้วยทรานสดิวเซอร์ที่ติดอยู่ เช่น หัววัดน้ำตาลกลูโคสจะใช้เอนไซม์กลูโคสออกซิเดสเป็นสารชีวภาพที่มีความจำเพาะในการทำปฏิกิริยากับน้ำตาลกลูโคสที่เป็นสารเป้าหมาย และผลจากปฏิกิริยาจะทำให้ความเข้มข้นของออกซิเจนในระบบวัดน้อยลง [2]
2. ส่วนของทรานสดิวเซอร์ ทำหน้าที่ในการวัดการเปลี่ยนแปลงปริมาณทางฟิสิกส์ที่ได้จากส่วนของสารชีวภาพ ให้เป็นปริมาณทางไฟฟ้า เช่น ในหัววัดน้ำตาลกลูโคสข้างต้นจะมี ทรานสดิวเซอร์เป็นหัววัดออกซิเจนซึ่งทำหน้าที่ให้ค่ากระแสไฟฟ้าที่มีความสัมพันธ์กับความเข้มข้นของออกซิเจน



สัญญาณไฟฟ้าที่ออกจากหัววัดจะต้องถูกส่งมายังระบบประมวลผล โดยระบบดังกล่าวจะทำหน้าที่จัดการกับสัญญาณ หรือ แปลงสัญญาณให้อยู่ในรูปแบบที่มนุษย์สามารถเข้าใจได้ จากที่กล่าวมาข้างต้นอาจจะกล่าวได้ว่าในการวัดที่ดีนั้นจะต้องประกอบด้วยส่วนสำคัญ 2 ส่วน คือ ส่วนของการวัดอันได้แก่ประสาทสัมผัสทั้ง 5 หรือ หัววัดแบบต่างๆ และส่วนของระบบประมวลผล อันได้แก่ ระบบที่ใช้วิเคราะห์หรือแสดงค่าที่ได้จากส่วนแรก ดังรูปที่ 1.1 ดังนั้นจะเห็นได้ว่าในกระบวนการวัดที่ดีนั้นการออกแบบและพัฒนาส่วนประมวลผลสัญญาณจากหัววัดก็มีความสำคัญไม่น้อยกว่าการพัฒนาหัววัดเช่นกัน

ในอดีต **“ระบบประมวลผล”** ระบบเหล่านี้ถูกสร้างจากอุปกรณ์อิเล็กทรอนิกส์หลายๆ ตัว เช่น ส่วนของวงจรถ่ายสัญญาณสร้างจากวงจรรวมเบอร์ LM741 ซึ่งเป็นออปแอมป์ และส่วนของวงจรแสดงผลสร้างจากวงจรรวมเบอร์ ICL 7106 [3] ซึ่งเป็นทั้งวงจรถ่ายสัญญาณแอนะล็อกเป็นดิจิทัลและวงจรถับจอแบบผลึกเหลว นำมาต่อเข้าด้วยกันบนแผ่นวงจรพิมพ์ (Printed Circuit Board, PCB) ถึงแม้ว่าระบบจะทำงานได้ดี แต่ก็มีขนาดใหญ่ ใช้งานได้ลำบาก รวมทั้งกินกำลังงานสูง จึงไม่เหมาะสมกับการนำไปใช้งานแบบพกพา หรือนำไปผลิตในเชิงอุตสาหกรรม จนกระทั่งเมื่อมีการพัฒนาเทคโนโลยีวงจรรวมจึงได้เริ่มมีการพัฒนาออกแบบระบบประมวลผลด้วยเทคโนโลยีวงจรรวมเพื่อเชื่อมต่อกับหัววัดแต่ละชนิดขึ้น โดยวงจรรวมจะทำหน้าที่ทั้งหมดของระบบประมวลผลโดยใช้อุปกรณ์ต่อเชื่อมภายนอกอื่นๆ อีกเพียงเล็กน้อย เช่น ระบบเชื่อมต่อกับหัววัดความชื้นของดิน [4] ระบบที่เชื่อมต่อกับหัววัดปรากฏการณ์ฮอลล์ [5] ซึ่งพัฒนาขึ้นบนเทคโนโลยีวงจรรวมแบบ CMOS



วงจรถ่ายสัญญาณที่สร้างด้วยเทคโนโลยีวงจรรวมในระยะแรกดังกล่าวจะมีเฉพาะ **“วงจรถ่ายสัญญาณ”** ซึ่งมีการออกแบบออปแอมป์ให้มีคุณสมบัติตามข้อกำหนดทางการวัดและหัววัดแต่ละชนิด เช่น ข้อกำหนดสัญญาณรบกวน, ลักษณะของสัญญาณทางด้านขาเข้า ต่อมาได้มีการเพิ่ม **“วงจรถ่ายสัญญาณแอนะล็อกเป็นดิจิทัล (Analog-to-Digital Converter, A/D)”** เข้าไป เพื่อแปลงสัญญาณที่ขยายจากออปแอมป์ข้างต้นเป็นสัญญาณดิจิทัล [5],[6] ซึ่งจะมีข้อดีหลายประการ เช่น สามารถนำไปเชื่อมกับระบบบัสเพื่อใช้ร่วมกับไมโครคอนโทรลเลอร์ได้, สามารถเก็บข้อมูลเป็น

ฐานข้อมูลหรือประมวลผลต่อไปด้วยวงจรถิทัศน์อื่น ๆ ได้ รวมทั้งมีความสะดวกในการเพิ่มเติมฟังก์ชันการทำงานอื่น ๆ ต่อไปในอนาคตด้วย

นอกจากการพัฒนาหัววัดและระบบประมวลผลที่แยกกันดังกล่าวแล้ว ยังได้มีความพยายามที่จะพัฒนา CMOS Sensors มากขึ้น [7] โดยทำการสร้างเซ็นเซอร์ลงไปพร้อมกับวงจรที่ทำหน้าที่ขยายและประมวลผลสัญญาณที่ได้จากหัววัด โดยใช้กระบวนการผลิตเดียวกับกระบวนการผลิตที่ใช้ในการสร้างวงจร ทำให้ได้ระบบรวมที่เรียกว่า “ระบบหัววัดแบบชาญฉลาด (Smart Sensors)” เช่น ระบบที่ใช้วัดอุณหภูมิโดยอาศัยหลักการของการเปลี่ยนช่องว่างแถบพลังงานของซิลิคอน [7] , ระบบที่ใช้วัดความดันโดยใช้การวัดผลของความดันที่มีต่อการยืด-หดตัวของแผ่นไดอะแฟรม ซึ่งทำให้ความต้านทานเปลี่ยนไป [7] โดยเฉพาะในระบบบางแบบที่ประกอบด้วยชุดของหัววัดจำนวนมากเรียงกัน เช่น การสร้างซิลิคอนเรตินาหรือตาเทียม [8] เป็นต้น การสร้างระบบเข้าไปรวมกับหัววัดแต่ละหน่วยจะทำให้ประหยัดเนื้อที่และกระแสรวมที่วงจรใช้ได้มาก

นอกจากนี้ยังได้มีการพัฒนากระบวนการสร้างวงจรรวม (Integrated Circuit Fabrication) ขึ้น เพื่อการสร้างหัววัดรวมกับวงจรได้สะดวกขึ้น โดยการเพิ่มขั้นตอนของกระบวนการเจือสาร เช่น แนวคิดที่พัฒนามาตั้งแต่ปี 1965 [9] คือ Micromachine ก็ได้รับความนิยมมากขึ้น กล่าวคือการสร้างหัววัด ซึ่ง จะเป็นหัววัดทางกล ที่มีชิ้นส่วนที่เคลื่อนไหวได้ในขนาดเล็กลง เช่น หัววัดความเร่ง ซึ่งใช้ในอุตสาหกรรมยานยนต์ เครื่องกระตุ้นหัวใจ [9] , หัววัดความดัน ซึ่งใช้ในทางด้านอวกาศ เครื่องใช้ภายในบ้าน [9]

ทางด้าน การพัฒนาระบบการวัดทางชีวภาพก็มีการพัฒนาระบบหัววัดแบบชาญฉลาด เช่น ระบบที่ใช้การวัดการเปลี่ยนแปลงค่าเก็บประจุของทรานซิสเตอร์ MOS เพื่อแยกแยะชนิดสารอินทรีย์ [10] ระบบที่ใช้ Macromachine สร้างเป็นคานซึ่งน้ำหนักของคานที่เปลี่ยนไปเมื่อมีสารมาจับและความถี่ธรรมชาติของคานที่เปลี่ยนไปสามารถตรวจจับได้โดยการวัด [11] อย่างไรก็ตามยังมีข้อจำกัดบางประการเนื่องจาก การสร้างหัววัดทางชีวภาพนั้นจะต้องมีการเคลือบสารอินทรีย์หรือสารชีวภาพบางตัว ซึ่งต้องทำแยกต่างหากจากกระบวนการผลิตทรานซิสเตอร์ MOS ธรรมดา ทำให้เกิดความยุ่งยากในกระบวนการผลิต นอกจากนี้เนื่องจากสารที่ใช้เคลือบจะมีอายุการใช้งานจำกัด ถ้ามีการเปลี่ยนหัววัด ก็หมายถึงการเปลี่ยนระบบทั้งชุดนั่นเอง ดังนั้นในระบบวัดทางชีวภาพการสร้างระบบประมวลผลสัญญาณแยกจากหัววัดจะทำให้เกิดความสะดวกมากกว่าทั้งในแง่กระบวนการผลิตและการใช้งาน

ในประเทศไทยแม้ว่าจะมีการผลิตหัววัดทางชีวภาพได้เองแล้ว เช่น หัววัดน้ำตาลกลูโคสซึ่งเป็นหัววัดแบบแอมเปโรเมตริกชนิดหนึ่ง [12] แต่ในส่วนของระบบที่ใช้ประมวลผลยังไม่ได้มีการพัฒนามากนัก เนื่องจากการศึกษาทางด้านไมโครอิเล็กทรอนิกส์ในไทยยังอยู่ในช่วงเริ่มต้น โดยงานวิจัยส่วนใหญ่ยังคงเป็นงานวิจัยที่อยู่ในระดับทฤษฎี และการยืนยันการทำงานของวงจรที่ออกแบบด้วยการจำลองการทำงานของวงจรด้วยคอมพิวเตอร์ [13], [14], [15] นอกจากนี้ปัจจัยที่มีความสำคัญในการสนับสนุนการวิจัยทางด้านไมโครอิเล็กทรอนิกส์ คือ อุตสาหกรรมการผลิตวงจรรวมในประเทศไทยซึ่งขณะนี้ส่วนใหญ่ยังไม่มีการออกแบบเองมากนัก โดยเป็นเพียงอุตสาหกรรมตรวจสอบคุณสมบัติของวงจร และการทำตัวถังของวงจรรวมเป็นหลัก (IC Testing and Packaging)

อย่างไรก็ดีจากการที่อุตสาหกรรมทางด้านไมโครอิเล็กทรอนิกส์ของประเทศต่างๆ ได้ก้าวหน้าไปมาก โดยเฉพาะประเทศเพื่อนบ้านของประเทศไทย เช่น สิงคโปร์ ทำให้ทางรัฐบาลหันมาให้ความสำคัญแก่อุตสาหกรรมทางด้านไมโครอิเล็กทรอนิกส์มากขึ้น โดยเฉพาะแผนการสนับสนุนอุตสาหกรรมขนาดกลางและย่อม (Small and Medium Enterprise, SMEs) แบบที่เน้นอุตสาหกรรมที่ใช้เงินลงทุนน้อยแต่ใช้เทคโนโลยีขั้นสูง (Hitech Venture) โดยเน้นการลงทุนทางด้าน การพัฒนาทรัพยากรมนุษย์ ทั้งนี้เพื่อให้ประเทศไทยมีศักยภาพในการแข่งขันได้ต่อไป โดยเห็นตัวอย่างแนว

ทางการพัฒนาได้จากการพัฒนา SMEs แบบ Hightech Venture ทางอุตสาหกรรมไมโครอิเล็กทรอนิกส์ และ อุปกรณ์ทางการแพทย์ ซึ่งทำให้ประเทศอเมริกา เติบโตอย่างรวดเร็วและมั่นคงในช่วงทศวรรษที่ผ่านมา และเป็นพื้นฐานของเศรษฐกิจของอเมริกาในปัจจุบัน [16] และแนวทางการพัฒนาเศรษฐกิจภายหลังจากสงครามโลกครั้งที่สองของประเทศญี่ปุ่น

ดังนั้นปัจจุบันหน่วยงานของรัฐบาล คือ ศูนย์เทคโนโลยีคอมพิวเตอร์และอิเล็กทรอนิกส์แห่งชาติ (NECTEC) ได้เริ่มให้การสนับสนุนทั้งทางด้านการวิจัยในมหาวิทยาลัย รวมทั้งการส่งเสริมให้มีอุตสาหกรรมการผลิตวงจรรวม โดยเน้นทางด้านการออกแบบวงจรรวมซึ่งเป็นอุตสาหกรรมที่ลงทุนต่ำแต่ให้มูลค่าเพิ่มสูง นั่นคือปัจจุบันสถานการณ์ทั้งในด้านการส่งเสริมจากทางภาครัฐและแนวโน้มทางการพัฒนาเศรษฐกิจของประเทศไทยมีความเหมาะสมกับการออกแบบและพัฒนาวงจรรวมขึ้นเองในประเทศไทยเป็นอย่างยิ่ง

ในงานวิจัยนี้ได้เสนอการออกแบบวงจรรวมต้นแบบ ซึ่งเป็นระบบประมวลผลสัญญาณที่ได้จากหัววัดน้ำตาลกลูโคสซึ่งเป็นหัววัดแบบแอมเพอโรเมตริกชนิดหนึ่ง หัววัดดังกล่าวสามารถผลิตได้แยกต่างหากจากระบบประมวลผลที่ห้องปฏิบัติการอิเล็กทรอนิกส์ชีวภาพ, จุฬาลงกรณ์มหาวิทยาลัย [12] จากนั้นนำสัญญาณกระแสที่วัดได้แปลงเป็นค่าทางดิจิทัล และ แสดงค่าความเข้มข้นของน้ำตาลที่วัดได้บนจอแบบผลึกเหลว (LCD Display) ต่อไป นอกจากนี้ยังได้เพิ่มระบบที่ใช้ปรับเทียบเพื่อชดเชยกราฟลักษณะสมบัติของหัววัดซึ่งทำงานโดยใช้ส่วนแอนะล็อกและดิจิทัลร่วมกัน ทำให้ได้ระบบที่ง่าย ซึ่งดีกว่าระบบปรับเทียบที่ทำในภาคแอนะล็อกอย่างเดียว เช่น การปรับเทียบโดยใช้ค่าตัวต้านทานปรับค่าได้ ที่ใช้แสงเลเซอร์ในการปรับ [7] หรือระบบปรับเทียบที่ทำในภาคดิจิทัลอย่างเดียว โดยใช้ไมโครโพรเซสเซอร์สำหรับประมวลผลสัญญาณทางดิจิทัล โดยสร้างตารางที่ใช้สำหรับการปรับเทียบเก็บไว้ภายในส่วนความจำของไมโครโพรเซสเซอร์เพื่อทำการเปรียบเทียบ [7]

โดยระบบประมวลผลที่สร้างจะมีจุดเด่น คือ มีขนาดเล็กกว่าแบบที่ใช้การต่อวงจรบนแผ่น PCB และยังสามารถออกแบบโดยให้ได้ระบบที่กินกำลังงานต่ำและทำงานที่แรงดันไฟเลี้ยงต่ำ จนสามารถนำกำลังงานจากแบตเตอรี่ขนาดเล็ก 1.5 V 2-3 ก้อนได้ (ค่าปกติ 1.1-1.6 V ต่อ ก้อน) โดยเมื่อสร้างระบบเสร็จและนำไปรวมกับหัววัดแล้ว จะประยุกต์ได้เป็นชุดวัดความเข้มข้นน้ำตาลกลูโคสในเลือดที่มีความสะดวกในการใช้งานแบบพกพาเพราะมีขนาดเล็ก โดยมีส่วนประกอบหลักคือ วงจรรวมที่ออกแบบและส่วนประกอบอื่นๆ เช่น ตัวต้านทานเพียงเล็กน้อย รวมทั้งยังกินกำลังงานต่ำ และสามารถพัฒนาเป็นผลิตภัณฑ์ที่ใช้ในบ้าน (Consumer product) ได้ต่อไป

## 1.2 วัตถุประสงค์ของงานวิจัย

1. ศึกษาขั้นตอนและเทคนิคการออกแบบวงจรรวมทั้งวงจรแอนะล็อกและวงจรดิจิทัล
2. ออกแบบวงจรรวม (Integrated circuit) ซึ่งเป็นระบบที่ทำหน้าที่รับสัญญาณกระแสจากหัววัดน้ำตาลกลูโคส ,ปรับเทียบสัญญาณและแสดงผลความเข้มข้นของน้ำตาลที่วัดได้ทางจอแบบผลึกเหลว 7 ส่วน

## 1.3 ขอบเขตของงานวิจัย

1. ออกแบบและทดสอบวงจรรวมซึ่งทำหน้าที่รับกระแสจากหัววัดแบบแอมเพอโรเมตริก โดยใช้หัววัดน้ำตาลกลูโคสเป็นตัวอย่าง จากนั้นแปลงสัญญาณแอนะล็อกจากหัววัดเพื่อขับจอแบบผลึกเหลว 7 ส่วน
2. ออกแบบและทดสอบปรับเทียบระบบกับสารละลายความเข้มข้นมาตรฐาน

3. วงจรที่ออกแบบจะอยู่ในระดับ Schematic และ Layout เมื่อออกแบบแล้วนำวงจรที่ออกไปทำการผลิตวงจรรวมต้นแบบ
4. ทดสอบวัดลักษณะของวงจรรวมต้นแบบที่ผลิตได้

#### 1.4 ขั้นตอนในการดำเนินงาน

1. ศึกษาเกี่ยวกับการออกแบบวงจรรวม
2. ศึกษาและคัดเลือกวงจรที่เหมาะสมที่จะนำมาประกอบในระบบวัดความเข้มข้นของน้ำตาลกลูโคส และออกแบบวงจรบางส่วนเพิ่มเติม
3. จำลองการทำงานของวงจรในส่วนต่างๆ และระบบโดยรวมในระดับผังวงจร (Schematic level) เพื่อทดสอบการทำงาน
4. วาด Layout ของวงจรที่ออกแบบและจำลองการทำงานไว้
5. ส่งแบบ Layout ที่ปรับปรุงแก้ไขแล้วไป fabricate เป็นวงจรรวมต้นแบบ
6. ทดสอบวงจรรวมต้นแบบที่ได้จากการ fabricate
7. เก็บข้อมูล ประเมินผล และสรุปผล
8. เขียนวิทยานิพนธ์

#### 1.5 ประโยชน์ที่คาดว่าจะได้รับ

1. การพัฒนาระบบประมวลผลสัญญาณที่ได้จากหัววัด ไปพร้อมกับการพัฒนาหัววัดซึ่งได้มีผู้พัฒนาไว้แล้ว ทำให้ได้ระบบโดยรวมที่มีประสิทธิภาพมากขึ้น และสามารถนำระบบโดยรวมไปประดิษฐ์เครื่องวัดแบบพกพาที่มีขนาดเล็ก กินกำลังงานต่ำ และใช้งานได้สะดวก
2. ออกแบบวงจรอย่างง่ายที่สามารถนำไปประยุกต์ใช้งานได้จริง และเป็นพื้นฐานสำหรับการออกแบบที่ซับซ้อนต่อไป
3. เป็นส่วนหนึ่งของงานวิจัยออกแบบวงจรรวมในประเทศซึ่งยังอยู่ในระยะเริ่มต้น

## บทที่ 2

### หัววัดแบบแอมเพอโรเมตริกและระบบที่ใช้รับสัญญาณจาก หัววัดแบบแอมเพอโรเมตริกแบบต่าง ๆ

ในบทนี้จะกล่าวถึงข้อกำหนดในการออกแบบระบบ ซึ่งได้แก่ กราฟลักษณะถ่ายโอนของหัววัดและคุณสมบัติเบื้องต้นต่างๆ ของระบบ จากนั้นจะนำข้อมูลดังกล่าวมาเป็นเกณฑ์ในการพิจารณาลักษณะของวงจรแบบต่างๆ ที่จะนำมาสร้างเป็นระบบอย่างคร่าวๆ (Block Level Design) และเมื่อเลือกแบบของวงจรที่ต้องการได้แล้ว ในบทที่ 3 จะคำนวณเกี่ยวกับค่าต่างๆ ของอุปกรณ์ที่ใช้ในวงจรโดยละเอียดต่อไป

#### 2.1 หัววัดแบบแอมเพอโรเมตริก

หัววัดแบบแอมเพอโรเมตริก คือ หัววัดทางชีวภาพแบบหนึ่งที่สามารถวัดความเข้มข้นของสารละลายออกมาในรูปของสัญญาณกระแสไฟฟ้า โดยมีความสัมพันธ์ระหว่างกระแสและความเข้มข้นของสารดังสมการที่ 2.1 [2]

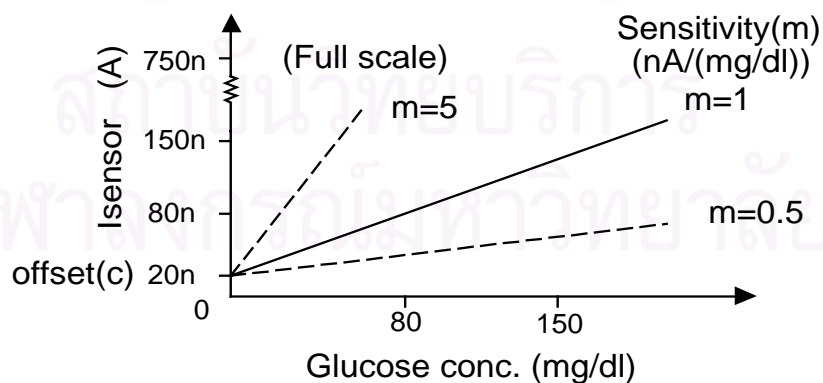
$$i(t) = KAC(t)e^{-\frac{cnF}{RT}(E-E_0)} \quad (2.1)$$

เมื่อ  $i(t)$  คือ กระแสที่ออกจากหัววัดที่เวลา  $t$  ;  $A$  คือ พื้นผิวของอิเล็กโทรดทำงาน

$K$  คือ ค่าคงตัวขึ้นกับชนิดของสารละลาย ;  $C(t)$  คือ ความเข้มข้นของสารละลายที่เวลา  $t$

$E$  คือ ศักย์ไฟฟ้าของอิเล็กโทรดทำงาน ;  $E_0$  คือ ศักย์ไฟฟ้าสมดุล

โดยหัววัดแบบแอมเพอโรเมตริกที่นำมาใช้ในวิทยานิพนธ์ฉบับนี้ คือ หัววัดน้ำตาลกลูโคส [12] ซึ่งมีลักษณะถ่ายโอนแสดงได้ดังรูปที่ 2.1



รูปที่ 2.1 กราฟลักษณะถ่ายโอนของหัววัดน้ำตาลกลูโคส

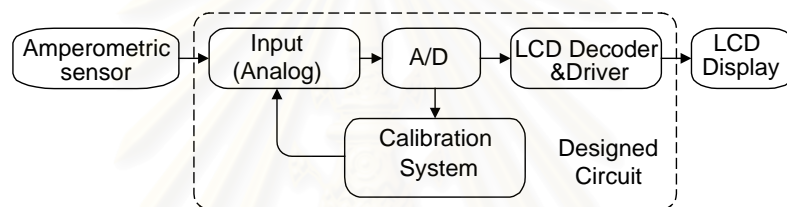
จากรูปที่ 2.1 จะเห็นว่าหัววัดนี้มีคุณสมบัติเป็นเชิงเส้น โดยค่ากระแสออฟเซตไม่เกิน 20 nA มีค่าความไว (กระแสออก/ความเข้มข้นของน้ำตาลกลูโคส) อยู่ในช่วง 0.5 ถึง 5 nA/(mg/dl) เนื่องจากระดับความเข้มข้นของน้ำตาล

ในเลือดมนุษย์ตามปกติจะอยู่ในช่วง 80-150 mg/dl ดังนั้นวงจรที่ทำหน้าที่รับกระแสจากหัววัดนี้ จึงต้องออกแบบให้รับกระแสได้ในช่วง 1nA-750nA และมีความเพี้ยนน้อยกว่า 3% ซึ่งเพียงพอที่จะตรวจสอบและแยกแยะความผิดปกติของระดับน้ำตาลในเลือดของมนุษย์ได้

## 2.2 ภาพรวมของระบบ

ระบบที่จะออกแบบจะรับสัญญาณเข้าเป็น “กระแส” และให้สัญญาณออกเป็น “สัญญาณแรงดันซึ่งสามารถจับจอบแบบผลึกเหลวแต่ละส่วน(Segment)” ได้โดยตรง วงจรส่วนที่จะต้องออกแบบแสดงไว้ในเส้นประในรูปที่ 2.2 ซึ่งประกอบด้วย

1. วงจรรับกระแสจากหัววัด (Front-end Circuit)
2. วงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัล (Analog to Digital Converters, A/D)
3. วงจรแปลงรหัสและขับเพื่อแสดงผลทางจอแบบผลึกเหลว (LCD decoder & Driver)
4. วงจรปรับเทียบระบบกับการละลายความเข้มข้นมาตรฐาน (Calibration System)



รูปที่ 2.2 องค์ประกอบของระบบโดยรวม

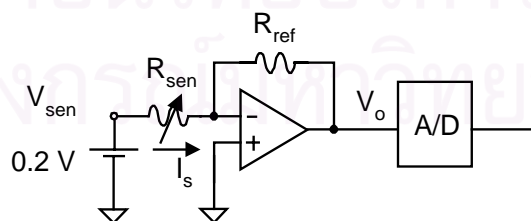
โดยที่ส่วนต่างๆ จะมีหน้าที่และคุณสมบัติที่จะต้องนำมาพิจารณาต่างๆ กัน ดังนี้

## 2.3 วงจรรับกระแสจากหัววัด (Front-end Circuit)

วงจรในส่วนนี้จะทำหน้าที่ 2 อย่างคือ ทำหน้าที่ไบอัสแรงดันคร่อมหัววัดให้เหมาะสม ซึ่งสำหรับหัววัดที่ใช้ในงานวิจัยนี้ คือ  $0.2 V_{DC}$  และทำหน้าที่นำกระแสที่ได้จากหัววัดผ่านไปยังวงจรในส่วนต่อไป คุณสมบัติสำคัญที่จะต้องพิจารณาในการเลือกวงจร คือ ความซับซ้อนของวงจร, ความเป็นเชิงเส้นของวงจร และ ขนาดสัญญาณรบกวน วงจรที่ทำหน้าที่ดังกล่าวนี้มีหลายแบบ ซึ่งมีลักษณะแตกต่างกัน ได้แก่

### 2.3.1 วงจรที่ใช้ขั้วออปแอมป์เป็น I-V Converter

แบบที่ 1 วงจรรขยายแบบกลับเฟส



รูปที่ 2.3 วงจรรับสัญญาณขาเข้าแบบวงจรรขยายกลับเฟส

วงจรรับกระแสขาเข้าที่ง่ายที่สุด คือ วงจรที่ต่อขั้วออปแอมป์เป็นวงจรรขยายแบบกลับเฟสดังรูปที่ 2.3 และเนื่องจากสัญญาณกระแสที่ได้จากหัววัดจะแปรตามค่าความเข้มข้นของน้ำตาลในสารละลาย หรืออาจกล่าวได้ว่าถ้าแรงดันคร่อมหัววัดคงที่ ความต้านทานของหัววัดจะแปรผกผันกับค่าความเข้มข้นของน้ำตาลในสารละลาย ดังสมการที่ 2.2

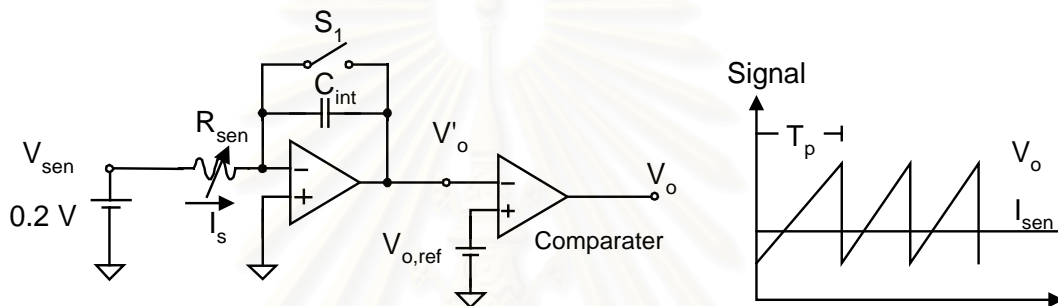
$$\text{Concentration} \propto \frac{1}{R_{sen}} \quad ; \quad V_{sen} = 0.2V \quad (2.2)$$

และจากรูปที่ 2.3 เมื่อกำหนดให้ค่าความต้านทานอ้างอิง ( $R_{ref}$ ) คงที่ จะได้ความสัมพันธ์

$$V_0 = -\frac{V_{ref}}{R_{sen}} \cdot R_{ref} \propto \frac{1}{R_{sen}} \propto \text{Concentration} \quad (2.3)$$

แรงดันขาออก  $V_0$  จะแปรผันตรงกับความเข้มข้นของน้ำตาลกลูโคส เมื่อนำแรงดันที่วัดได้ นี้ผ่านวงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัล ก็จะได้ค่าความเข้มข้นของน้ำตาลออกมาเป็นตัวเลขต่อไป

แบบที่ 2 วงจรอินทิเกรเตอร์



รูปที่ 2.4 วงจรรับสัญญาณขาเข้าแบบวงจรรวมอินทิเกรเตอร์และสัญญาณต่าง ๆ

วงจรมีคล้ายกับวงจรในรูปที่ 2.3 แต่จะเปลี่ยนจากค่าความต้านทานอ้างอิง ( $R_{ref}$ ) มาเป็นตัวเก็บประจุ ( $C_{int}$ ) และเพิ่มสวิตช์  $S_1$  เพื่อทำหน้าที่รีเซ็ตประจุในตัวเก็บประจุเป็นคาบ จากสมการการอินทิเกรตจะได้แรงดันคร่อมตัวเก็บประจุดังสมการที่ 2.4

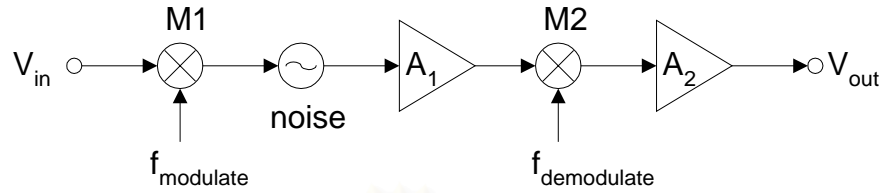
$$V'_0 = \frac{-I}{R_{sen} C_{int}} \int_0^{T_p} v_{sen}(t) dt = \frac{V_{sen} T_p}{R_{sen} C_{int}} \quad (2.4)$$

วงจรมีคล้ายกับการนำตัวแปรเวลาที่ใช้ในการอัดหรือคายประจุให้แก่ตัวเก็บประจุมาพิจารณาด้วยซึ่งเมื่อพิจารณาจากลักษณะการต่อวงจรและสมการที่ 2.4 จะสังเกตได้ว่ามีลักษณะการทำงานคล้ายกับวงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัลแบบคูลัสโลป และสัญญาณที่ออกจากวงจรจะผ่าน Comparater เพื่อปรับระดับให้เหมาะสมกับการทำงานของวงจรดิจิทัลต่อไป

วงจรถังสองแบบสามารถออกแบบได้ง่ายและมีความเป็นเชิงเส้นที่ดี เนื่องจากมีส่วนขาเข้าเป็นออปแอมป์, มีความคล่องตัวที่จะปรับเปลี่ยนเพื่อรับสัญญาณขาเข้าจากหัววัดชนิดอื่นและสามารถใช้ไฟเลี้ยงที่มีแรงดันต่ำสุดประมาณ 2.0 V ได้ โดยวงจรแบบที่ 2 มีความได้เปรียบแบบแรกเนื่องจากในกระบวนการผลิตทรานซิสเตอร์ MOS โดยทั่วไปจะสามารถสร้างตัวเก็บประจุที่มีค่าแม่นยำกว่าตัวต้านทาน และออปแอมป์จะออกแบบได้ง่ายกว่าเนื่องจากไม่ต้องซับซ้อนแบบตัวต้านทาน

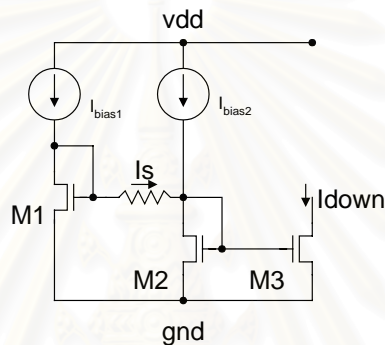
เนื่องจากกระแสไฟที่สนใจในที่นี้เป็นสัญญาณความถี่ต่ำ วงจรที่ใช้ออปแอมป์ทั้ง 2 แบบนี้จึงอาจเกิดปัญหาเรื่องสัญญาณรบกวนที่ความถี่ต่ำ ( $1/f$  noise) หรือปัญหาการขยับเลื่อน (Drift) ของแรงดัน วิธีแก้ปัญหาคือ

การนำวงจร Chopper stabilizer ดังแสดงในรูปที่ 2.5 เข้ามาลดสัญญาณไปที่ความถี่สูง เพื่อให้แบนด์วิดท์ของสัญญาณกับแบนด์วิดท์ของสัญญาณรบกวนไม่ซ้อนทับกัน จากนั้นทำการดีมอดูเลตสัญญาณลงมาที่ความถี่เดิม จะเป็นการลดปัญหาการขยับเลื่อนของแรงดันได้ [17]



รูปที่ 2.5 Block diagram ของวงจร Differential Chopper Stabilizer

### 2.3.2 วงจรที่ทำงานในโหมดกระแส (Current mode)



รูปที่ 2.6 วงจรรับสัญญาณขาเข้าที่ทำงานในโหมดกระแส

จากรูปที่ 2.6 ทρανซิสเตอร์ M1 และ M2 ทำหน้าที่คล้ายกับแหล่งจ่ายดันคงที่มีค่าแรงดัน  $V_{GS}$  และความต้านทานแหล่ง  $1/g_m$  โดยการต่อที่ลัดขากเกต-เดรนและไบอัสตรงด้วยกระแสค่าหนึ่ง ทρανซิสเตอร์จะทำหน้าที่เหมือนไดโอดที่ให้แรงดันคร่อมขากเกต-เดรนมีค่าค่อนข้างคงที่ ทρανซิสเตอร์ M2 และ M3 ทำหน้าที่เป็นวงจรสะท้อนกระแส โดยกระแส  $I_s$  จากขาคูเดรนของ M2 จะสะท้อนไปที่ขาคูเดรนของ M3

ในการออกแบบจะกำหนดค่ากระแสไบอัสและขนาด W/L ของทρανซิสเตอร์ M1 และ M2 เพื่อให้ได้ค่า  $V_{GS,M1}$  และ  $V_{GS,M2}$  ต่างกัน 0.2 V เพื่อไบอัสหัววัด และให้ W/L ของ M3 จะมีขนาดเท่ากับ W/L ของ M2 เพื่อสะท้อนกระแสจาก M2 แบบ 1:1 วงจรนี้มีข้อดีเทียบกับแบบที่ใช้ออฟแอมป์ คือ ใช้จำนวนทρανซิสเตอร์น้อยกว่า สามารถทำงานได้ที่แรงดันแหล่งจ่ายที่ต่ำกว่า คือ ประมาณ  $V_{GS} + V_{D,SAT}$  แต่อาจเกิดปัญหาความไม่เป็นเชิงเส้นของวงจร เนื่องจาก ความต้านทานขาเข้าของวงจรมีค่าค่อนข้างสูง ซึ่งอาจต้องให้กระแสไบอัสมีค่าเพิ่มขึ้นเพื่อให้ได้ความต้านทานขาเข้าน้อยลงตามต้องการ หรือทำการดัดแปลงวงจรเพื่อลดความต้านทานขาเข้าของวงจรถ่วงซึ่งจะอธิบายโดยละเอียดในบทที่ 3

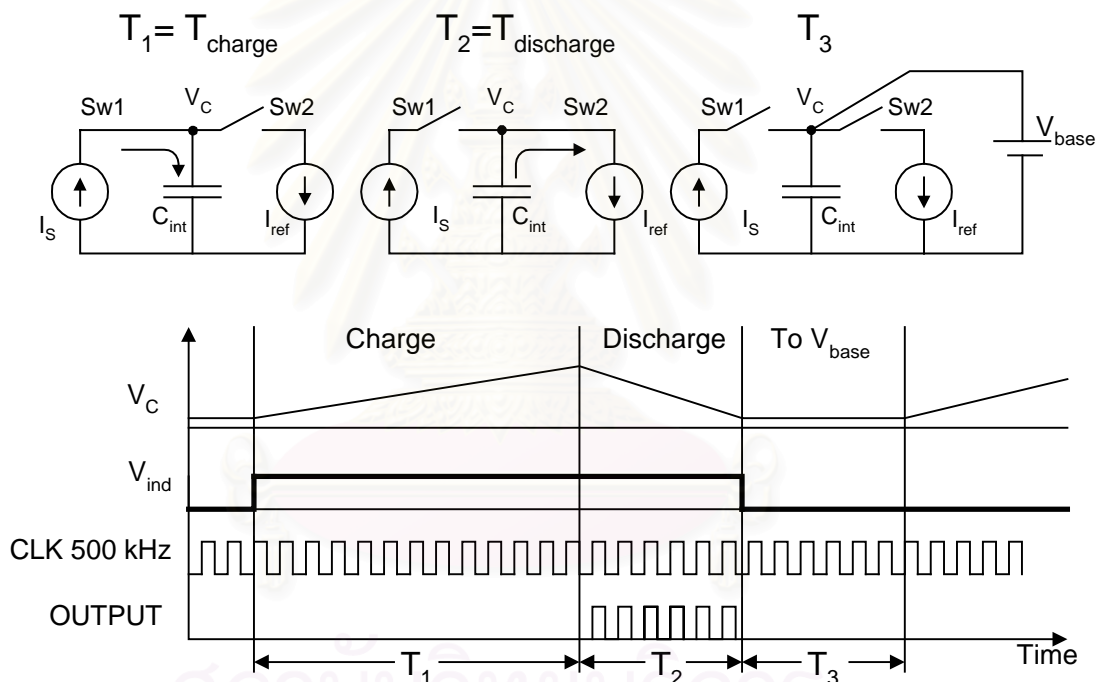
ในงานวิจัยนี้จะใช้วงจรที่ดัดแปลงมาจากวงจรมีเป็นวงจรรับสัญญาณกระแสจากหัววัด เนื่องจากมีข้อดีในการใช้จำนวนทρανซิสเตอร์น้อย ซึ่งจะทำให้กระแสที่ใช้มีค่าน้อย และ วงจรทำงานได้ที่แรงดันต่ำ อย่างไรก็ตาม วงจรแบบที่ใช้ออฟแอมป์ ยังคงน่าสนใจอยู่และอาจมีการออกแบบเพิ่มเติมเพื่อเปรียบเทียบกับแบบที่ใช้วงจรในโหมดกระแสต่อไป



## 2.4 วงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัล (Analog-to-Digital Converters หรือ ADC หรือ A/D)

วงจรในส่วนนี้ทำหน้าที่แปลงสัญญาณกระแสจากวงจรส่วนหน้าเป็นสัญญาณดิจิทัล ได้มีผู้เสนอเกี่ยวกับการออกแบบวงจร ADC ไว้หลายแบบ[4], [5], [6] ขึ้นกับข้อกำหนดของวงจรที่มีอยู่ เช่น ข้อกำหนดทางด้านความละเอียด ความเร็วในการแปลงผัน จำนวนอุปกรณ์ การกินกำลังงาน ฯลฯ แต่ในการประยุกต์ใช้งาน คุณสมบัติของ ADC ที่ต้องการในงานนี้คือ ADC ที่ไม่ซับซ้อนและใช้อุปกรณ์น้อย ทำงานได้ที่แรงดันไฟเลี้ยงต่ำ ซึ่งจะทำให้ระบบกินกำลังงานน้อยลง โดยความเร็วในการแปลงผันมีผลไม่มากนักเนื่องจากสัญญาณแอนะล็อกที่ต้องการแปลงเป็นสัญญาณที่มีความถี่ต่ำมาก นอกจากนี้ยังต้องคำนึงถึงความสะดวกในการเชื่อมต่อกับระบบการปรับเทียบด้วย วงจร ADC ที่มีคุณสมบัติดังกล่าวที่จะนำมาพิจารณา คือ วงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัลแบบดูอัลสโลป และ วงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัลแบบ Pipeline ที่ทำงานในโมดกระแส

### 2.4.1 วงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัลแบบดูอัลสโลป (Dual Slope Analog to Digital Converter)



รูปที่ 2.7 วงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัลแบบดูอัลสโลปและสัญญาณแรงดัน ณ จุดต่างๆ

ส่วนประกอบหลักของวงจรคือ แหล่งกระแส  $I_s$  และ  $I_{ref}$  ซึ่งจะทำหน้าที่อัดและคายประจุแก่ตัวเก็บประจุเป็นคาบๆ โดยในแต่ละคาบจะแบ่งช่วงเวลาการทำงานจะแบ่งออกเป็น 3 ช่วงคือ

1. ช่วงอัดประจุ เป็นช่วงที่ Sw1 ต่อกับ Sw2 ปิด กระแส  $I_s$  ซึ่งในที่นี้คือ กระแสที่ได้จากวงจรส่วนหน้า จะอัดประจุแก่ตัวเก็บประจุทำให้แรงดันคร่อมตัวเก็บประจุเพิ่มขึ้นเรื่อยๆ เป็นเชิงเส้น จะได้ว่า

$$\Delta V_{c,up} = \frac{Q}{C_{int}} = \frac{I_s T_1}{C_{int}} ; Q = \text{charge} \quad (2.5)$$

2. ช่วงคายประจุ เป็นช่วงที่ Sw1 ตัดและ Sw2 ต่อ กระแส  $I_{ref}$  ซึ่งเป็นกระแสที่กำหนดค่าได้ จะคายประจุจากตัวเก็บประจุทำให้แรงดันคร่อมตัวเก็บประจุลดลงอย่างเป็นเชิงเส้น จะได้ว่า

$$\Delta V_{c,down} = \frac{Q}{C_{int}} = \frac{I_{ref} T_2}{C_{int}} \tag{2.6}$$

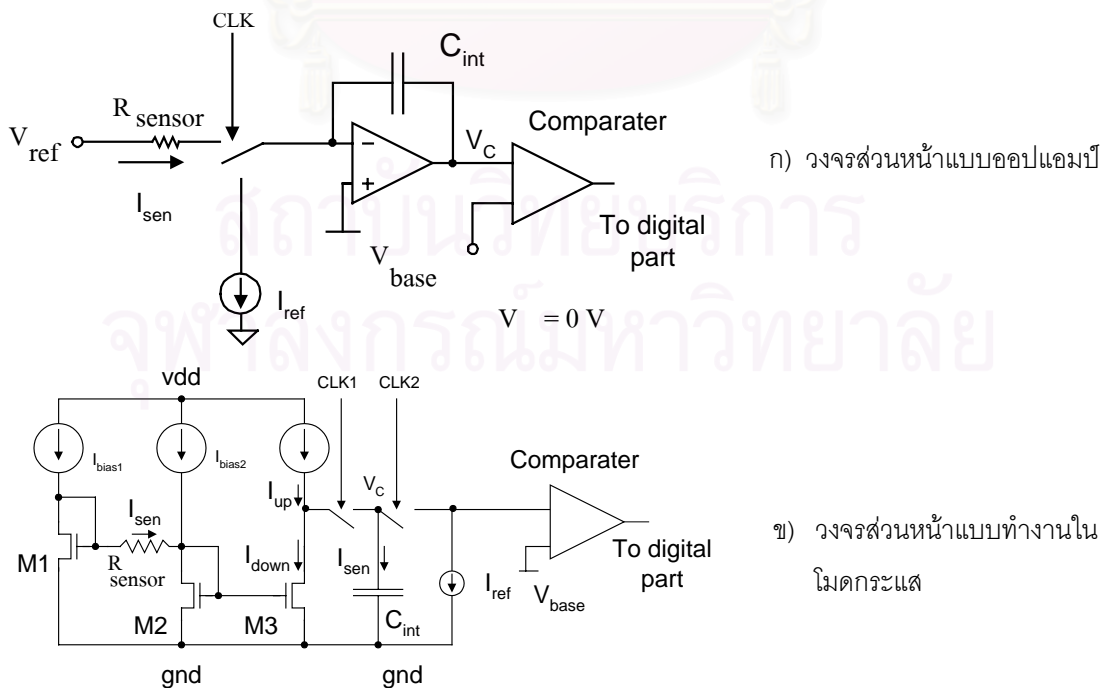
3. ช่วงแรงดันคงที่ เมื่อแรงดันคร่อมตัวเก็บประจุมีค่าที่กำหนดไว้จะมีวงจรเปรียบเทียบสัญญาณและตัดทั้งสวิตช์ Sw1 และ Sw2 ทำให้แรงดันคร่อมตัวเก็บประจุมีค่าคงที่และในช่วงนี้ยังต้องมีการต่อแหล่งแรงดัน  $V_{base}$  ซึ่งมีค่าคงที่คร่อมตัวเก็บประจุเพื่อชดเชยให้แรงดันคร่อมตัวเก็บประจุในช่วงนี้มีค่าคงที่จริง และ เพื่อป้องกันไม่ให้ค่าแรงดันไปค้างที่ระดับแรงดันแหล่งจ่ายหรือกราวด์ ในขณะที่เริ่มเปิดเครื่องใช้งาน หรือ เมื่อมีสัญญาณรบกวนขนาดใหญ่เข้ามาจากสมการที่ 2.5 และสมการที่ 2.6 จะได้สมการในการทำงานของวงจร คือ

$$\Delta V_{c,up} = \Delta V_{c,down} = \frac{Q}{C_{int}} = \frac{I_S T_1}{C_{int}} = \frac{I_{ref} T_2}{C_{int}}$$

$$T_2 = A \cdot I_S \quad ; \quad A = \frac{T_1}{I_{ref}} \tag{2.7}$$

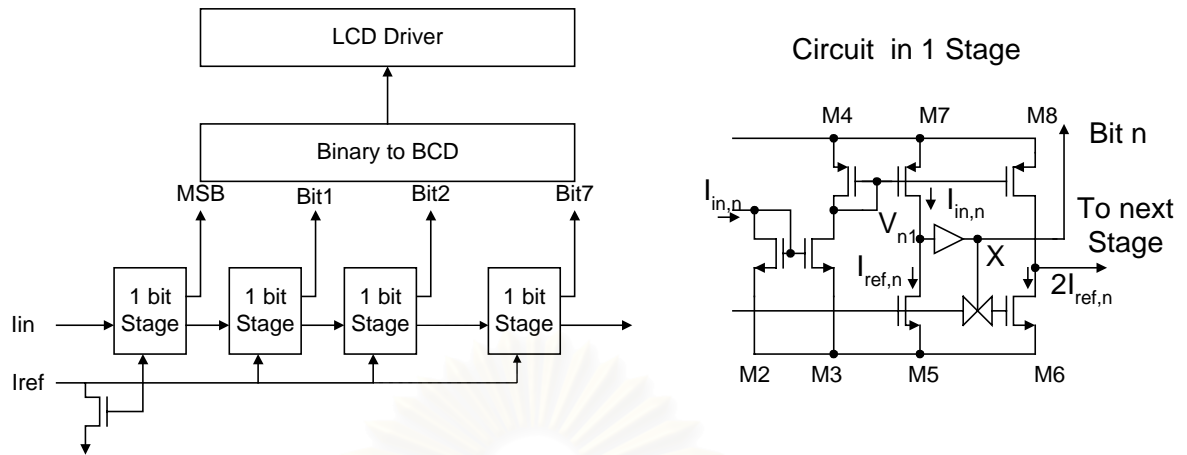
ค่า  $T_1$  และค่า  $I_{ref}$  เป็นค่าที่สามารถกำหนดให้คงตัวได้ในการออกแบบ ซึ่งจะได้ว่าค่าเวลาที่ใช้ในการคายประจุ ( $T_2$ ) จะแปรผันตามค่ากระแสที่ได้จากวงจรส่วนหน้า หรือก็คือค่ากระแสที่ได้จากหัววัด ( $I_S$ ) นั้นเอง และเมื่อนำสัญญาณพัลส์ดิจิทัลที่มีความกว้างเท่ากับ  $T_2$  ไปผ่านเกตแอนดกับสัญญาณนาฬิกาที่มีความถี่สูงก็จะได้สัญญาณนาฬิกาที่มีจำนวนพัลส์แปรตามค่ากระแสที่ได้จากหัววัด

วงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัลแบบดูอัลสโโลป ดังกล่าวนี้สามารถใช้ร่วมกับวงจรส่วนหน้าแบบออปแอมป์ที่เป็นวงจรอินทิเกรเตอร์ ดังรูปที่ 2.8 ก) และ วงจรส่วนหน้าแบบทำงานในโหมดกระแสดังรูปที่ 2.8 ข)



รูปที่ 2.8 วงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัลแบบดูอัลสโโลปกับวงจรส่วนหน้าแบบต่างๆ

### 2.4.2 วงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัลแบบ Pipeline ที่ทำงานในโมดกระแส



รูปที่ 2.9 วงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัลแบบ Pipeline ที่ทำงานในโมดกระแส

วงจรในรูปที่ 2.9 เป็นวงจรที่ทำงานในโมดกระแส การทำงานของวงจรใน 1 สเตจ คือ วงจรจะรับสัญญาณกระแสเข้า ( $I_{in}$ ) ผ่านทางทรานซิสเตอร์ M2, M3, M4 และ M7 ซึ่งต่อเป็นวงจรสะท้อนกระแส จากนั้นจะเปรียบเทียบกับ  $I_{ref}$  กับค่ากระแสอ้างอิง ( $I_{ref}$ ) โดยผลของการเปรียบเทียบจะอยู่ในรูปแรงดันที่โหนด  $V_{n1}$  จากนั้นแรงดันที่โหนด  $V_{n1}$  จะผ่านบัฟเฟอร์สัญญาณ X ซึ่งจะนำไปเป็นสัญญาณขาออกของวงจรบิตนั้นๆ นอกจากนี้แรงดันดังกล่าวจะไปขับ Transmission gate กล่าวคือ

- กรณี  $I_{in} < I_{REF}$  : เพื่อให้กระแสในกิ่งสมดุทรานซิสเตอร์ M7 จะพยายามจ่ายกระแสให้มากขึ้นด้วยการเพิ่มแรงดัน  $V_{ds,7}$  ทำให้แรงดันที่โหนด  $V_{n1}$  ลดลง ; Transmission Gate จะปิด และกระแสขาเข้า ( $I_{in}$ ) จะถูก M8 สะท้อน เพื่อเข้าสู่สเตจถัดไป

- กรณี  $I_{in} > I_{REF}$  : เพื่อให้กระแสในกิ่งสมดุทรานซิสเตอร์ M5 จะพยายามจ่ายกระแสให้มากขึ้นด้วยการเพิ่มแรงดัน  $V_{ds,5}$  ทำให้แรงดันที่โหนด  $V_{n1}$  เพิ่มขึ้น ; Transmission Gate จะเปิดและมีกระแส  $2I_{ref}$  ผ่านขาเดรนของทรานซิสเตอร์ M6 กระแสขาเข้า ( $I_{in}$ ) ที่ถูก M8 สะท้อนจะถูกหักลบด้วย ค่า 2 เท่าของค่ากระแสอ้างอิงจาก M6 ก่อนที่จะถูก ส่งไปยังสเตจถัดไป

เนื่องจากในงานวิจัยนี้ ใช้วงจรรับกระแสจากหัววัดเป็นแบบที่ทำงานในโมดกระแส ดังนั้นจะสามารถใช้วงจร ADC ได้ทั้งแบบดูอัลสโปลและแบบ Pipeline ที่ทำงานในโมดกระแส แต่จะเลือกใช้แบบดูอัลสโปล เนื่องจาก

- ใช้จำนวนอุปกรณ์น้อยกว่า กล่าวคือ แบบดูอัลสโปลจะใช้จำนวนทรานซิสเตอร์คงที่ไม่ขึ้นกับความละเอียดของสัญญาณที่ต้องการแปลง ขณะที่อีกแบบจะต้องเพิ่มจำนวนสเตจขึ้น ในกรณีที่ต้องการความละเอียด (จำนวนบิต) มากขึ้น

- มีความแม่นยำสูงกว่า กล่าวคือ การทำงานที่มีการอินทิเกรตกระแสขึ้นและลง ความไม่เป็นเชิงเส้นที่เกิดจากอุปกรณ์ต่างๆ จะหักล้างกันในแต่ละคาบ นอกจากนั้นการรีเซ็ตค่าแรงดันคงที่จะทำให้วงจรมีเสถียรภาพเพิ่มขึ้นด้วย ในขณะที่วงจรอีกแบบนั้น เนื่องจากกระแสที่เข้าสู่สเตจที่  $n$  เพื่อทำการเปรียบเทียบนั้นจะต้องรับมาจากสเตจที่  $n-1$  ดังนั้นถ้าเกิดความผิดพลาดขึ้นก็จะสะสมสู่สเตจถัดไปด้วย

- มีความสะดวกในการปรับเทียบอัตราขยายของหัววัดมากกว่า ซึ่งจะกล่าวโดยละเอียดอีกครั้งในหัวข้อที่ 2.6 เกี่ยวกับระบบปรับเทียบ

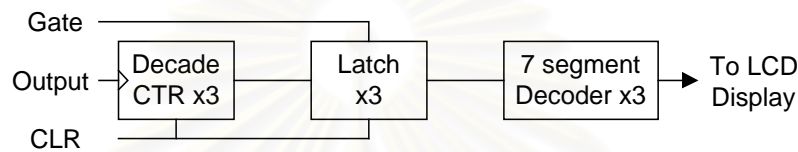
## 2.5 วงจรแปลงรหัสและขับเพื่อแสดงผลทางจอแบบผลึกเหลว (LCD decoder & Driver)

วงจรส่วนนี้

จะเป็นวงจรดิจิทัลโดยมีส่วนประกอบที่สำคัญ คือ

### 2.5.1 วงจรนับ

วงจรมีหลายแบบเช่น วงจรนับแบบไบนารี, วงจรนับแบบวงหรือวงจรมับ10 แต่เนื่องจากค่าจากวงจรมับดังกล่าวจะต้องถูกส่งไปยังวงจรแปลงรหัส BCD เป็นรหัสสำหรับขับจอแบบผลึกเหลว การใช้วงจรมับแบบนับ10 (Decade Counter) จำนวน 3 หลักต่อแบบ cascade จะมีความสะดวกมากกว่าเนื่องจากวงจรมับแบบนับ 10 จะแยกนับหลักหน่วย หลักสิบ และหลักร้อย และจะส่งสัญญาณไปยังวงจรแปลงรหัสแบบแยกกันทีละหลัก ซึ่งทำให้มีความสะดวกในการออกแบบวงจรแปลงรหัส สัญญาณที่ออกจากวงจรแปลงรหัสดังกล่าวจะถูกส่งไปยังแต่ละ segment ของจอแบบผลึกเหลวโดยมีวงจรบัฟเฟอร์แรงดันเพื่อช่วยในการขับกระแสด้วย



รูปที่ 2.10 ส่วนประกอบของวงจรในภาคดิจิทัล

### 2.5.2 วงจรแปลงรหัส BCD เป็นรหัส 7 ส่วนเพื่อขับจอแบบผลึกเหลว

สามารถสร้างได้ 2 แบบ คือ

1. สร้างจากทรานซิสเตอร์ Array ที่ต่อเป็น ROM : โดยการใช้ ROM เก็บค่าที่จำเป็นในการแปลงไว้ในตารางแบบ 2x2 เพื่อใช้ในการ mapping ข้อมูล ซึ่งจะทำให้ได้วงจรที่มีขนาดเล็กและกินไฟน้อย ในการออกแบบจะเน้นหนักไปที่ขั้นตอนการเขียน Layout เพื่อนำมาสร้างเป็น ROM นอกจากนี้ยังต้องมีการออกแบบวงจรถอดรหัสสำหรับการหาข้อมูลในแต่ละเซลล์ใน ROM ด้วย
2. สร้างจากลอจิกเกต : ซึ่งจะทำให้ได้วงจรที่มีขนาดใหญ่กว่าวงจรแบบแรก การออกแบบจะเน้นหนักไปที่ขั้นตอนการใช้พีซีคิดแบบบูลีนหรือแผนภาพของคาโรโนหาวิธีต่อลอจิกเกตที่เหมาะสมเพื่อที่จะได้วงจรแปลงรหัสตามที่ต้องการ แต่เมื่อออกแบบแล้วจะไม่ต้องเขียน Layout เอง เนื่องจากส่วนมากแล้ว ทางบริษัทผู้ผลิตวงจรรวมจะมีไลบรารีมาตรฐานของ Layout ที่เป็นดิจิทัลเกต พื้นฐาน เช่น เกตแอนด์ เกตออร์ ฯลฯ ให้มาอยู่แล้ว ดังนั้นในงานวิจัยนี้จะเลือกใช้วงจรที่สร้างจากวงจรถิทัศน์นี้เนื่องจากสร้างได้ง่ายกว่า

สัญญาณที่ BCD ที่เข้าสู่วงจรแปลงรหัสจะมี 3 หลัก ซึ่งเราสามารถใส่วงจรแปลงรหัสนี้ 3 วงจรที่ทำงานเป็นอิสระต่อกัน หรือจะใช้มัลติเพล็กซ์เซอร์ทำหน้าที่สลับเวลา เพื่อให้ใช้วงจรแปลงเพียงวงจรเดียวเพื่อสำหรับทั้ง 3 หลักได้ โดยต้องกำหนดช่วงเวลาในการทำงานที่เหมาะสมด้วย แต่ในงานวิจัยนี้จะใช้แบบแรกเนื่องจากสร้างได้ง่ายกว่า

### 2.5.3 วงจรขับจอแบบผลึกเหลว

วงจรส่วนนี้จะเป็นส่วนเอาต์พุตของวงจรรวมที่ออกแบบทั้งหมด แต่ละส่วนของจอแบบผลึกเหลวจะเหมือนตัวเก็บประจุ (Capacitive Load) แต่เนื่องจากความถี่ของสัญญาณแรงดันที่ให้แก่ตัวเก็บประจุนี้มีค่าน้อย คือ อยู่ในช่วง 50 – 240 Hz [18] ดังนั้น กระแสที่ใช้ขับจึงไม่จำเป็นต้องมีค่าสูงนัก ทั้งนี้อาจจะใช้อินเวอร์เตอร์บัฟเฟอร์แบบที่ให้มากับไลบรารีดิจิทัลมาตรฐานได้

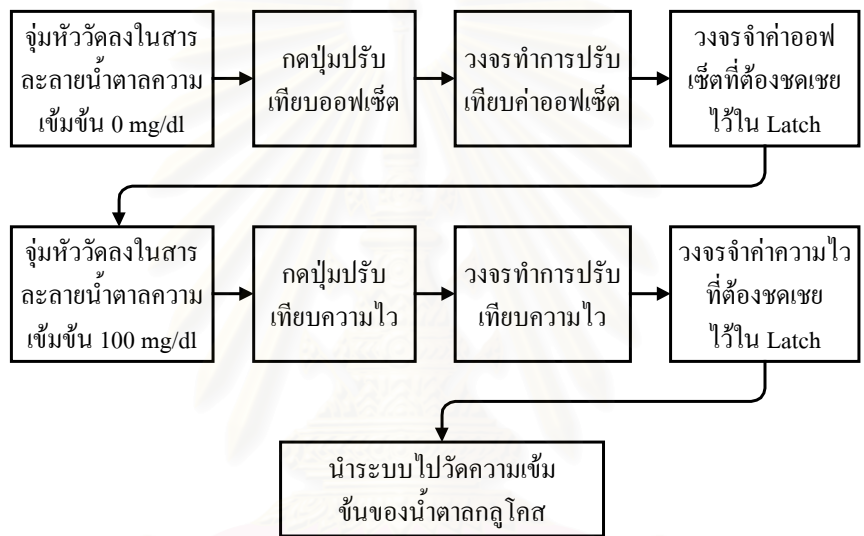
2.6 วงจรปรับเทียบระบบกับสารละลายความเข้มข้นมาตรฐาน(Gain & Offset calibration)

เนื่องจากหัววัดน้ำตาลกลูโคสเป็นหัววัดชีวภาพที่มีส่วนประกอบจากสารชีวภาพที่มีอายุการใช้งานจำกัด เมื่อผ่านการใช้งานระยะหนึ่งจะต้องมีการเปลี่ยนหัววัดใหม่ และการเปลี่ยนหัววัดใหม่แต่ครั้งยังต้องมีการปรับเทียบใหม่ทุกครั้ง เนื่องจากหัววัดที่ผลิตได้ในแต่ละครั้งจะมีคุณสมบัติต่างกันเล็กน้อย วงจรส่วนที่ใช้ปรับเทียบจึงเป็นส่วนที่มีความสำคัญมาก

จากกราฟลักษณะถ่ายโอนของระบบ รูปที่ 2.1 จะเห็นว่าหัววัดมีความเป็นเชิงเส้นที่ดีเหมาะกับการนำมาประยุกต์ใช้งานเป็นเครื่องวัดได้ แต่มีลักษณะที่ต้องทำการปรับเทียบ 2 อย่าง คือ

1. การปรับเทียบกระแสออฟเซต
2. การปรับเทียบอัตราขยาย

โดยจะมีขั้นตอนการปรับเทียบดังแสดงในรูปที่ 2.11



รูปที่ 2.11 ขั้นตอนการปรับเทียบระบบกับสารละลายความเข้มข้นมาตรฐาน

การออกแบบระบบปรับเทียบจะขึ้นอยู่กับแบบของวงจร ADC ที่ใช้ โดยเมื่อใช้วงจร ADC แบบดูอัลสโลปจะมีความสะดวกในการปรับเทียบทั้ง 2 แบบข้างต้น โดยเมื่อพิจารณาจากสมการที่ 2.8 ซึ่งดัดแปลงจากสมการที่ 2.7

$$T_2 = \frac{T_1}{I_{ref} + I_{gaincal}} \cdot (I_S + I_{offcal}) \tag{2.8}$$

จะเห็นว่าการเพิ่มหรือลดกระแส  $I_{off}$  จะเป็นการปรับออฟเซตของวงจร และการเพิ่มหรือลดกระแส  $I_{gain}$  จะเป็นการปรับอัตราขยายของวงจร ดังนั้นวงจรปรับเทียบจะประกอบด้วยส่วนที่สำคัญ 2 ส่วน คือ

1. ส่วนที่ทำหน้าที่จ่ายกระแสไปยังตัวเก็บประจุ  $C_{int}$  ในทำนองเดียวกันกับ  $I_S$  จะเป็นการปรับเทียบกระแสออฟเซต
  2. ส่วนที่ทำหน้าที่จ่ายกระแสไปยังตัวเก็บประจุ  $C_{int}$  ในทำนองเดียวกันกับ  $I_{gain}$  จะเป็นการปรับเทียบอัตราขยาย
- ทั้งนี้กระแสที่จ่ายอาจมีค่าเป็นบวกหรือลบขึ้นอยู่กับรายละเอียดในการออกแบบวงจร

## 2.7 วงจรในส่วนอื่น

นอกจากส่วนประกอบหลักที่ได้กล่าวมาแล้ววงจรอาจมีส่วนประกอบอื่นเพื่อให้วงจรทำงานได้ดีขึ้น เช่น

### 1. วงจรไบอัสแบบแรงดันไม่ขึ้นกับแหล่งจ่าย

เนื่องจากแรงดันจากแหล่งแบตเตอรี่แบบเซลล์แห้ง จะมีค่าไม่คงที่โดยจะมีค่าลดลงตามการใช้งานและจะมีผลต่อการทำงานโดยรวมของวงจร ดังนั้นการมีวงจรไบอัสแบบนี้ จะทำให้วงจรมีเสถียรภาพมากขึ้น

### 2. วงจรแจ้งสถานะของแบตเตอรี่

### 3. วงจรควบคุมการวัดแบบต่อเนื่อง

เป็นวงจรในส่วนดิจิทัล โดยการเพิ่มวงจรจับเวลาในการวัด

### 4. วงจรเก็บผลการวัด

โดยการเพิ่มหน่วยความจำขนาดเล็กเพื่อใช้บันทึก ค่าที่ได้จากการวัด

### 5. วงจรถ่ายโอนข้อมูลที่ได้จากการวัดสู่คอมพิวเตอร์ ฯลฯ

การออกแบบเพิ่มวงจรเพิ่มดังกล่าวต้องพิจารณาประโยชน์การใช้งานที่ได้เทียบกับต้นทุนการผลิตที่เพิ่มขึ้นด้วย โดยในวิทยานิพนธ์ฉบับนี้จะทำการออกแบบวงจรเพิ่มเฉพาะวงจรไบอัสแบบแรงดันไม่ขึ้นกับแหล่งจ่ายเท่านั้น

## 2.8 สรุป

ในบทนี้ได้กล่าวถึงข้อกำหนดหลักในการออกแบบระบบ ซึ่งได้จากลักษณะสมบัติของหัววัดแบบแอมเพอโรเมตริกซึ่งเป็นอินพุตของระบบ จากนั้นได้พิจารณาถึงส่วนประกอบของระบบที่จะออกแบบโดยแบ่งเป็น 4 ส่วน คือ ส่วนรับสัญญาณกระแสจากหัววัด, ส่วนแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัล, ส่วนแปลงรหัสและขับเพื่อแสดงผลทางจอแบบผลึกเหลว, ส่วนปรับเทียบระบบกับสารละลายมาตรฐาน โดยได้พิจารณาถึงรูปแบบของวงจรที่เหมาะสมจะนำมาใช้ในแต่ละส่วน ได้แก่ วงจรรับกระแสจากหัววัดแบบที่ทำงานในโหมดกระแส วงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัลแบบดูอัลสไลปและวงจรในส่วนดิจิทัลที่สร้างจากลอจิกเกต ภายใต้ข้อจำกัดต่างๆ ของระบบที่กำหนดให้ ซึ่งเป็นการพิจารณาทั้งเชิงคุณภาพและเชิงปริมาณ อย่างคร่าวๆ เพื่อเป็นแนวทางสำหรับการคำนวณค่าต่างๆ ของอุปกรณ์ที่ใช้ในวงจรอย่างละเอียดในบทต่อไป

สถาบันวิทยบริการ  
จุฬาลงกรณ์มหาวิทยาลัย

## บทที่ 3

### การออกแบบวงจรในส่วนต่างๆ

ในบทที่ 2 ได้พิจารณาวงจรแบบต่างๆ และเลือกวงจรที่เหมาะสมที่จะนำมาเป็นส่วนประกอบของระบบวัดสัญญาณจากหัววัดแบบแอมเพอโรเมตริกเพื่อแสดงผลทางจอแบบผลึกเหลว ในบทนี้จะกล่าวถึงรายละเอียดการออกแบบและการทำงานของวงจรแต่ละส่วน โดยวงจรในส่วนแอนะล็อกจะพิจารณาดังแต่ระดับผังวงจร (Schematic level) จนถึงขนาดของทรานซิสเตอร์แต่ละตัว (Device sizing) เนื่องจากจะต้องเขียน Layout ของทรานซิสเตอร์แต่ละตัว ในขณะที่วงจรในส่วนดิจิทัลจะพิจารณาเฉพาะในระดับลอจิกเกต (Logic gate level) เนื่องจากวงจรในส่วนดิจิทัลจะมีโปรแกรมซึ่งช่วยในการเขียน Layout แบบอัตโนมัติ ซึ่งรายละเอียดในการสร้าง Layout ทั้ง 2 แบบ จะกล่าวถึงในบทที่ 5 เรื่องการวาดลายวงจร (Layout) เมื่อออกแบบวงจรแล้วจะนำวงจรที่ออกแบบไปจำลองการทำงานด้วยโปรแกรม SPICE ซึ่งจะพิจารณาในบทที่ 4 ต่อไป

วงจรที่จะต้องออกแบบประกอบด้วยวงจรหลัก 5 ส่วน คือ

1. วงจรไบอัส (Biasing Circuit)
2. วงจรรับกระแสจากหัววัด (Front-end Circuit)
3. วงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัล (Analog to Digital Converter, ADC)
4. วงจรปรับเทียบระบบกับสารละลายความเข้มข้นมาตรฐาน (Calibration Circuit)
  - 4.1 ระบบปรับเทียบกระแสออฟเซต (Offset Calibration System)
  - 4.2 ระบบปรับเทียบอัตราขยาย (Gain Calibration System)
5. วงจรส่วนดิจิทัล (Digital Circuit)

#### 3.1 ข้อกำหนดในการออกแบบ

ในการออกแบบจะใช้สมการของทรานซิสเตอร์ทั้งช่วงอิมิต์และซัทเทอร์ไฮลด์ ค่าคงตัวของทรานซิสเตอร์ได้จากแบบจำลองของทรานซิสเตอร์จากบริษัทที่จะนำวงจรรวมต้นแบบไปผลิต คือ Alcatel Microelectronics กระบวนการผลิต CMOS(NWELL) 0.7  $\mu\text{m}$  และ การออกแบบจะละเลยผลจากผลจากปรากฏการณ์อนุพันธ์อันดับสองขึ้นไป (Secondary derivative effect and higher)

##### 3.1.1 สมการพื้นฐาน

$$\text{ทรานซิสเตอร์ทำงานช่วงซัทเทอร์ไฮลด์} : |I_D| = (I_{D0n,p}) \left(\frac{W}{L}\right) e^{\frac{V_{GS}-V_{TH}}{nkT/q}} \quad (3.1)$$

$$\text{ทรานซิสเตอร์ทำงานช่วงอิมิต์} : |I_D| = (k'_{n,p}) \left(\frac{W}{L}\right) (V_{GS} - V_{TH})^2 \quad (3.2)$$

$$V_{THn,p} = V_{TH0n,p} + \gamma \left( \sqrt{2|\Phi_F| - V_{BS}} - \sqrt{2|\Phi_F|} \right) \quad (3.3)$$

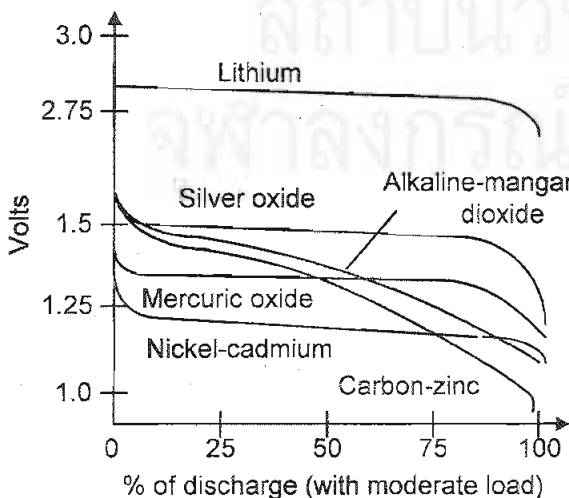
3.1.2 ค่าคงตัวและสัญลักษณ์พื้นฐาน

- $I_{D0n}, I_{D0p}$  คือ กระแสรั่วที่ขาเกต-ซอร์สเมื่อแรงดัน  $V_{GS} = 0 V$  ของ NMOS และ PMOS มีค่า 34.3 nA และ 9.46 nA ตามลำดับ
- $nkT/q$  คือ ค่าคงตัวจากการจำลองการทำงานของแบบจำลอง NMOS และ PMOS ในช่วงซับเทรชโฮลด์ มีค่า 0.04106 V และ 0.03583 V ตามลำดับ
- $k'_n, k'_p$  คือ Transconductance coefficient ของ NMOS และ PMOS ที่ได้จากการจำลองการทำงานของแบบจำลอง มีค่า  $35 \mu A/V^2$ ,  $11.87 \mu A/V^2$  ตามลำดับ
- $V_{TH0n}, V_{TH0p}$  คือ แรงดันเทรชโฮลด์ของ NMOS และ PMOS เมื่อแรงดันตกคร่อมระหว่างซัพสเตรตและซาซอร์สเป็น 0 V มีค่า 0.77 V, -1.00 V ตามลำดับ
- $V_{THn}, V_{THp}$  คือ แรงดันเทรชโฮลด์ของ NMOS และ PMOS เมื่อมีแรงดันตกคร่อมระหว่างซัพสเตรตและซาซอร์ส
- $V_{D,SAT}$  หรือ  $\Delta V$  หรือ  $(V_{GS} - V_{TH})$  คือ แรงดันระหว่างซาเดรนและซอร์สต่ำสุดที่ทรานซิสเตอร์ยังทำงานในช่วงอิ่มตัว ถ้าไม่กำหนดเป็นอย่างอื่นให้มีค่า 0.2 V
- $W/L$  คือ อัตราส่วนความกว้างต่อความยาวของเกตของทรานซิสเตอร์
- $\gamma$  คือ พารามิเตอร์ Body Effect ในกระบวนการผลิตนี้ระบุว่ามีค่า  $0.8 \sqrt{V}$
- $2\Phi_F$  คือ Flat ban potential ในกระบวนการผลิตนี้ระบุว่ามีค่า 0.4005 V
- $V_{BS}, V_{GS}, V_{DS}$  คือ แรงดันตกคร่อมระหว่างบอดีและซาซอร์ส, แรงดันตกคร่อมระหว่างซาเกตและซาซอร์ส, แรงดันตกคร่อมระหว่างซาเดรนและซาซอร์สของทรานซิสเตอร์ตามลำดับ

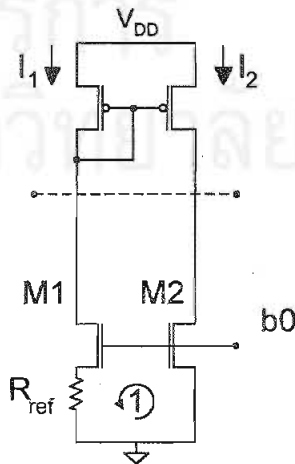
\* ถ้าไม่กำหนดโมดการทำงานเป็นอย่างอื่น หมายถึงทรานซิสเตอร์ทำงานในช่วงอิ่มตัว

3.2 วงจรไบอัส (Biasing Circuit)

เนื่องจากระบบที่จะออกแบบต้องการให้มีความสะดวกในการพกพาไปใช้งานในที่ต่างๆ ดังนั้นจึงออกแบบให้วงจรใช้แหล่งพลังงานจาก "เซลล์แบบแห้ง" หรือที่เรียกกันว่า "ถ่านไฟฉาย" ใดๆก็ได้ ในขณะที่ใช้งาน แรงดันจากแหล่งแรงดันดังกล่าวจะไม่คงที่โดยขึ้นอยู่กับชนิดและชั่วโมงการใช้งาน ดังแสดงในรูปที่ 3.1 [19] เซลล์แบบแห้งที่ใช้กันโดยทั่วไปคือ แบบ Carbon-zinc ที่ระบุว่ามีแรงดัน 1.5 V จะมีแรงดันขณะเริ่มใช้งานประมาณ 1.6 V และ ลดลงเรื่อยๆ ตามชั่วโมงการใช้งานจนเหลือประมาณ 1.1 V จนต้องมีการเปลี่ยนเซลล์ใหม่



รูปที่ 3.1 แรงดันของเซลล์แบบแห้งชนิดต่างๆ ที่ระบุว่ามีค่า 1.5 V



รูปที่ 3.2 วงจรไบอัสเบื้องต้น



การที่แรงดันจากแหล่งแรงดันดังกล่าวไม่คงที่จะทำให้จุดทำงานต่างๆของวงจรไม่คงที่และคุณสมบัติของวงจรเปลี่ยนไป ดังนั้นจึงจำเป็นต้องมีวงจรไบอัสซึ่งทำหน้าที่สร้างแรงดันและกระแสอ้างอิงคงที่เพื่อใช้เป็นแหล่งจ่ายพลังงาน และใช้ในการอ้างอิงของวงจรในส่วนอื่นๆ ด้วย โดยจะออกแบบวงจรไบอัสให้สามารถใช้ไฟเลี้ยงจากเซลล์แบบแห้งที่ต่ออนุกรมกัน 2-3 ก้อน ซึ่งแรงดันจะเปลี่ยนไปในช่วง 2.2 ถึง 4.8 V ตลอดช่วงอายุการใช้งานของแบตเตอรี่

### 3.2.1 หลักการทำงาน

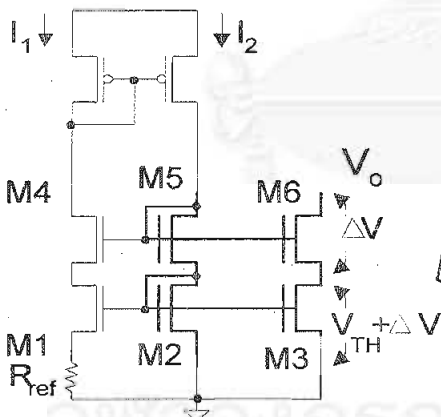
วงจรไบอัสเบื้องต้นแสดงในรูปที่ 3.2 กระแสอ้างอิงของวงจรมีโครงสร้างด้วยทรานซิสเตอร์ M1, M2 และตัวต้านทาน  $R_{ref}$  จากการใช้ KVL รอบ loop1 โดยละเลย body effect ของ M1 ที่ทำให้  $V_{TH,M1} > V_{TH,M2}$  เล็กน้อย จะได้ว่า

$$I_1 R_{ref} = V_{GS,M2} - V_{GS,M1} = \sqrt{\frac{I_2}{k_n(W/L)_{M2}}} - \sqrt{\frac{I_1}{k_n(W/L)_{M1}}} \quad (3.4)$$

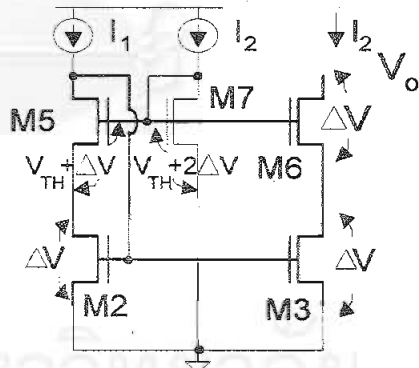
จากรูป PMOS 2 ตัวบนต่อเป็นวงจรสะท้อนกระแส ทำให้กระแส  $I_1 = I_2$  ในกรณีนี้ออกแบบให้  $(W/L)_{M1} = 4(W/L)_{M2}$  จะได้ว่า

$$I_1 = I_2 = \frac{I}{4k_n(W/L)_{M2} R_{ref}^2} \quad (3.5)$$

จะเห็นได้ว่ากระแสไบอัสไม่ขึ้นกับแรงดันแหล่งจ่าย ( $V_{DD}$ ) แต่ยังคงขึ้นกับค่า  $k_n$  และ  $R_{ref}$  ซึ่งเปลี่ยนแปลงได้ตามกระบวนการผลิตและอุณหภูมิอยู่บ้าง



รูปที่ 3.3 วงจรไบอัสแบบ Cascode



รูปที่ 3.4 วงจรแบบ Hi-swing cascode

วงจรในรูปที่ 3.2 สามารถดัดแปลงเป็นวงจรเพื่อไบอัสวงจรแบบ Cascode ได้ดังแสดงรูปที่ 3.3 แรงดันที่ขาเกตของทรานซิสเตอร์ M2 และ M5 ที่ต่อแบบ Cascode สามารถนำไปไบอัสวงจร Cascode แบบ NMOS ที่สร้างจากทรานซิสเตอร์ M3 และ M6 ได้

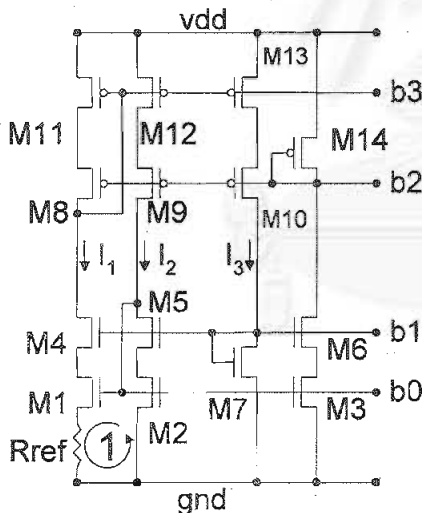
อย่างไรก็ดีการไบอัสแบบ Cascode ธรรมดาดังกล่าวจะมีข้อเสียเนื่องจากแรงดันที่ขาเกตของทรานซิสเตอร์ M5 จะมีค่า  $2V_{GS}$  ( $2V_{GS} = 2[V_{TH} + \Delta V]$ ) เท่ากับแรงดันที่เกตของทรานซิสเตอร์ M6 ซึ่งเป็นการจำกัดแรงดันที่ขาเดรนของ M6 ให้ต้องมากกว่า  $V_{TH} + 2\Delta V$  ทำให้แรงดันที่โหนด  $V_o$  ไม่สามารถเปลี่ยนแปลงสู่ค่าที่ต่ำมากๆ ได้ หรือ  $V_o$  มีช่วงการ

เปลี่ยนแปลงของแรงดัน (Voltage swing) น้อยลง ช่วงแรงดัน  $V_o$  ที่ลดลงเนื่องจากวงจรมอบ Cascode ที่มีทั้งแบบ PMOS และ NMOS ร่วมกันจะมีค่าประมาณ  $2[V_{TH}+2\Delta V]$  หรือประมาณ 2.4 V หมายความว่าวงจรมอบจะไม่สามารถใช้แรงดันจากแหล่งที่มีค่าน้อยกว่า 2.4 V ได้ซึ่งขัดกับความต้องการเบื้องต้นที่ต้องการออกแบบวงจรมอบให้ใช้ได้กับแรงดันจากแหล่งได้ต่ำสุด 2.2 V

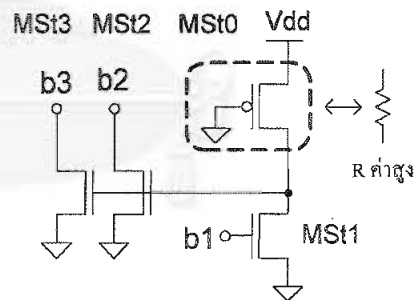
เพื่อแก้ปัญหาดังกล่าวจึงมีการปรับปรุงวงจรมอบให้เป็นแบบ High-swing cascode ดังรูปที่ 3.4 ด้วยการเพิ่มทรานซิสเตอร์ M7 ซึ่งทำหน้าที่ไบอัสทรานซิสเตอร์ M5 และ M6 โดยออกแบบให้ทรานซิสเตอร์ M7 มีขนาดเป็น  $\frac{1}{4}$  เท่าของทรานซิสเตอร์ M2 และ M5,  $(W/L)_7 = \frac{1}{4}(W/L)_5$ , ซึ่งจะได้ว่า

$$\begin{aligned}
 I_1 = I_2 &= k_n(W/L)_7(V_{GS,M7} - V_{TH})^2 = k_n(W/L)_5(V_{GS,M5} - V_{TH})^2 \\
 (V_{GS,M7} - V_{TH}) &= 2(V_{GS,M5} - V_{TH}) \\
 V_{DS,M2} = V_{GS,M7} - V_{GS,M5} &= (V_{GS,M5} - V_{TH}) \approx 0.2V \quad (3.6)
 \end{aligned}$$

แรงดันที่ขาเกตของทรานซิสเตอร์ M5 และ M6 เท่ากับของ M7 คือ  $V_{TH}+2\Delta V$  ทำให้แรงดันที่ขาเดรนของทรานซิสเตอร์ M2 และ M3 มีขนาด  $\Delta V$  และทรานซิสเตอร์ M2,M3 ทำงานในช่วงอิมิตัวพอดิ เป็นผลให้แรงดันที่ขาเดรนของ M6 ลดลงมาถึง  $2\Delta V$  หรือประมาณ 0.4 V ซึ่งทำให้ช่วงการเปลี่ยนแปลงของ  $V_o$  มีค่ามากขึ้น ซึ่งวงจรมอบแบบ Hi-swing cascode เพื่อให้ไบอัสทั้ง NMOS และ PMOS ที่ใช้ในงานวิจัยนี้แสดงได้ดังรูปที่ 3.5 [20]



รูปที่ 3.5 วงจรมอบรวมของ NMOS และ PMOS



รูปที่ 3.6 วงจรมอบ start-up

จากรูปที่ 3.5 ทรานซิสเตอร์ M8, M9, M11 และ M12 ต่อเป็นวงจรมอบสะท้อนกระแสแบบ cascode ผลที่ได้คือกระแส  $I_1 = I_2$  ทำให้วงจรมอบในสแตจ NMOS คือ ทรานซิสเตอร์ M1-M6 ทำงานเช่นเดียวกับที่อธิบายข้างต้น ในขณะที่ทรานซิสเตอร์ M1,M2,M4 และ M5 ก็ต่อเป็นวงจรมอบสะท้อนกระแสแบบ cascode ทำให้วงจรมอบในสแตจ PMOS คือ M8 -M14 ทำหน้าที่ไบอัสวงจรมอบในสแตจ PMOS เช่นกัน จากการทำงานดังกล่าวจะได้แรงดันที่จุด b0, b1, b2 และ b3 ซึ่งเหมาะสมต่อการไบอัสวงจรมอบ cascode ที่มีทั้ง NMOS และ PMOS

อย่างไรก็ดีวงจรไบอัสดังกล่าวอาจไม่ทำงานตามที่ออกไว้ เนื่องจากวงจรถ่าย NMOS M1,M2,M4 และ M5 เป็นวงจรถ่ายที่อนกระแสแก่ PMOS และในทางกลับกันก็ใช้ PMOS M8,M9,M11 และ M12 เป็นวงจรถ่ายที่อนกระแสแก่ NMOS จึงเป็นไปได้ที่บางกรณีทรานซิสเตอร์ทุกตัวในวงจร Off หมดและจะอยู่ในสถานะ Off นี้ตลอดไป ดังนั้นจึงจำเป็นต้องมีการเพิ่มวงจรถ่าย start up เพื่อกำหนดสถานะการทำงานของวงจรถ่ายไบอัสที่ถูกต้องด้วย โดยวงจรถ่าย start up ที่ดีจะต้องถูกปลดออกจากวงจรถ่ายหลักเมื่อกำหนดสถานะการทำงานแล้ว และจะต้องกินกำลังงานต่ำหลังจากถูกปลดออก

วงจรถ่าย start up ที่ใช้ในที่นี่แสดงในรูปที่ 3.6 ซึ่งเริ่มทำงานเมื่อเริ่มจ่ายไฟเลี้ยงให้แก่วงจร ทรานซิสเตอร์ MSt1 ยัง Off อยู่ทำให้แรงดันที่ขาเกตของทรานซิสเตอร์ MSt2 และ MSt3 มีค่าสูง ดังนั้นทรานซิสเตอร์ทั้งสองตัวนี้จะ On ทำให้แรงดันที่โหนด b2 และ b3 มีค่าต่ำ ดังนั้นทรานซิสเตอร์ M8,M9,M11, และ M12 จะ On และเกิดกระแส  $I_1$  และ  $I_2$  ขึ้น กระแสดังกล่าวจะไหลผ่านทรานซิสเตอร์ M1,M2,M4 และ M5 ทำให้ทรานซิสเตอร์ดังกล่าว On และทำให้แรงดันที่จุด b0 และ b1 มีค่าสูงขึ้น เมื่อแรงดัน b1 สูงขึ้นทรานซิสเตอร์ MSt1 จะ On ทำให้แรงดันที่เกตของ MSt2 และ MSt3 ต่ำลง และทรานซิสเตอร์ MSt2 และ MSt3 จะ Off จากนั้นไปวงจร Start up จะถูกปลดจากวงจรถ่ายไบอัส และวงจรถ่ายไบอัสก็จะทำงานที่จุดทำงานที่ถูกต้อง วงจรถ่าย start up จะกินกระแสขึ้นกับค่าตัวต้านทานค่าสูงที่ใช้ ซึ่งในที่นี้ใช้ค่าประมาณ 50 k $\Omega$

### 3.2.2 การออกแบบ

สำหรับ NMOS ทุกตัวยกเว้น M7 และ M1

$$\left(\frac{W}{L}\right)_{MN} = \frac{I}{k'_n(V_{GS} - V_{TH})^2} = \frac{2\mu}{35\mu(0.04)} \approx 1.4 \quad (3.7)$$

สำหรับ PMOS ทุกตัวยกเว้น M14

$$\left(\frac{W}{L}\right)_{MP} = \frac{I}{k'_p(V_{GS} - V_{TH})^2} = \frac{2\mu}{11.87\mu(0.04)} \approx 4.2 \quad (3.8)$$

และ

$$\left(\frac{W}{L}\right)_{M1} = 4\left(\frac{W}{L}\right)_{MN} = 4(1.428) \approx 5.7 \quad (3.9)$$

$$\left(\frac{W}{L}\right)_{M7} = \frac{1}{4}\left(\frac{W}{L}\right)_{MN} = \frac{1.428}{4} \approx 0.36 \quad (3.10)$$

$$\left(\frac{W}{L}\right)_{M14} = \frac{1}{4}\left(\frac{W}{L}\right)_{MP} = \frac{4.21}{4} \approx 1.05 \quad (3.11)$$

และ ค่าความต้านทานอ้างอิง

$$R_{ref} = \frac{V_{GS,M2} - V_{GS,M1}}{I_1} = \frac{(0.5)\Delta V}{I_1} = \frac{0.1}{2u} = 50k\Omega \quad (3.12)$$

ซึ่งเมื่อใช้ค่า Channel length ( $L$ ) = 3  $\mu\text{m}$  จะได้ขนาดของทรานซิสเตอร์ดังตารางที่ 3.1

ในกรณีที่ไดขนาด W/L ใหญ่หรือเล็กเกินไปทำให้การเขียน Layout ลำบาก อาจต้องมีการปรับเปลี่ยนขนาดของกระแสอ้างอิงจนได้ขนาด W/L ที่เหมาะสมด้วย

ตารางที่ 3.1 ขนาดของทรานซิสเตอร์ที่ใช้ในวงจรไบอัสที่  $L=3\mu\text{m}$

ทรานซิสเตอร์	ชนิด	W ( $\mu\text{m}$ )
M1	NMOS	17.1
M2,M3,M4,M5,M6	NMOS	4.3
M7	NMOS	1.1
M8,M9,M10,M11,M12,M13	PMOS	12.6
M14	PMOS	3.2
MSt1,MSt2, MSt3	NMOS	4.3

หมายเหตุ : ความละเอียดในการเขียน Layout ของกระบวนการผลิตนี้คือ  $0.1\ \mu\text{m}$  จึงต้องออกแบบให้สอดคล้องกับข้อกำหนดดังกล่าวด้วย

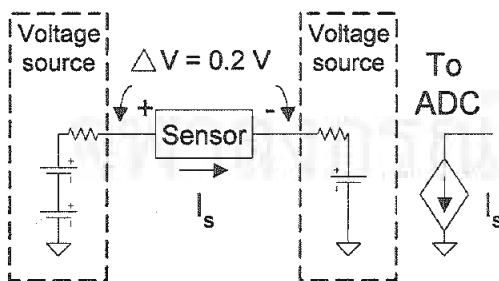
### 3.2.3 การออกแบบเพิ่มเติม

1. ในการออกแบบวงจร Startup นั้นอาจมีวิธีอื่นอีก นอกจากนี้การใช้ทรานซิสเตอร์ MSt0 ในวงจร Start up นั้นสามารถแทนได้ด้วยค่าตัวต้านทานที่มีค่ามาก ๆ โดยไม่ต้องการค่าที่แม่นยำมากนัก แต่อาจมีข้อจำกัดที่ว่าในกระบวนการผลิตทรานซิสเตอร์แบบ MOS ทั่วๆ ไปนั้นไม่สามารถสร้างค่าตัวต้านทานที่มีค่าสูงมากได้ (อย่างไรก็ดีในขณะที่จำลองการทำงานควรใช้ตัวต้านทานจริงแทน MSt0 จะทำให้เวลาในการจำลองการทำงานสั้นลง)

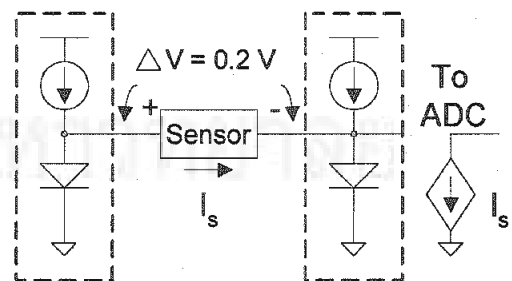
2. เนื่องจากในวงจรใช้ค่าตัวต้านทานเป็นค่าอ้างอิง ดังนั้นอาจทำให้เกิดความผิดพลาดเนื่องมาจากผลของอุณหภูมิและผลจากค่าคลาดเคลื่อนของตัวต้านทานได้ ทางแก้ที่ดี คือการใช้วงจรแบบอ้างอิงแรงดันแบนด์แก๊ป (Bandgap Reference Circuit) [20] ต่อแทนตัวต้านทานซึ่งจะช่วยให้การไบอัสมีค่าที่เที่ยงตรงมากขึ้น

### 3.3 วงจรรับกระแสจากหัววัด (Front-end Circuit)

วงจรรับกระแสจากหัววัดเป็นส่วนที่ใช้รับกระแสจากหัววัดแบบแอมเพอโรเมตริกที่กล่าวถึงในหัวข้อที่ 2.1 ซึ่งเป็นเหมือนแหล่งจ่ายกระแส จากนั้นส่งผ่านกระแสไปยังวงจรในส่วนต่อไป นอกจากนี้วงจรยังต้องทำหน้าที่ให้แรงดันที่เหมาะสมคร่อมหัววัดเพื่อไบอัสให้หัววัดทำงานในช่วงที่เหมาะสมด้วย จึงอาจเรียกอีกอย่างหนึ่งว่าวงจร "ไบอัสหัววัด"



รูปที่ 3.7 วงจรไบอัสหัววัดด้วยแมตเตอร์



รูปที่ 3.8 วงจรไบอัสหัววัดด้วยไดโอด

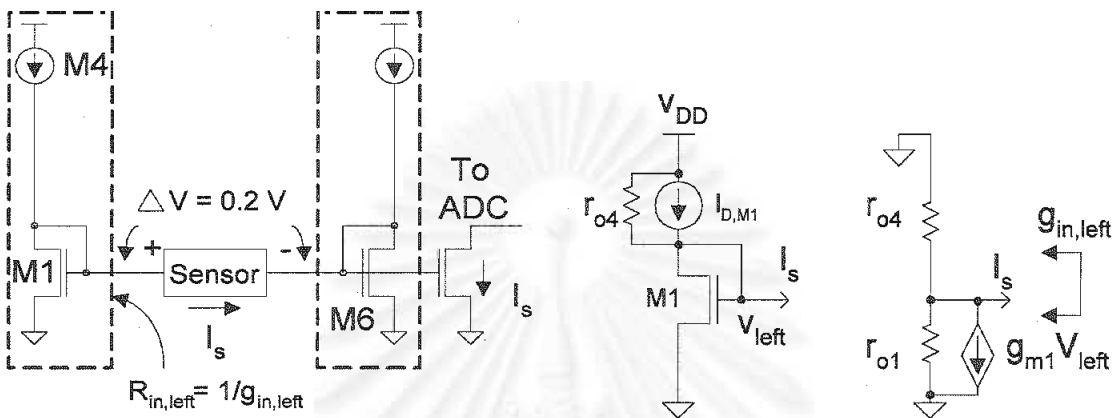
#### 3.3.1 หลักการทำงาน

วงจรไบอัสหัววัดเบื้องต้นแสดงดังรูปที่ 3.7 วงจรจะให้แรงดัน  $0.2\ \text{V}$  คร่อมหัววัด และจะออกแบบให้รับกระแสในช่วง  $1\ \text{nA} - 2000\ \text{nA}$  (ออกแบบเผื่อจากช่วง  $1-750\ \text{nA}$ ) โดยมีความผิดพลาด  $1\%$  (ออกแบบเผื่อจากค่า  $3\%$ ) และ

ทำงานได้ที่แรงดันไฟเลี้ยง 2.2 V – 4.8V ซึ่งจากแนวคิดในรูปที่ 3.7 สามารถแทนส่วนของแอมพลิฟายเออร์ได้ด้วยไดโอดที่ถูกไบอัสตรง (Forward bias) ด้วยกระแสค่าที่เหมาะสม (รูปที่ 3.8) โดยค่าความต้านทานขณะไบอัสตรงของ ไดโอดจะเทียบได้กับค่าความต้านทานภายในของแอมพลิฟายเออร์

ในทางปฏิบัติจะทำการไบอัสหัววัดโดยใช้วงจรที่สร้างจากทรานซิสเตอร์ซึ่งสามารถทำได้หลายวิธีดังต่อไปนี้

แบบที่ 1 :



ก) วงจรไบอัสหัววัดแบบที่ 1

ข) วงจรสมมูลของวงจรทางด้านซ้ายของหัววัด

รูปที่ 3.9 วงจรไบอัสหัววัดด้วยวงจรที่สร้างจากทรานซิสเตอร์

จากรูปที่ 3.9 แสดงวงจรพื้นฐานที่ใช้ทรานซิสเตอร์ ทำหน้าที่แทนไดโอดในรูปที่ 3.8 โดยทรานซิสเตอร์ M1 และ M6 ต่อเป็นไดโอด ซึ่งจะหาค่าความนำของวงจรทางด้านซ้ายของหัววัด เมื่อมองจากหัววัดได้ คือ

$$g_{in,left} = \frac{1}{r_{o1}} + \frac{1}{r_{o4}} + g_{m1} \approx g_{m1} \tag{3.13}$$

ซึ่งตามปกติ  $V_{left}$  จะถูกกำหนดให้มีค่าต่ำเนื่องจากแรงดัน  $V_{DD}$  มีค่าต่ำ ดังนั้นจึงให้ทรานซิสเตอร์ M1 ทำงานในช่วงซับ-เทรชโฮลด์ เมื่อ  $I_{D,M1} = 2 \mu A$  จะได้ว่า

$$g_{in,left} = \frac{d \left( I_{DSO} \frac{W}{L} e^{\left( \frac{V_{GS}}{KT/q} \right)} \right)}{dV_{GS}} = \frac{I_{D,M1}}{kT/q} = \frac{2\mu}{26m} = \frac{1}{13k} = \frac{1}{R_{in,left}} \tag{3.14}$$

เมื่อ  $I_{DSO}$  คือ กระแสรั่วที่ชาเดรน-ซอร์สเมื่อแรงดัน  $V_{GS} = 0V$ ;  $k$  คือ ค่าคงตัวโบลต์ซมันน์;  $T$  คือ อุณหภูมิเคลวิน ;

$q$  คือ ประจุของอิเล็กตรอน อย่างไรก็ตามจากค่าแรงดันคร่อมหัววัด (0.2 V) และค่าช่วงกระแสที่หัววัดสามารถวัดได้ (1-2000 nA) ค่าความต้านทานซึ่งสามารถใช้แทนหัววัดจึงอยู่ในช่วง

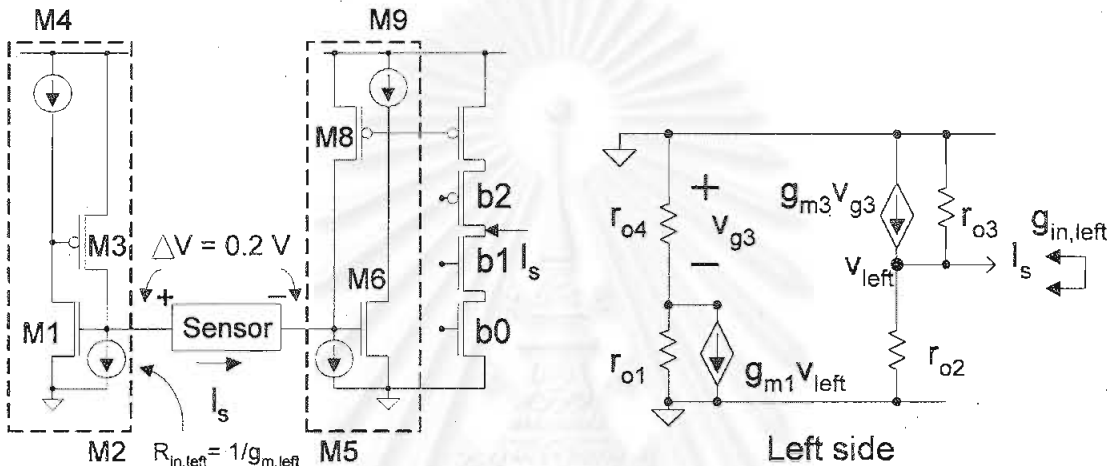
$$\frac{0.2V}{2000nA} < R_{sensor} < \frac{0.2V}{1nA} \Rightarrow 100k\Omega < R_{sensor} < 200M\Omega \tag{3.15}$$

และจากข้อกำหนดที่ยอมให้ค่าผิดพลาดมีค่าได้น้อยกว่า 3 % จะประมาณได้ว่า

$$R_{in, left} < (0.01)(100k\Omega) \Rightarrow R_{in, left} < 1k\Omega \tag{3.16}$$

จะเห็นได้ว่า  $R_{in, left}$  ( $13k\Omega$ ) ที่ได้จากวงจรในรูปที่ 3.9 มีค่าสูงไป ถ้าต้องการให้  $R_{in, left}$  น้อยกว่านี้จะต้องเพิ่ม  $I_{D, M1}$  ขึ้นอีก 13 เท่า ซึ่งทำให้ต้องกินกำลังงานมากขึ้น ดังนั้นวงจรไบอัสแบบที่ 1 นี้จึงไม่เหมาะที่จะนำไปใช้งาน

แบบที่ 2 :



ก) วงจรไบอัสหัววัดแบบที่ 2      ข) วงจรสมมูลสัญญาณขนาดเล็กของวงจรทางด้านซ้ายของหัววัดรูปที่ 3.10 วงจรไบอัสหัววัดที่เพิ่มวงจรช่วยจ่ายกระแสด้วย PMOS

ในรูปที่ 3.10 ได้เพิ่ม PMOS M3 และ M8 เข้ามาเพื่อช่วยจ่ายกระแสให้กับหัววัด เนื่องจากทรานซิสเตอร์ M2 และ M5 เป็นแหล่งกระแสคงที่ ในขณะที่ทำการวัดเมื่อกระแสที่ผ่านหัววัด ( $I_S$ ) เปลี่ยนไป กระแสที่ผ่านขาเดรนของทรานซิสเตอร์ M3 และ M8 จะเปลี่ยนไปและแรงดันที่ขาเกตของทรานซิสเตอร์ M3 และ M8 จะเปลี่ยนไป แต่กระแสที่ผ่านขาเดรนของ M1 และ M6 ยังคงค่อนข้างคงที่ ทำให้แรงดันที่ขาเกตของทรานซิสเตอร์ M1 และ M6 ค่อนข้างคงที่ด้วย เมื่อหาค่าความนำสมมูลของวงจรที่มองจากหัววัดจะได้

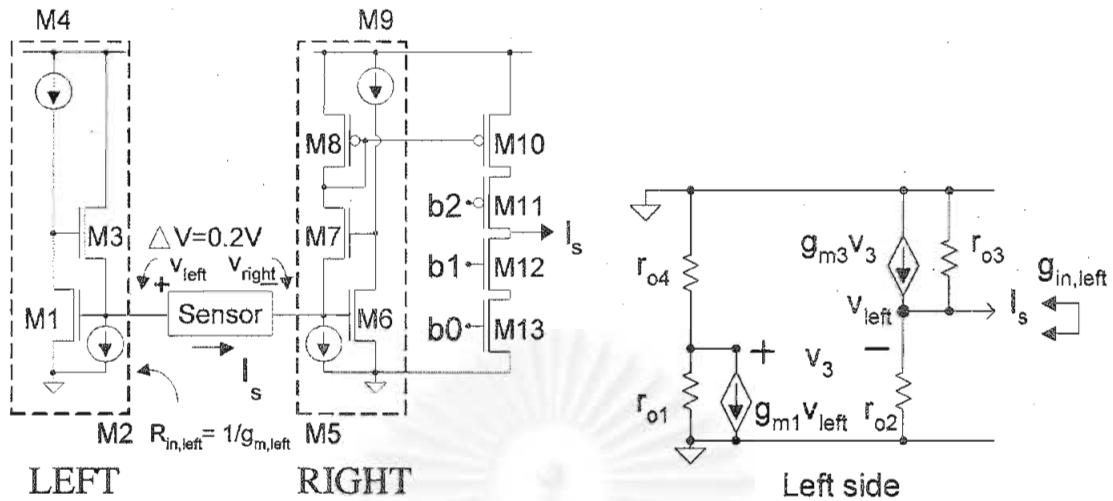
$$g_{m, left} = -(I_S) |_{V_{left}=1V} = -\left( g_{m3}V_{g3} - \frac{1V}{r_{o3}} - \frac{1V}{r_{o2}} \right) / 1V \tag{3.17}$$

$$= -\left( g_{m3}(g_{m1}(r_{o1} \parallel r_{o4}) \times 1V) - \frac{1V}{r_{o3}} - \frac{1V}{r_{o2}} \right) / 1V \tag{3.18}$$

$$\approx -(g_{m3}(r_{o1} \parallel r_{o4}))g_{m1} \tag{3.19}$$

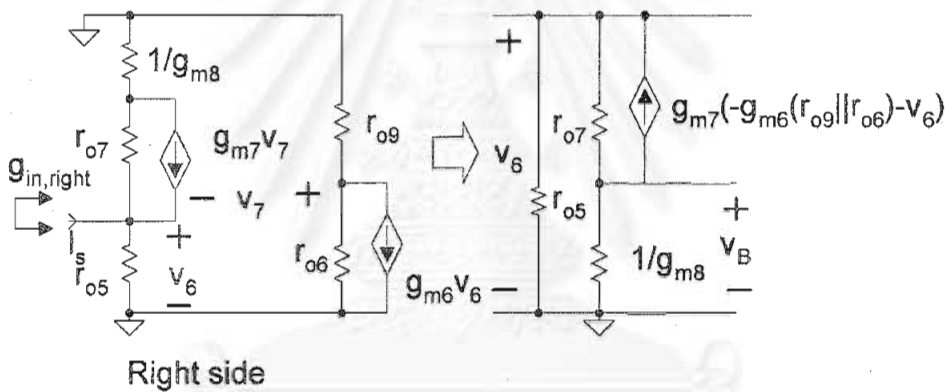
จะเห็นได้ว่า  $g_{m, left}$  มีค่าเป็นลบ ทำให้วงจรขาดเสถียรภาพและไม่สามารถนำมาใช้งานได้จริง

แผนที่ 3 :



ก) วงจรไบอัสหัววัดแบบที่ 3      ข) วงจรสมมูลสัญญาณขนาดเล็กของวงจรทางด้านซ้ายของหัววัด

รูปที่ 3.11 วงจรไบอัสหัววัดที่เพิ่มวงจรช่วยจ่ายกระแสด้วย NMOS



Right side

รูปที่ 3.12 วงจรสมมูลสัญญาณขนาดเล็กของวงจรด้านขวาของหัววัด

วงจรนี้จะทำงานคล้ายกับวงจรแบบที่ 2 กล่าวคือ มี NMOS M3 และ M7 ทำหน้าที่ช่วยในการจ่ายกระแส โดยกระแสที่ไหลผ่านขาเดรนของทรานซิสเตอร์ M3 และ M7 จะเปลี่ยนไปเมื่อทำการวัดกระแสค่าต่างๆ ทำให้แรงดัน  $V_{GS}$  ของทรานซิสเตอร์ M3 และ M7 เปลี่ยนไปด้วย ในขณะที่ทรานซิสเตอร์ M1 และ M6 จะทำหน้าที่ในการคงค่าแรงดันคร่อมหัววัดดังนั้นถึงแม้กระแสที่ไหลผ่านหัววัดจะเปลี่ยนไปก็ไม่ทำให้กระแสที่ไหลผ่านขาเดรนของทรานซิสเตอร์ M1 และ M6 เปลี่ยนไปมากนักทำให้แรงดันคร่อมหัววัดมีค่าคงที่กว่าวงจรในแบบที่ 1 หรืออาจมองได้ว่าเป็นการป้อนกลับเพื่อรักษาระดับแรงดันคร่อมหัววัด โดยจะมีลูบซึ่งประกอบด้วย M1 และ M3 กับลูบซึ่งประกอบด้วย M6 และ M7

เมื่อมีกระแสจากหัววัด ( $I_s$ ) ไหลเข้าวงจรทางด้านขวา เนื่องจากกระแสที่ไหลผ่านแหล่งจ่ายกระแสที่สร้างจากทรานซิสเตอร์ M5 มีค่าคงที่ กระแสที่ไหลผ่านขาเดรนของทรานซิสเตอร์ M7 จะลดลง และผลการเปลี่ยนแปลงกระแสนี้จะถูกสะท้อนไปยังทรานซิสเตอร์ M10 ผ่านทางทรานซิสเตอร์ M8 ซึ่งเป็นวงจรสะท้อนกระแส กระแสจากขาเดรนของทรานซิสเตอร์ M10 จะไหลผ่านทรานซิสเตอร์ M11 ซึ่งทำให้เป็นวงจรแบบ Cascode แต่เนื่องจากกระแสที่ไหลผ่านขาเดรนของทรานซิสเตอร์ M12 และ M13 มีค่าคงตัวเนื่องจากทรานซิสเตอร์ M13 จะทำหน้าที่เป็นแหล่งจ่ายกระแสคงตัว ดังนั้น การเปลี่ยนแปลงกระแสดังกล่าว จะถูกส่งผ่านไปยังวงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัลในส่วนถัดไป

### 3.3.2 การออกแบบ

ในการออกแบบจะใช้สมการและค่าคงตัวต่างๆ ที่ระบุไว้ในหัวข้อที่ 3.1

ทรานซิสเตอร์ที่ทำหน้าที่สร้างแรงดันคงที่คร่อมหัววัด

ต้องออกแบบให้เกิดผลต่างแรงดันระหว่างขาเกตของทรานซิสเตอร์ M1 และ M6 ค่า 0.2 V เพื่อใช้ไบอัสหัววัด และต้องให้แรงดันที่ขาเกตทั้งสองมีค่าน้อยที่สุดเนื่องจากค่าแรงดันไฟเลี้ยงต่ำสุดมีค่าเพียง 2.2 V จึงออกแบบให้ทรานซิสเตอร์ M1 และ M6 ทั้งสองทำงานในช่วงซับเทรชโฮลด์ซึ่งก็คือ การทำงานโดยที่แรงดันระหว่างขาเกต-ซอร์ส มีค่าน้อยกว่าแรงดันเทรชโฮลด์ ( $V_{TH,n} = 0.77$  V) ซึ่งเป็นช่วงที่ MOS ยังไม่เกิดช่องนำกระแสเต็มที่ กระแสที่ไหลผ่านปกติจึงมีค่าน้อย

- M1 (Sub.)           เลือก  $V_{GS} = 0.7$  V  $\Rightarrow I_D = (6.228) \frac{W}{L}$  nA ;  
เลือก  $I_D = 100$  nA  $\Rightarrow \left(\frac{W}{L}\right)_1 = 16$  (3.20)

- M6 (Sub.)           เลือก  $V_{GS} = 0.5$  V  $\Rightarrow I_D = (47.8) \frac{W}{L}$  pA ;  
เลือก  $I_D = 10$  nA  $\Rightarrow \left(\frac{W}{L}\right)_6 = 200$  (3.21)

ในกรณีนี้ที่เลือก  $V_{GS}$  ค่าน้อยกว่านี้จะทำให้คำนวณได้ W/L ที่มีค่ามากกว่าที่คำนวณข้างต้น ซึ่งจะทำให้เปลืองเนื้อที่ในการผลิตวงจรมากขึ้น

ทรานซิสเตอร์ที่ทำหน้าที่เป็นตัวจ่ายกระแส

ต้องออกแบบให้มีค่า  $V_{GS}$  น้อยเนื่องจากข้อจำกัดจากแรงดันไฟเลี้ยงจึงออกแบบให้ทรานซิสเตอร์ทำงานในช่วงซับเทรชโฮลด์ เช่นกัน

- M3 (Sub.) เนื่องจากกระบวนการผลิตที่ใช้เป็นแบบ NWell ดังนั้น NMOS ที่ขาซอร์สไม่ได้ต่อกาวดีจึงต้องคิดถึงผลจาก Body effect ที่มีต่อแรงดันเทรชโฮลด์ด้วย ซึ่งจากสมการที่ 3.1 และ 3.3 จะได้ว่า

$$\begin{aligned} V_{TH} &= V_{TH0} + \gamma \left( \sqrt{2|\Phi_F| - V_{BS}} - \sqrt{2|\Phi_F|} \right) \\ &= 0.77 + 0.8 \left( \sqrt{0.801 + 0.7} - \sqrt{0.801} \right) = 1.034 \text{ v} \\ \text{เลือก } V_{GS} = 0.9 \text{ V} &\Rightarrow I_D = (3) \frac{W}{L} \text{ nA ; เลือก } I_D = 2 \mu\text{A} \text{ จะได้ } \left(\frac{W}{L}\right)_3 = 666 \end{aligned} \quad (3.22)$$

- M7 (Sub.) เมื่อคิด Body effect จะได้ว่า

$$\begin{aligned} V_{TH} &= 0.77 + 0.8 \left( \sqrt{0.801 + 0.5} - \sqrt{0.801} \right) = 0.9665 \text{ v} \\ \text{เลือก } V_{GS} = 0.9 \text{ V} &\Rightarrow I_D = (6.79) \frac{W}{L} \text{ nA ; เลือก } I_D = 2 \mu\text{A} \text{ จะได้ } \left(\frac{W}{L}\right)_7 = 290 \end{aligned} \quad (3.23)$$

$V_{GS}$  มีค่าที่เหมาะสมคือประมาณ 0.9 V ถ้าใช้มากกว่านี้จะทำให้แรงดันไฟเลี้ยงต่ำสุดที่วงจรทำงานได้มีค่าสูงขึ้น ถ้าใช้น้อยกว่านี้จะทำให้ทรานซิสเตอร์ที่ใช้มีขนาด W/L ใหญ่ขึ้นมาก



$V_{BS}$  คือ แรงดันระหว่างบอดี-ซอร์สของทรานซิสเตอร์ โดยบอดีของ NMOS คือซัสเตรตซึ่งต่อกับกราวด์ ( $V_{GND} = 0V$ ) ดังนั้น

$$|V_{BS,M3}| = |V_{G,M1}| = 0.7V \text{ และ } |V_{BS,M7}| = |V_{G,M6}| = 0.5V \quad (3.24)$$

ทรานซิสเตอร์ที่ทำหน้าที่เป็นตัวสะท้อนกระแส

- M8 (PMOS, Sat.) ออกแบบให้ทำงานได้แม้ว่าแรงดัน  $V_{DD}$  จะลดลงมาถึง 2.2 V ซึ่งจากรูปที่ 3.11 ก) จะได้

$$\begin{aligned} V_{GS,M8} |_{\max} &= V_{DD} |_{\min} - V_{right} - V_{DS,M7} |_{\min} = 2.2 - 0.5 - 0.2 = 1.5V \\ (V_{GS,M8} - V_{TH}) |_{\max} &= 1.5 - 1.0 = 0.5V \end{aligned} \quad (3.25)$$

ดังนั้นจะเลือกช่วงใช้งานของ  $(V_{GS} - V_{TH})$  ในช่วง 0.2 - 0.4 V การเปลี่ยนแปลงของ  $(V_{GS} - V_{TH})$  ดังกล่าวจะเกิดเมื่อกระแสที่ไหลผ่านขาเดรนของ M8 เปลี่ยนแปลงไป อันเนื่องมาจากการเปลี่ยนแปลงของกระแส  $I_S$  จากหัววัด ดังนั้นจะได้ว่า

$$\begin{aligned} I_{D,\min} < |I_D| < I_{D,\max} \\ 11.87 \left( \frac{W}{L} \right)_8 (V_{GS} - V_{TH})^2 |_{(V_{GS}-V_{TH})=0.2V} < |I_D| < 11.87 \left( \frac{W}{L} \right)_8 (V_{GS} - V_{TH})^2 |_{(V_{GS}-V_{TH})=0.4V} \\ 0.47 \left( \frac{W}{L} \right)_8 < |I_D| < 2.0 \left( \frac{W}{L} \right)_8 \mu A \end{aligned} \quad (3.26)$$

$$\text{เลือก } \left( \frac{W}{L} \right)_8 = 2.5 \quad \text{จะได้} \quad 1.17 < |I_D| < 5.0 \quad \mu A \quad (3.27)$$

โดยออกแบบให้กระแสที่สภาวะสงบ (ไม่มีกระแสจากหัววัด) มีค่า  $I_{DM8} = 4 \mu A$  และเมื่อมีกระแสจากหัววัดมากที่สุด ( $2 \mu A$ ) กระแส  $I_{DM8}$  จะลดลงเป็น  $I_{DM8} = 4 \mu A - 2 \mu A = 2 \mu A$  ซึ่งยังคงสอดคล้องกับสมการที่ 3.27

### 3.3.3 ขนาดและคุณสมบัติของทรานซิสเตอร์ที่ใช้ในวงจรส่วนรับกระแสจากหัววัดทั้งหมดจากการออกแบบ

จากขนาด  $\left( \frac{W}{L} \right)_x$  ที่ออกแบบข้างต้นจะสามารถคำนวณ  $r_{ox}$  และ  $g_{mx}$  ของทรานซิสเตอร์แต่ละตัว (Mx) ได้โดยใช้สมการ

$$g_{mx} = \begin{cases} \frac{I_D}{nkT/q} & ; \text{ Subthreshold region} \\ \frac{2I_D}{(V_{GS} - V_{TH})} & ; \text{ Saturation region} \end{cases} \quad (3.28)$$

และ

$$r_{ox} = \frac{V_E L}{I_D} \quad \text{โดย } V_E \approx \begin{cases} 2000 \text{ V}/\mu m & ; \text{ for NMOS} \\ 380 \text{ V}/\mu m & ; \text{ for PMOS} \end{cases} \quad (3.29)$$

โดย  $V_E$  คือ Early voltage/channel length ซึ่งหาได้จากการจำลองการทำงานของแบบจำลองของทรานซิสเตอร์ด้วยเงื่อนไขที่เหมาะสม

ตารางที่ 3.2 ขนาดและคุณสมบัติของทรานซิสเตอร์แต่ละตัวที่ใช้ในวงจรส่วนหน้า

ส่วนของวงจร	ทรานซิสเตอร์	ชนิด	ขนาด (W/L)	$I_D$ (A)	Mode	$g_m$ ( $\Omega^{-1}$ )	$r_o$ ( $\Omega$ )
LEFT	M1	NMOS	48/3	70 n	Sub.	2.7 $\mu$	85.7 G
	M2	NMOS	4/3	2.1 $\mu$	Sat.	21.0 $\mu$	2.8 G
	M3	NMOS	2000/3	* 2.1 $\mu$	Sub.	80.8 $\mu$	2.8 G
	M4	PMOS	3/10	70 n	Sat.	700 n	54.3 G
RIGHT	M5	NMOS	7.7/3	4.1 $\mu$	Sat.	41.0 $\mu$	1.5 G
	M6	NMOS	600/3	10 n	Sub.	385 n	600 G
	M7	NMOS	870/3	* 4.1 $\mu$	Sub.	157.7 $\mu$	1.5 G
	M8	PMOS	7.5/3	* 4.1 $\mu$	Sat.	41.0 $\mu$	278 M
	M9	PMOS	2/60	* 10 n	Sat.	100 n	2.3 T
BUFFER	M10	PMOS	30/3	* 4.1 $\mu$	Sat.	41.0 $\mu$	52.8 M
	M11	PMOS	30/3	* 4.1 $\mu$	Sat.	41.0 $\mu$	52.8 M
	M12	NMOS	7.7/3	4.1 $\mu$	Sat.	41.0 $\mu$	278 M
	M13	NMOS	7.7/3	4.1 $\mu$	Sat.	41.0 $\mu$	278 M

หมายเหตุ : ค่ากระแส  $I_D$  ที่มีเครื่องหมาย \* คือ ค่ากระแสเดรนเมื่อไม่มีกระแสจากหัววัด ( $I_S = 0$ ) แต่เมื่อวงจรได้รับกระแสจากหัววัดค่าดังกล่าวจะเปลี่ยนไป

#### - ความเป็นเชิงเส้นของวงจร

ปัญหาของวงจรในรูปที่ 3.10 สามารถแก้ไขได้โดยการใช้ NMOS M3 และ M7 แทน PMOS เพื่อช่วยในการจ่ายกระแส หรือ อาจมองว่าช่วยให้ความนำขาเข้าของวงจรไบอัสหัววัดเมื่อมองจากหัววัดมีค่ามากขึ้น จากรูปที่ 3.11 ข) เมื่อพิจารณาวงจรทางซ้ายของหัววัดเพื่อหาค่าความนำสมมูล จะได้

$$\begin{aligned}
 g_{in, left} &= -(I_S)|_{V_{left}=1V} = -\left(g_{m3}v_3 - \frac{1V}{r_{o3}} - \frac{1V}{r_{o2}}\right)/1V \\
 &= -\left(g_{m3}(-g_{m1}(r_{o1} \parallel r_{o4}) - 1)x1V - \frac{1V}{r_{o3}} - \frac{1V}{r_{o2}}\right)/1V \\
 \therefore g_{in, left} &\approx (g_{m3}(r_{o1} \parallel r_{o4}))g_{m1}
 \end{aligned} \tag{3.30}$$

หรืออยู่ในรูปอย่างง่ายคือ  $\approx g_m^2 r_o$

และจากรูปที่ 3.12 แสดงวงจรสมมูลทางขวาของหัววัด โดยให้  $V_{RIGHT} = V_B = 1V$  จะได้

$$v_7 = -g_{m6}(r_{o6} \parallel r_{o9})v_6 - v_6 \tag{3.31}$$

$$v_6 = r_{o7}(v_B g_{m8} - g_{m6} g_{m7}(r_{o6} \parallel r_{o9})x1V - g_{m7}v_B) + v_B = 1V$$

$$\therefore |v_B| = \frac{1 + r_{o7} g_{m7} g_{m6}(r_{o6} \parallel r_{o9})}{1 + r_{o7} g_{m8} - r_{o7} g_{m7}} \tag{3.32}$$

ซึ่งจะได้ว่า

$$g_{in,right} = I_s |_{v_{right}=1V} = \left( v_B g_{m8} + \frac{v_6}{r_{o5}} \right) / 1V = \frac{1 + r_{o7} g_{m7} g_{m6} (r_{o6} \parallel r_{o9})}{1 + r_{o7} g_{m8} - r_{o7} g_{m7}} g_{m8} + \frac{1}{r_{o5}}$$

$$\therefore g_{in,right} \approx r_{o7} g_{m7} g_{m6} (r_{o6} \parallel r_{o9}) g_{m8} \quad (3.33)$$

หรืออยู่ในรูปร่างง่ายคือ  $\approx g_m^3 r_o^2$

ดังนั้นเมื่อแทนค่าต่างๆ ที่ได้จากตารางที่ 3.2 ลงในสมการที่ 3.30 และ 3.33 จะได้

$$g_{in,left} = (80.8\mu)(85.7G \parallel 54.3G)(2.7\mu) = 7.25\Omega^{-1} = \frac{1}{138m\Omega} \quad (3.34)$$

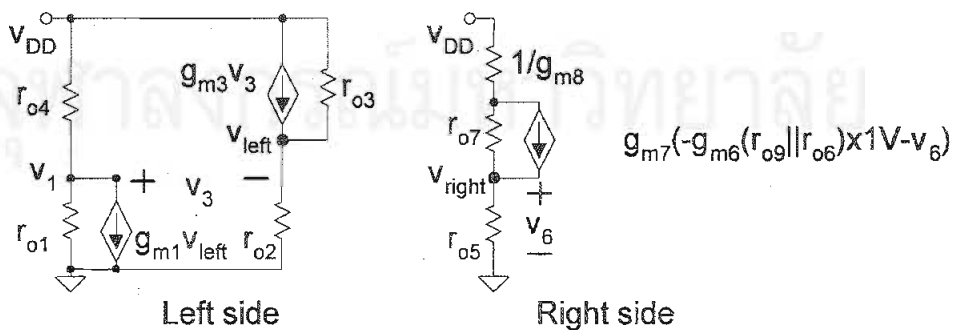
$$g_{in,right} = (1.5G)(157.7\mu)(384.6n)(600G \parallel 2.28T)(41.0\mu) = 1.17M\Omega^{-1} = \frac{1}{564n\Omega} \quad (3.35)$$

จากข้อกำหนดผลของ Rleft และ Right ที่มีต่อการวัดกระแสในสมการที่ 3.13 ทำให้ต้องออกแบบวงจรไบอัสหัววัดที่มีความต้านทานรวม ของวงจรทั้งทางด้านซ้ายและด้านขวามีค่าน้อยกว่า 1 k $\Omega$  นั้น จะเห็นว่าวงจรแบบที่ 3 นี้ จะให้ความต้านทานรวมที่น้อยกว่า 1  $\Omega$  ดังนั้นจึงเป็นไปตามข้อกำหนดดังกล่าว

จากสมการที่ 3.34 และ 3.35 การคำนวณดังกล่าวได้ค่าความต้านทานที่น้อยกว่าความเป็นจริงมาก ทั้งนี้เนื่องจากค่า  $V_E$  ที่ได้จากแบบจำลองของ NMOS และ PMOS มีค่ามากกว่าความเป็นจริงมาก ทำให้  $r_o$  ที่คำนวณได้มีค่ามาก (ดูตารางที่ 3.2) และส่งผลให้คำนวณค่าความนำ  $g_{m,in}$  ได้มาก และค่าความต้านทาน  $R_{in}$  ได้น้อยในที่สุด อย่างไรก็ตามข้อผิดพลาดดังกล่าวจะทำให้เราประมาณได้ว่า วงจรแบบที่ 3 นี้จะให้แรงดันไบอัสแก่หัววัดคงที่โดยไม่ขึ้นกับกระแสที่รับจากหัววัด จึงเลือกใช้วงจรแบบนี้ในงานวิจัยนี้

นอกจากค่าความเป็นเชิงเส้นจากการออกแบบดังกล่าวมาแล้ว สัญญาณรบกวนที่มาจากแหล่งต่างๆ ก็มีส่วนต่อความเป็นเชิงเส้นและความแม่นยำในการวัดของวงจรในส่วนนี้เช่นกัน โดยสัญญาณรบกวนจะเข้ามาสู่วงจรในส่วนนี้ได้หลักๆ จาก 2 ทาง คือ ทางแหล่งจ่ายไฟ ( $V_{DD}$ ) และทางสายกราวด์ ( $V_{GND}$ )

- สัญญาณรบกวนจากแหล่งต่างๆ ที่มีผลต่อวงจรไบอัสหัววัด



ก) วงจรทางด้านซ้าย

ข) วงจรทางด้านขวา

รูปที่ 3.13 วงจรสมมูลสำหรับการคำนวณผลของสัญญาณรบกวนที่มีต่อวงจรไบอัสหัววัด

สัญญาณรบกวนที่เข้ามาทางแหล่งจ่ายไฟ ( $V_{DD}$ )

จากรูปที่ 3.13 ผลของสัญญาณรบกวนที่มีต่อโหนด  $V_{left}$ ,  $V_{right}$  และ ต่อแรงดันผลต่างระหว่างโหนด  $V_{left}$  และ  $V_{right}$  จะสามารถคำนวณได้ โดยจาก KCL ที่โหนด  $V_1$  และ โหนด  $V_{left}$  จะได้ว่า

$$\frac{v_{DD} - v_3 - v_{left}}{r_{o4}} = \frac{v_3 + v_{left}}{r_{o1}} + g_{m1}v_{left} \quad (3.36)$$

$$\frac{v_{DD} - v_{left}}{r_{o3}} + g_{m3}v_3 = \frac{v_{left}}{r_{o2}} \quad (3.37)$$

ซึ่งจากการแก้สมการจะได้ผลของสัญญาณรบกวนที่เข้ามาทางแหล่งจ่ายไฟที่มีต่อวงจรถทางด้านซ้าย

$$\begin{aligned} \frac{v_{left}}{v_{DD}} &= \frac{\left(-\frac{1}{r_{o1}r_{o3}} - \frac{1}{r_{o3}r_{o4}}\right) - \frac{g_{m3}}{r_{o4}}}{-\left(\frac{g_{m3}}{r_{o4}} + \frac{g_{m3}}{r_{o1}} + g_{m1}g_{m3}\right) - \left(\frac{1}{r_{o4}r_{o2}} + \frac{1}{r_{o1}r_{o2}} + \frac{1}{r_{o1}r_{o3}} + \frac{1}{r_{o3}r_{o4}}\right)} \\ &\approx \frac{1}{1 + \frac{r_{o4}}{r_{o1}} + g_{m1}r_{o4}} \approx \frac{1}{g_{m1}r_{o4}} \end{aligned} \quad (3.38)$$

และจากการตั้งสมการในทำนองเดียวกัน เมื่อแก้สมการออกมาจะได้ผลลัพธ์สำหรับวงจรถทางด้านขวา คือ

$$\begin{aligned} \frac{v_{right}}{v_{DD}} &= \frac{\left(-\frac{1}{r_{o7}}\right)\left(-\frac{1}{r_{o9}} - \frac{1}{r_{o6}}\right) + \frac{g_{m7}}{r_{o9}}}{\left(\frac{1}{r_{o9}} + \frac{1}{r_{o6}}\right)\left(\frac{1}{g_{m8}r_{o5}r_{o7}} + \frac{1}{r_{o5}} + \frac{1}{r_{o7}}\right) + \left(\frac{g_{m7}}{r_{o9}} + \frac{g_{m7}}{r_{o6}} + g_{m6}g_{m7}\right)} \\ &\approx \frac{1}{\frac{r_{o9}}{r_{o6}} + g_{m6}r_{o9}} \approx \frac{1}{g_{m6}r_{o9}} \end{aligned} \quad (3.39)$$

และผลของสัญญาณรบกวนที่มีต่อแรงดันที่คร่อมหัววัด ( $v_{left} - v_{right}$ ) โดยประมาณคือ

$$\frac{v_{left} - v_{right}}{v_{DD}} \approx \frac{1}{1 + \frac{r_{o4}}{r_{o1}} + g_{m1}r_{o4}} - \frac{1}{\frac{r_{o9}}{r_{o6}} + g_{m6}r_{o9}} \approx \frac{1}{g_{m1}r_{o4}} - \frac{1}{g_{m6}r_{o9}} \quad (3.40)$$

ซึ่งเมื่อแทนค่าต่างๆ จากตารางที่ 3.2 จะได้

$$\frac{v_{left}}{v_{DD}} \approx \frac{1}{(2.7\mu)(54.3G)} = 6.82\mu = -54.6dB \quad (3.41)$$

$$\frac{v_{right}}{v_{DD}} \approx \frac{1}{(384.6n)(2.28T)} = 1.14\mu = -59.4dB \quad (3.42)$$

$$\frac{v_{left} - v_{right}}{v_{DD}} \approx 6.82\mu - 1.14\mu = 5.68\mu = -52.4dB \quad (3.43)$$

จากค่าที่ได้ซึ่งมีค่าปานกลางแสดงว่าวงจรถูกออกแบบมีความต้านทานต่อสัญญาณรบกวนที่ดีพอสมควร แต่เป็นการพิจารณาคร่าวๆ เท่านั้นเนื่องจากในความเป็นจริงแล้วสัญญาณรบกวนจะมีความถี่สูง ซึ่งต้องพิจารณาฟังก์ชันถ่ายโอนในเชิงความถี่ซึ่งมีความซับซ้อนมาก ดังนั้นการพิจารณาสัญญาณรบกวนโดยละเอียดดังกล่าวจะใช้การพิจารณาจากการจำลองการทำงานของวงจรถ้วยโปรแกรมคอมพิวเตอร์ต่อไป

#### สัญญาณรบกวนที่เข้ามาทางกราวด์ ( $V_{GND}$ )

เนื่องจาก M1 และ M6 เมื่อให้กระแสที่ผ่านชาเดรนคงที่ จะได้แรงดัน  $V_{GS}$  คงที่ด้วย ซึ่งแรงดัน  $V_{GS}$  จะทำหน้าที่เป็นตัวคงค่าแรงดัน โดยแรงดัน  $V_{GS}$  ของทรานซิสเตอร์ M1 จะมากกว่าของ M6 อยู่ 0.2 V ซึ่งเป็นไปตามข้อกำหนดของหัววัด ในกรณีที่มีสัญญาณรบกวนเข้ามาทาง  $V_{GND}$  ซึ่งก็คือขาซอร์สของทรานซิสเตอร์ทั้งสองตัวนี้ เนื่องจาก  $V_{GS}$  จะค่อนข้างคงที่ดังกล่าวมาแล้ว ดังนั้นจะทำให้สัญญาณรบกวนดังกล่าวผ่านไปที่ขาเกตของทรานซิสเตอร์โดยตรง และผลสัญญาณรบกวนที่มาจาก  $V_{GND}$  ต่อแรงดันคร่อมหัววัดโดยประมาณจะเป็นไปตามสมการที่ 3.44, 3.45 และ 3.46

$$\frac{v_{left}}{v_{gnd}} \approx 1 \quad (3.44)$$

$$\frac{v_{right}}{v_{gnd}} \approx 1 \quad (3.45)$$

$$\frac{v_{left} - v_{right}}{v_{DD}} \approx 0 \quad (3.46)$$

จะเห็นได้ว่าผลของสัญญาณรบกวนที่มาจาก  $V_{GND}$  จะส่งผลน้อยกว่าสัญญาณรบกวนที่มาจาก  $V_{DD}$  ซึ่งเป็นประโยชน์มากเนื่องจากในการออกแบบวงจรถอนะลือกร่วมกับวงจรถิจิตลบนับสเตรตเดียวกันสัญญาณรบกวนที่วงจรถิจิตลส่งมายังวงจรถอนะลือกร่วมจะผ่านทางสัญญาณนับสเตรตและกราวด์ ซึ่งอาจป้องกันได้บ้างด้วยเทคนิคการเขียน Layout ส่วนสัญญาณรบกวนที่เข้ามาทาง  $V_{DD}$  นั้นเราสามารถทำให้ลดลงได้มากโดยการแยกสายของ  $V_{DD}$  แอนะลือกร่วม และ  $V_{DD}$  ดิจิทัล เป็น 2 เส้นออกมาจากตัวถังวงจรรวม และนอกจากนี้ยังสามารถใส่ตัวเก็บประจุภายนอกคร่อมระหว่าง  $V_{DD}$  และ  $V_{GND}$  ได้อีกด้วย

### 3.4 วงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัล (Analog to Digital Converter, A/D or ADC)

วงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัลทำหน้าที่แปลงค่ากระแสที่รับมาจากวงจรส่วนรับกระแสจากหัววัดที่กล่าวมาแล้วเป็นค่าดิจิทัลในรูปสัญญาณพัลส์แรงดันที่มีจำนวนพัลส์แปรตามกระแสที่วัดได้ จากนั้นพัลส์ดังกล่าวจะถูกส่งผ่านไปยังวงจรนับและวงจรขับกระแสเพื่อแสดงผลทางจอแบบผลึกเหลวต่อไป

วงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัลที่เลือกใช้ในที่นี้ คือ แบบดูอัลสโกลบเนื่องจาก

- มีความเหมาะสมกับการปรับเทียบค่ากระแสออฟเซตและอัตราขยาย ซึ่งจะกล่าวถึงในหัวข้อวงจรปรับเทียบต่อไป
- เป็นโครงสร้างที่ไม่ซับซ้อน เหมาะสมกับงานที่ต้องการความละเอียดในการวัดสูง แต่ไม่ต้องการความไวในการวัด
- ได้รับผลกระทบจากความไม่เป็นเชิงเส้นของอุปกรณ์อื่นๆ ที่นำมาต่อด้วยน้อย

#### 3.4.1 หลักการทำงาน

ดังที่ได้กล่าวไว้แล้วในบทที่ 2 หัวข้อที่ 2.4.1 โดยสรุป คือ วงจรจะทำการแปลงสัญญาณเป็นคาบๆ ตามจังหวะสัญญาณนาฬิกา โดยในแต่ละคาบการทำงานจะแบ่งเวลาออกเป็น 3 ช่วงและจะได้สมการของการแปลงผันดังสมการที่ 2.7 คือ

$$T_2 = \frac{T_1}{I_{ref}} \cdot I_s \quad (2.7)$$

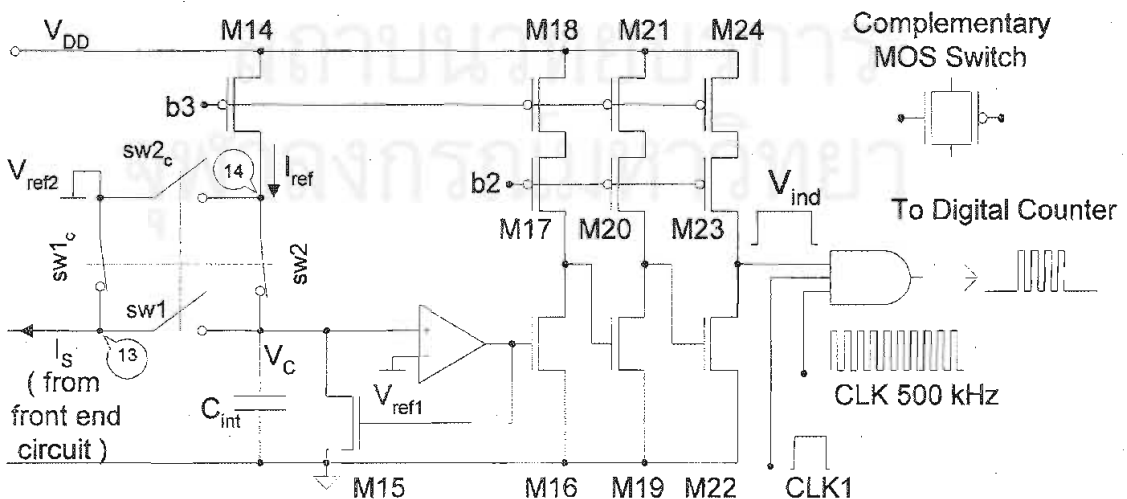
โดยเวลาที่ใช้ในการคายประจุ ( $T_2$ ) จะแปรผันกับกระแสที่ได้จากหัววัด ( $I_s$ ) โดยมีค่าคงตัวในการแปรผัน คือ

$$\frac{T_1}{I_{ref}}$$

ซึ่งทั้งค่า  $T_1$  และค่า  $I_{ref}$  สามารถกำหนดได้จากการออกแบบวงจร

#### 3.4.2 การออกแบบ

วงจรประกอบด้วย สวิตซ์ที่ทำหน้าที่เลือกกระแสเพื่ออัดหรือคายประจุแก่ตัวเก็บประจุ, ตัวเก็บประจุที่ใช้ในการอินทิเกรต, อนุกรมกับซึ่งทำหน้าที่ตัดกระแสคายประจุเมื่อแรงดันมีค่าตามระดับแรงดันอ้างอิงที่ตั้งไว้ และวงจรอินเวอร์เตอร์ด้านขาออก โดยผังวงจรโดยรวมจะเป็นดังรูปที่ 3.14



รูปที่ 3.14 วงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัลแบบดูอัลสโกลบ

● ทรานซิสเตอร์ที่ทำหน้าที่เป็นสวิตช์ (Sw1, Sw2, Sw1c และ Sw2c)

สวิตช์ Sw1 และ Sw2 ทำหน้าที่เป็นสวิตช์เลือกกระแสในการอัด( $I_s$ ) หรือคายประจุ( $I_{ref}$ ) แก่ตัวเก็บประจุที่ใช้ในการอินทิเกรต ( $C_{int}$ ) โดยสัญญาณนาฬิกาที่ใช้ควบคุมสวิตช์ Sw1 (CLK1) และ Sw2 (CLK2) จะเป็นแบบ Non-overlapping ที่มีความถี่ 500 Hz ซึ่งสร้างโดยวงจรในสแควร์เวฟ (รูปที่ 3.27)

สวิตช์ Sw1c และ Sw2c จะทำการเปิด-ปิดตรงข้ามกับจังหวะการทำงานของสวิตช์ Sw1 และ Sw 2 ตามลำดับ โดย Sw1c และ Sw2c นี้จะทำหน้าที่ควบคุมแรงดันที่โหนด 13 และโหนด 14 ให้เท่ากับแรงดันคงที่ ( $V_{REF2}$ ) ในช่วงเวลาที่โหนดดังกล่าวไม่ได้ต่อกับตัวเก็บประจุแทนที่จะปล่อยให้แรงดันที่โหนด 13 และ 14 นี้มีค่าลอยตัว ซึ่งการเลือกค่า  $V_{REF2}$  ที่เหมาะสมจะทำให้แรงดันคร่อมสวิตช์ Sw1 และ Sw2 เปลี่ยนไปไม่มากขณะที่มีการเปิด-ปิดสวิตช์ ทำให้ลดผลของ Charge Injection ผ่านสวิตช์ได้ นอกจากนี้การดึงให้แรงดันที่โหนด 13 และ 14 มีค่าคงตัวที่ค่าหนึ่งในทุกคาบของการอินทิเกรตยังเป็นการป้องกันไม่ให้โหนด 13 หรือ 14 เกิดการ Latch ค่าที่  $V_{DD}$  หรือ  $V_{GND}$  ซึ่งจะเป็นการเพิ่มเสถียรภาพของวงจรขึ้นอีกด้วย

สวิตช์ที่ใช้จะเป็นแบบ Complementary MOS Switch ที่มี PMOS และ NMOS ต่อร่วมกันทำให้สามารถใช้ได้ทั้งแรงดันในช่วงที่ใกล้  $V_{DD}$  หรือ  $V_{GND}$  นอกจากนี้การเลือกขนาดของ NMOS และ PMOS ที่เหมาะสมยังเป็นการลดปัญหา Clock feedthrough อีกด้วย สมมติให้  $V_{ref2} = V_{DD}/2$  จะได้ว่า

$$I_{feedthrough}(PMOS) \approx I_{feedthrough}(NMOS) \Rightarrow \frac{\left(\frac{W}{L}\right)_{pmos}}{\left(\frac{W}{L}\right)_{nmos}} = \frac{k_n'}{k_p'} \quad (3.47)$$

เนื่องจาก  $k_n' = 35.0 \mu A/V^2$  และ  $k_p' = 11.87 \mu A/V^2$

ในที่นี้จะเลือกขนาดของสวิตช์ Sw1, Sw2, Sw1c และ Sw2c ให้  $\left(\frac{W}{L}\right)_{pmos} = \frac{9}{3}$  และ  $\left(\frac{W}{L}\right)_{nmos} = \frac{3}{3}$

ค่าแรงดันอ้างอิง  $V_{REF2}$  ที่ใช้สามารถสร้างได้โดยใช้แรงดันที่ขาเกตของทรานซิสเตอร์ที่ไบอัสกระแสเดรนคงตัว ดังแสดงในรูปที่ 3.15 โดยกระแสเดรนดังกล่าวจะต้องมีค่ามากกว่า  $I_{s,max}$  และ  $I_{0,M14}$  เพื่อป้องกันการเปลี่ยนไปของแรงดันอ้างอิง ในช่วงที่โหนด 13 หรือ 14 ต่อกับค่าแรงดันอ้างอิงนี้

● ตัวเก็บประจุที่ใช้ในการอินทิเกรต ( $C_{int}$ )

จากรูปที่ 3.14 ในกรณีที่ให้แหล่งแรงดันค่าต่ำสุด คือ 2.2 V สามารถกำหนดให้แรงดันคร่อมตัวเก็บประจุ ( $V_C$ ) ที่ใช้ในการอินทิเกรตเปลี่ยนได้มากที่สุดในช่วง 0-2.0 V ได้ แต่ในที่นี้จะเลือกใช้ช่วงเพียง 0.5-1.5 V เนื่องจากถ้าแรงดัน  $V_C$  ต่ำกว่า 0.4 V ทรานซิสเตอร์ M12 และ M13 ในวงจรส่วนหน้าจะ Off และ ถ้าแรงดัน  $V_C$  มากกว่า 1.5 V จะทำให้สร้างแรงดันอ้างอิง  $V_{ref1}$  ยากขึ้น ดังนั้นช่วงแรงดันที่ใช้ได้คือ  $\Delta V_{C,max} = 1.5 - 0.5 = 1.0 V$

เนื่องจากสัญญาณกระแสจากหัววัดมีการเปลี่ยนแปลงน้อยมากหรือมีค่าคงตัวเวลานาน ดังนั้นเวลาที่ใช้ในการอัดหรือคายประจุแก่ตัวเก็บประจุจึงอาจใช้ค่ามากได้แต่ต้องไม่ใช้เวลานานมากจนกระทั่งเกิดความไม่เสถียรในการวัด ในที่นี้จะเลือกเวลาในการอัดและคายประจุ 1 คาบ ( $T_1 + T_2 + T_3$ ) เป็น 2ms หรือ  $T_1 = 1ms$  ซึ่งจะได้ความถี่ในการอินทิเกรตเป็น 500 Hz

$$C_{int} = \frac{I_{S,max} T_1}{\Delta V_{c,max}} = \frac{(2\mu A)(1ms)}{1V} = 2nF \tag{3.48}$$

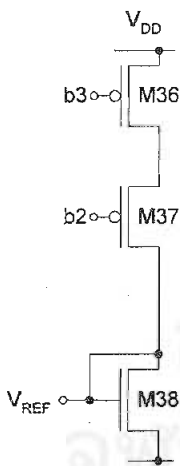
เมื่อ  $I_{S,max}$  คือ ค่ากระแสจากหัววัดที่มีค่ามากที่สุดซึ่งมีค่า  $2\mu A$  ;  $\Delta V_{c,max}$  คือ ช่วงแรงดันอินทิเกรตที่ยอมรับได้สูงสุด  
 $T_1$  คือ เวลาที่ใช้ในการอัดประจุซึ่งเท่ากับเวลาที่ใช้ในการคายประจุของตัวเก็บประจุ

เนื่องจากค่าความเก็บประจุสูงสุดของตัวเก็บประจุแบบ Oxide-N+ ของกระบวนการผลิตนี้มีค่าเพียง  $5.0e-4 F/m^2$  [21] ในการสร้างตัวเก็บประจุค่า  $2nF$  จะต้องใช้เนื้อที่ถึง  $4e-6 m^2$  หรือ  $2mm \times 2mm$  ซึ่งใหญ่มาก ดังนั้นจะเลือกใช้ตัวเก็บประจุภายนอกแทนเนื่องจาก

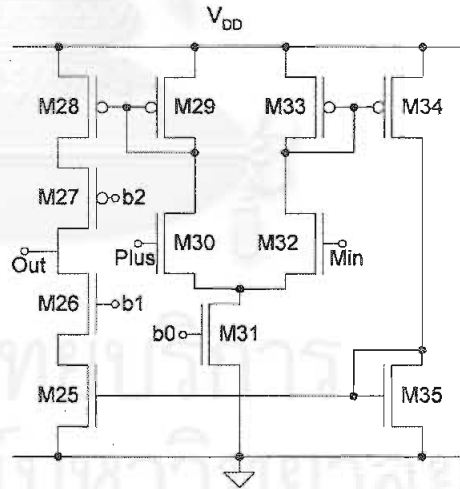
- ตัวเก็บประจุค่า  $2nF$  ที่เป็นแบบเซรามิก หาได้ง่ายและมีราคาถูก
- ไม่จำเป็นต้องใช้ตัวเก็บประจุที่มีค่าแน่นอนมาก เนื่องจากในการทำงานแบบดูอัลสโลปค่าของตัวเก็บประจุจะไม่มีผลมากต่อการทำงาน (ดูสมการที่ 3.47)
- การสร้างตัวเก็บประจุค่าสูงในวงจรรวม จะทำให้เกิด Stray Capacitance ซึ่งจะมีผลต่อการทำงานของวงจรส่วนอื่น

● ออปแอมป์ (OpAmp)

ออปแอมป์จะเริ่มทำงานเมื่อมีการคายประจุจากตัวเก็บประจุจนแรงดันคร่อมตัวเก็บประจุ ( $V_C$ ) มีค่าเท่ากับค่าแรงดันอ้างอิง ( $V_{REF}$ ) ออปแอมป์จะให้สัญญาณออกเพื่อขับเกตของทรานซิสเตอร์ M15 ซึ่งทำงานในช่วง Triode ให้ดึงกระแสที่ใช้คายประจุตัวเก็บประจุจนกวาดแทน นั่นคือออปแอมป์จะเริ่มทำงานที่รอยต่อช่วงเวลาระหว่าง  $T_2$  และ  $T_3$  และทำงานตลอดช่วงเวลา  $T_3$



รูปที่ 3.15 วงจรสร้างแรงดันอ้างอิง



รูปที่ 3.16 ออปแอมป์ที่ใช้ในวงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัล

- หลักการทํางาน

โดยทั่วไปออปแอมป์ที่ใช้ที่ความถี่ต่ำจะต้องมีอัตราขยายสูงและมีแรงดันออฟเซตน้อย แต่ในที่นี้จะไม่คำนึงถึงค่าแรงดันออฟเซตมากเนื่องจาก กรณีที่เกิดค่าแรงดันออฟเซตขึ้นจะเสมือนว่า  $V_{REF1}$  มีค่าเปลี่ยนแปลงไปเล็กน้อยซึ่งวงจรยังคงทำงานได้เหมือนเดิม โดยจากสมการที่ 3.47 จะเห็นว่าค่า  $V_{REF1}$  ที่เปลี่ยนแปลงไปเล็กน้อยจะไม่มีผลต่อการทำงานของวงจร นอกจากนี้ต้องออกแบบให้กินกำลังงานต่ำ และมีช่วงการเปลี่ยนแปลงของแรงดันขาออกได้สูง โดยแบบที่เลือกใช้จะเป็นดังรูปที่ 3.16



- การออกแบบ

โดยให้ทรานซิสเตอร์ทุกตัว มีกระแสเดรนเป็น  $2 \mu\text{A}$  (ยกเว้น M31 มีกระแส  $4 \mu\text{A}$ ) และมี  $(V_{GS}-V_T) = 0.2 \text{ V}$  จะได้

$$g_m = \frac{2I_{DS}}{(V_{GS} - V_{TH})} = \frac{2(2\mu\text{A})}{0.2\text{V}} = 20\mu\text{S} \quad (3.49)$$

จะได้ขนาดของ NMOS แต่ละตัวคือ

$$\left(\frac{W}{L}\right)_{25} = \left(\frac{W}{L}\right)_{26} = \left(\frac{W}{L}\right)_{30} = \left(\frac{W}{L}\right)_{32} = \left(\frac{W}{L}\right)_{35} = \frac{I_D}{k_n(V_{GS} - V_{TH})^2} = \frac{2\mu}{35\mu(0.2)^2} = \frac{4.3}{3} \quad (3.50)$$

$$\left(\frac{W}{L}\right)_{31} = \frac{4\mu}{35\mu(0.2)^2} = \frac{8.6}{3} \quad (3.51)$$

และขนาดของ PMOS แต่ละตัวคือ

$$\left(\frac{W}{L}\right)_{27} = \left(\frac{W}{L}\right)_{28} = \left(\frac{W}{L}\right)_{29} = \left(\frac{W}{L}\right)_{33} = \left(\frac{W}{L}\right)_{34} = \frac{I_D}{k_p(V_{GS} - V_{TH})^2} = \frac{2\mu}{11.87\mu(0.2)^2} = \frac{12.6}{3} \quad (3.52)$$

และจากสมการที่ 3.28 และ 3.29 จะได้

$$\begin{aligned} r_o &\approx r_{o27}(g_{m27})r_{o28} \\ &= \left(\frac{V_E L_{27}}{I_{D,27}}\right) \left(\frac{2I_{D,27}}{V_{GS,27} - V_{TH}}\right) \left(\frac{V_E L_{28}}{I_{D,28}}\right) \\ &= \left(\frac{380 \cdot 3}{1\mu}\right) \left(\frac{2 \cdot 1\mu}{0.2}\right) \left(\frac{380 \cdot 3}{1\mu}\right) = 13.07\Omega \end{aligned} \quad (3.53)$$

ซึ่งจะได้อัตราขยาย

$$g_m r_o = (10\mu)(13.07) = 130M \quad (3.54)$$

อย่างไรก็ดีค่าอัตราขยายที่คำนวณได้ค่ามากนี้ อาจเป็นผลมาจากค่า  $r_o$  ที่มากเกินไปด้วย แต่เราอาจพอสรุปได้ว่าออปแอมป์นี้มีอัตราขยายสูงและมีความเร็วสูงเนื่องจากไม่มีตัวเก็บประจุชดเชยในวงจร

• วงจรอินเวอร์เตอร์ขาออก (Output Inverter)

สัญญาณที่ออกจากออปแอมป์ที่ออกแบบไว้ข้างต้นจะมีแรงดันสูงในช่วงที่แรงดันคร่อมตัวเก็บประจุน้อยกว่าแรงดันอ้างอิง คือ ช่วงเวลา  $T_1+T_2$  อย่างไรก็ตามขนาดสัญญาณจะสูงเพียงพอที่จะขับเคลื่อนทรานซิสเตอร์ M15 เท่านั้น ดังนั้นจะต้องมีวงจรบัฟเฟอร์ ซึ่งในที่นี้จะใช้วงจรอินเวอร์เตอร์แทน เพื่อให้สัญญาณดังกล่าวมีขนาดสูงเพียงพอที่จะนำไปใช้ร่วมกับวงจรในส่วนดิจิทัล

วงจรอินเวอร์เตอร์จะใช้กระแสไม่มาก เนื่องจากใช้เพื่อขับแรงดันที่ขาเกตของทรานซิสเตอร์ของสเตจถัดไปซึ่งเป็นโหลดตัวเก็บประจุเท่านั้น ในที่นี้จะเลือกกระแสไบอัส ประมาณ  $0.5 \mu\text{A}$  ซึ่งทำให้ได้  $\left(\frac{W}{L}\right)_{pmos} = \frac{3}{3}$  และ เลือก

$$\text{ขนาด } \left(\frac{W}{L}\right)_{nmos} = \frac{3}{3}$$

ตารางที่ 3.3 ขนาดและคุณสมบัติของทรานซิสเตอร์ แต่ละตัวที่ใช้ในวงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัล

ส่วนของวงจร	ทรานซิสเตอร์	ชนิด	ขนาด (W/L)
สวิตช์ (ใน 1 ตัว)	MN	NMOS	3/3
	MP	PMOS	9/3
ออปแอมป์	M25, M26, M30, M32, M35	NMOS	4.3/3
	M31	NMOS	8.6/3
	M27, M28, M29, M33, M34	PMOS	12.6/3
	M15	NMOS	5/1
อินเวอร์เตอร์	M16, M19, M22	NMOS	3/3
	M17, M18, M20, M21, M23, M24	PMOS	3/3
วงจรสร้างแรงดัน อ้างอิง (1.47 V)	M38	NMOS	3.6/3
	M36, M37	PMOS	12.6/3

### 3.5 วงจรปรับเทียบกระแสออฟเซตและอัตราขยายของหัววัด(Offset&Gain Calibration Circuits)

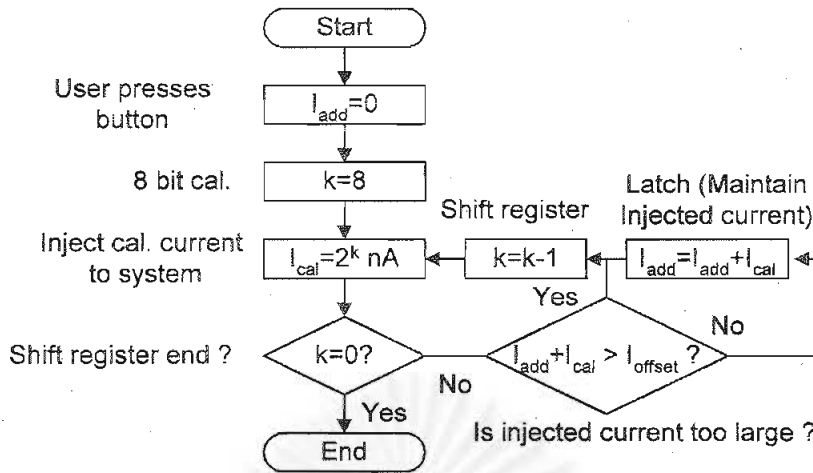
จากหัวข้อที่ 2.5 ในบทที่ 2 ได้กล่าวถึงความจำเป็นของระบบปรับเทียบของหัววัด โดยเมื่อมีการเปลี่ยนหัววัดใหม่หรือ เมื่อมีการใช้หัววัดไปเป็นเวลานานจะต้องปรับเทียบระบบวัดกับสารละลายความเข้มข้นมาตรฐาน เพื่อให้ผลการวัดที่ได้มีความแม่นยำ วงจรปรับเทียบจึงมีความสำคัญต่อความแม่นยำโดยรวมของระบบมาก

#### 3.5.1 หลักการทำงานทั่วไป

วงจรปรับเทียบกระแสออฟเซตและวงจรปรับเทียบอัตราขยายจะเริ่มทำงานเมื่อผู้ใช้กดปุ่มปรับเทียบดังกล่าว โดยมีขั้นตอนการทำงานเหมือนกันคือ

1. ตรวจสอบว่าระบบมีกระแสออฟเซต หรือ อัตราขยาย อยู่ในช่วงที่ยอมรับได้หรือไม่
2. ถ้าค่าที่ได้ในข้อ 1 ไม่อยู่ในช่วงที่ยอมรับได้ วงจรจะทำการหาที่ "จ่ายหรือดึงกระแส" ที่มีค่าเหมาะสมเข้าไปในระบบเพื่อปรับค่าดังกล่าวให้เหมาะสม ดังสมการที่ 2.8 ในบทที่ 2 หัวข้อ 2.6

โดยจะวนรอบทำขั้นตอนที่ 1 และ 2 ซ้ำตามจำนวนครั้งที่ออกแบบไว้ ซึ่งกระบวนการดังกล่าวจะใช้วิธีที่เรียกว่า Binary Search ซึ่งแสดงได้ดัง Block Diagram ในรูปที่ 3.17



รูปที่ 3.17 Block Diagram แสดงการควบคุมการปรับเทียบด้วยกระบวนการ Binary Search

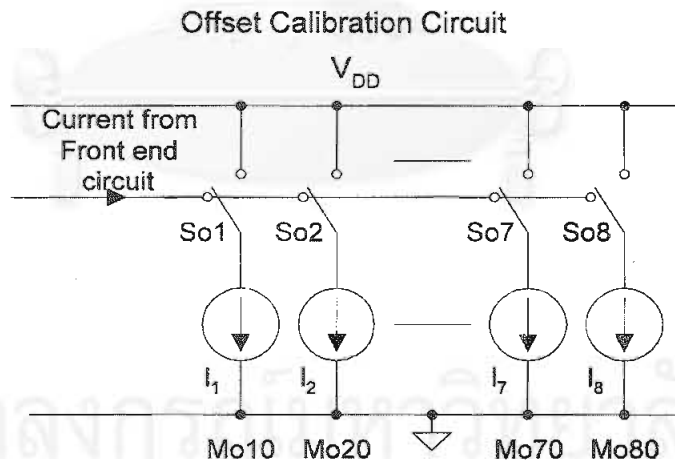
### 3.5.2 วงจรปรับเทียบกระแสออฟเซต (Offset Calibration Circuit)

วงจรปรับเทียบออฟเซตจะประกอบด้วย 2 ส่วน คือ ส่วนของวงจรดึงกระแสซึ่งเป็นวงจรแอนะล็อกทำหน้าที่ดึงกระแสที่เหมาะสมออกจากวงจรวัดหลัก และส่วนของวงจรควบคุมการดึงกระแสดังกล่าวซึ่งเป็นวงจรดิจิทัลทำหน้าที่ควบคุมกระบวนการปรับเทียบทั้งหมด

#### 1. ส่วนของวงจรดึงกระแส

##### - หลักการทำงาน

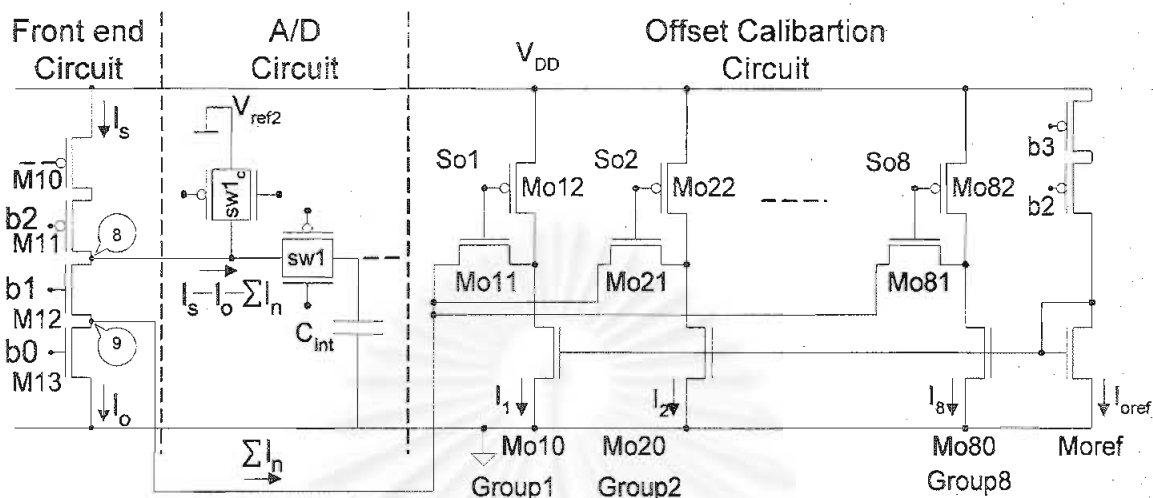
ส่วนของวงจรดึงกระแสสามารถแสดงได้ดังรูปที่ 3.18 และ 3.19 ซึ่งประกอบด้วยแหล่งกระแสอุดมคติ 8 ชุดคือ Mo10 ถึง Mo80 ที่ให้กระแสค่า  $I_1$  ถึง  $I_8$  ตามลำดับ และสวิตช์ So1 ถึง So8 ที่ทำหน้าที่เลือกแหล่งของการดึงกระแส



รูปที่ 3.18 ส่วนของวงจรดึงกระแสแทนด้วยแหล่งกระแสอุดมคติ

แหล่งกระแสและสวิตช์แบบอุดมคติในวงจรรูปที่ 3.18 สามารถแทนได้ด้วยทรานซิสเตอร์ดังแสดงในรูปที่ 3.19 โดยวงจรทางด้านซ้ายของรูปที่ 3.19 คือ วงจรรับกระแสจากหัววัดหรือวงจรส่วนหน้า (Front-end Circuit) เฉพาะส่วนที่เป็นบัฟเฟอร์ซึ่งประกอบด้วย M10, M11, M12 และ M13 กระแสจากวงจรส่วนหน้า ( $I_s$ ) จะถูกส่งผ่านไปยังวงจร ADC ผ่านทาง โนด 8 แต่เราสามารถที่จะเพิ่มหรือลดกระแสนี้ได้ โดยการปรับแรงดัน  $b_0$  ที่ใช้ไบอัส M13 (ปรับ  $I_0$ ) หรือโดย

การเพิ่มวงจรซึ่งทำหน้าที่ดึงกระแสออกจาก โหนด 9 (ปรับ  $\Sigma I_n$ ) ซึ่งในที่นี้จะใช้วิธีหลัง และกระแสที่ดึงออกมานี้จะหักจากกระแสที่มาจากวงจรส่วนหน้าโดยตรง ดังนั้นถ้าสามารถปรับ  $\Sigma I_n$  ได้ จึง สามารถปรับกระแสออฟเซตได้



รูปที่ 3.19 วงจรปรับเทียบกระแสออฟเซตในส่วนวงจรดึงกระแส

วงจรทางด้านขวาของรูปที่ 3.19 คือ วงจรปรับเทียบออฟเซตซึ่งทำหน้าที่ดึงกระแสค่าต่างๆ จากวงจรหลัก โดยประกอบด้วยวงจรที่ทำหน้าที่ดึงกระแส 8 ชุด ชุดที่ 1 คือ ประกอบด้วย Mo10, Mo11 และ Mo12 โดย Mo10 จะทำหน้าที่เหมือนแหล่งจ่ายกระแส และมี Mo11 และ Mo12 เป็นสวิตช์เลือกแหล่งกระแส Mo10 จะดึงกระแสจากโหนดใด ซึ่งแบ่งเป็น 2 กรณี คือ

$V(So1) \text{ Low}$  : Mo11 จะ Off และ Mo12 จะ On ดังนั้น Mo10 จะดึงกระแสจากโหนด  $V_{DD}$

$V(So1) \text{ Hi}$  : Mo11 จะ On และ Mo12 จะ Off ดังนั้น Mo10 จะดึงกระแสจากโหนด 9

โดยวงจรที่ทำหน้าที่ดึงกระแสในชุดที่ 2 จะมีส่วนประกอบต่างๆ และการทำงานคล้ายกับวงจรในชุดแรก แต่ขนาด (W/L) ของวงจรในชุดที่ 2 จะเป็นครึ่งหนึ่งของวงจรในชุดแรก ซึ่งทำให้ดึงกระแสได้ครึ่งหนึ่งด้วย และ วงจรในชุดต่อไปก็จะดึงกระแสได้เป็นครึ่งหนึ่งของวงจรในชุดก่อน

#### - การออกแบบ

- **ทรานซิสเตอร์ซึ่งทำหน้าที่เป็นแหล่งจ่ายกระแส ( $Mox0$  ;  $x=1...8$ )**

จากลักษณะสมบัติของหัววัดในหัวข้อที่ 2.1 หัววัดจะมีกระแสออฟเซตอยู่ในช่วง  $\pm 20$  nA และต้องออกแบบให้วงจรสามารถปรับเทียบเพื่อชดเชยค่ากระแสออฟเซตได้ละเอียดถึง 1nA ในที่นี้จะออกแบบเพื่อให้วงจรสามารถชดเชยกระแสได้ถึง 255 nA เนื่องจากกระแสออฟเซตนอกจากจะเกิดจากหัววัดแล้วยังสามารถเกิดจากตัววงจรเอง และ จะออกแบบให้มีความละเอียดในการปรับเทียบ 1nA ตามข้อกำหนด

นอกจากนี้เมื่อไม่มีกระแสจากหัววัด ( $I_s=0$  nA) จะออกแบบ ให้  $I_{D,M13}$  มีขนาดน้อยกว่า  $I_{D,M10}$  (ดูรูปที่ 3.19) ประมาณ 40 nA เพื่อเป็นการยืนยันว่า  $\Sigma I_n$  จะมีค่าเป็นบวกเสมอ เพราะว่าวงจรชดเชยกระแสออฟเซตสามารถจ่ายกระแส  $\Sigma I_n$  ที่เป็นค่าบวกได้เท่านั้น

เนื่องจากทรานซิสเตอร์ที่ออกแบบต้องให้กระแสที่ลดลงแบบไบนารี ดังนั้นจะมีขนาดเรียงกันแบบไบนารีด้วย ซึ่งในกรณีนี้เลือก Channel length ( $L$ ) =  $3\mu\text{m}$  เพื่อให้ มี  $r_o$  ค่าสูงจะได้ขนาด  $W$  ของทรานซิสเตอร์ดังตารางที่ 3.4

ตารางที่ 3.4 ขนาดของทรานซิสเตอร์ที่ใช้ในวงจรปรับเทียบออฟเซตในส่วนวงจรจ่ายกระแส

ทรานซิสเตอร์	Mo10	Mo20	Mo30	Mo40	Mo50	Mo60	Mo70	Mo80
In (nA)	128	64	32	16	8	4	2	1
W ( $\mu\text{m}$ )	386	192	96	48	24	12	6	3

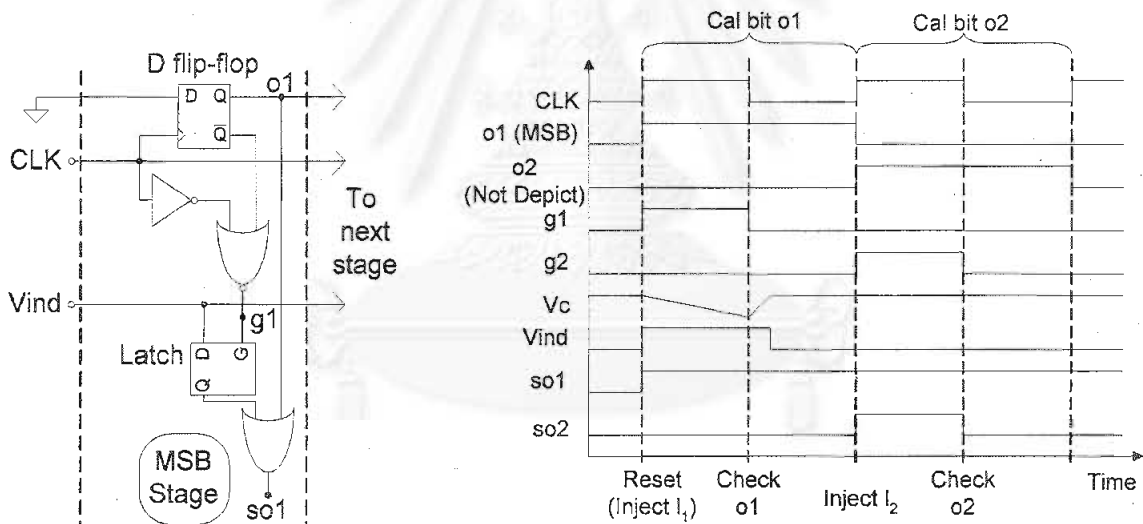
จะเห็นว่า Mo10 และ Mo20 มีขนาดใหญ่ และ ทำให้เปลืองพื้นที่ในการเขียน Layout ดังนั้นอาจจะสร้างแรงดันอ้างอิง อีกชุดหนึ่ง สำหรับ Mo10 และ Mo20 โดยเฉพาะ ทำให้สามารถใช้ Mo10 และ Mo20 ที่มีขนาดเล็กลงได้

๑ ทรานซิสเตอร์ซึ่งทำหน้าที่เป็นสวิตช์ ( $Mox1 : x=1...8$ )

สวิตช์ที่ใช้ทุกตัวจะมีขนาดเท่ากันคือ  $\left(\frac{W}{L}\right) = \frac{5}{0.7}$  โดยออกแบบให้มีขนาดเล็กเพื่อลดพื้นที่ในเขียน Layout

2. ส่วนของวงจรควบคุมการดึงกระแส

วงจรควบคุมการดึงกระแสเป็นวงจรดิจิทัล ทำหน้าที่ในการหาค่ากระแสที่เหมาะสมเพื่อชดเชยกระแสออฟเซต โดยทำหน้าที่ในการตัดสินใจดังแสดงใน Block Diagram รูปที่ 3.17 เพื่อหาค่ากระแสที่เหมาะสมด้วยวิธีการ Binary search



รูปที่ 3.20 วงจรปรับเทียบกระแสออฟเซตในส่วนวงจรควบคุมการจ่ายกระแสและ Timing Diagram

รูปที่ 3.20 แสดงเฉพาะส่วนของวงจรควบคุม MSB เพียง 1 บิตจากทั้งหมด 8 บิตที่ต่ออนุกรมกัน โดย สัญญาณออก o1 จาก D flip-flop ของบิตที่ 1 จะเป็นสัญญาณเข้าของ D flip-flop ของบิตที่ 2 ซึ่ง D flip flop ทั้งหมด 8 ตัวนี้จะต่อกันเป็นวงจร Shift register และทุกๆ ตัวจะใช้สัญญาณ CLK และ Vind ร่วมกัน

- หลักการทำงานและการออกแบบ

- การปรับเทียบบิตที่ 1 (MSB)

ขั้นตอนที่ 1. จากรูปที่ 3.20 เมื่อผู้ให้กดปุ่มปรับเทียบออฟเซต จะเป็นการพรีเซต D flip-flop ให้สัญญาณ o1 เป็น Hi (แต่สัญญาณ o2..o8 จะถูกพรีเซตให้เป็น Low) ทำให้สัญญาณควบคุมสวิตช์ So1 มีค่า Hi ดังนั้น NMOS

Mo11 ซึ่งทำหน้าที่เป็นสวิตช์ จะ On และ PMOS Mo12 จะ Off กระแสค่า  $I_n(n=1) = 128 \text{ nA}$  ที่สร้างโดย NMOS Mo10 จะถูกดึงออกจากวงจรวัดผ่านทางโนด 9 ซึ่งเป็นการเริ่มชดเชยกระแสออฟเซตในบิตแรก

ขั้นตอนที่ 2. ในกรณีที่กระแสค่า  $128 \text{ nA}$  นี้น้อยกว่าค่ากระแส ออฟเซตของวงจร จะได้ว่า

$$I_o + I_1 < I_s \Rightarrow \Delta I_C = I_s - (I_o + I_1) > 0 \quad (3.55)$$

กระแสค่า  $\Delta I_C$  จะไปอัดประจุแก่ตัวเก็บประจุ ทำให้เกิดการอินทิเกรตขึ้น โดยแรงดันคร่อมตัวเก็บประจุ ( $V_c$ ) จะเป็นรูปสามเหลี่ยม ซึ่งจะทำให้ได้แรงดันที่จุด Vind (ดูวงจรในรูปที่ 3.14) เป็นรูปพัลส์ที่มีความกว้างเท่ากับเวลาที่มีการอินทิเกรตขึ้นและลง ( $T_1 + T_2$ ) จะสังเกตว่า ถ้ามีการอินทิเกรตเกิดขึ้นไม่ว่าจะ เกิดจากกระแส  $\Delta I_C$  ค่ามากหรือน้อย ก็ตามจะทำให้ที่เวลาครึ่งคาบของการอินทิเกรต (รอยต่อระหว่าง  $T_1$  และ  $T_2$ ) Vind มีค่าเป็น Hi

ขั้นตอนที่ 3. จากรูปที่ 3.20 สัญญาณ g1 จะทำ Enable ให้สัญญาณจาก Vind ผ่าน Latch ไม่ได้ เฉพาะช่วงเวลา  $T_1$  ดังนั้น เมื่อหมดคาบการอินทิเกรต สัญญาณที่ค้างอยู่ที่ Latch คือสัญญาณจาก Vind ที่เวลารอยต่อระหว่าง  $T_1$  และ  $T_2$  นั่นเอง

ขั้นตอนที่ 4. จากผลในข้อ 2. และ ข้อ 3. ข้างต้นจะได้ว่า ในกรณีที่  $\Delta I_C > 0$  และ เกิดการอินทิเกรต สัญญาณออก Latch จะ On และสัญญาณ So1 จะมีค่าเป็น Lo ต่อไปแม้ว่าจะหมดช่วงเวลาปรับเทียบบิตที่ 1 ( $T_3$ ) ไปแล้วก็ตาม

ซึ่งจะสรุปการทำงานของวงจรได้ว่า ถ้ายังจ่ายกระแสไปหักล้างกระแสออฟเซตไม่พอก็ให้คงจ่ายกระแส นั้นไว้ และ เริ่มทำงานในบิตต่อไปเพื่อจ่ายกระแสค่ามากขึ้นและตรวจสอบว่า จ่ายกระแสได้พอกับกระแสออฟเซตหรือไม่

#### - การปรับเทียบ บิตที่ 2

ขั้นตอนที่ 1. เมื่อสัญญาณนาฬิกาผ่านไป 1 คาบ สัญญาณ o1 จะเป็น Lo สัญญาณ o2 จะเริ่มเป็น Hi ตามการทำงานของ Shift register และ So2 ก็จะมีค่าเป็น Lo เช่นเดียวกับ So1 ที่เป็น Lo ค้างอยู่เนื่องมาจากการปรับเทียบในบิตแรก ดังนั้นกระแส  $I_1 + I_2 = 128 \text{ nA} + 64 \text{ nA} = 192 \text{ nA}$  จะถูกดึงจากวงจรหลัก

ขั้นตอนที่ 2. จะเกิดการเปรียบเทียบค่ากระแสรวมที่จ่าย  $192 \text{ nA}$  กับค่ากระแสออฟเซต ซึ่งจะได้ว่า

$$I_o + I_1 + I_2 > I_s \Rightarrow \Delta I_C = I_s - (I_o + I_1 + I_2) < 0 \quad (3.56)$$

ซึ่งจะเกิดการอัดประจุแก่ตัวเก็บประจุเล็กน้อย ก่อนที่ออฟแอมป์ซึ่งทำหน้าที่เป็นตัวจำกัดแรงดันจะให้แรงดันขาออกค่าหนึ่งไปควบคุมทรานซิสเตอร์ M15 (ดูรูปที่ 3.14) ทำให้กระแสที่ไปประจุตัวเก็บประจุไหลลงโนด  $V_{\text{GND}}$  แทน เมื่อไม่เกิดการอินทิเกรต แรงดันที่จุด Vind จะ เป็น Lo ตลอดช่วงที่มีการปรับเทียบบิตที่ 2 ซึ่ง โดยมีการทำงานที่คล้ายกับการทำงานในบิตที่ 1 และจะได้ข้อสรุปว่า สัญญาณที่ออกจาก Latch ของบิตที่ 2 จะ off ตลอดไป ซึ่งทำให้เมื่อหมดคาบการอินทิเกรต แรงดัน So2 จะมีค่าเป็น Lo

ขั้นตอนที่ 3 ทรานซิสเตอร์ Mo21 ซึ่งทำหน้าที่เป็นสวิตช์ จะ Off และทรานซิสเตอร์ Mo22 จะ On กระแสค่า  $I_2 = 64 \text{ nA}$  ที่สร้างโดย Mo20 จะถูกดึงออกจากโนด  $V_{\text{DD}}$  แทนที่จะดึงจากวงจรวัดหลัก

การปรับเทียบในบิตต่อไป ก็คล้ายกับการปรับเทียบในบิตที่ 1 และ 2 โดยขึ้นกับผลรวมของกระแสปรับเทียบที่ดึงออกจากระบบว่ามีค่ามากหรือน้อยกว่ากระแสออฟเซตของระบบ เมื่อวงจรปรับเทียบกระแสออฟเซตทำงานครบทั้ง 8 บิตแล้ว จะได้ว่า

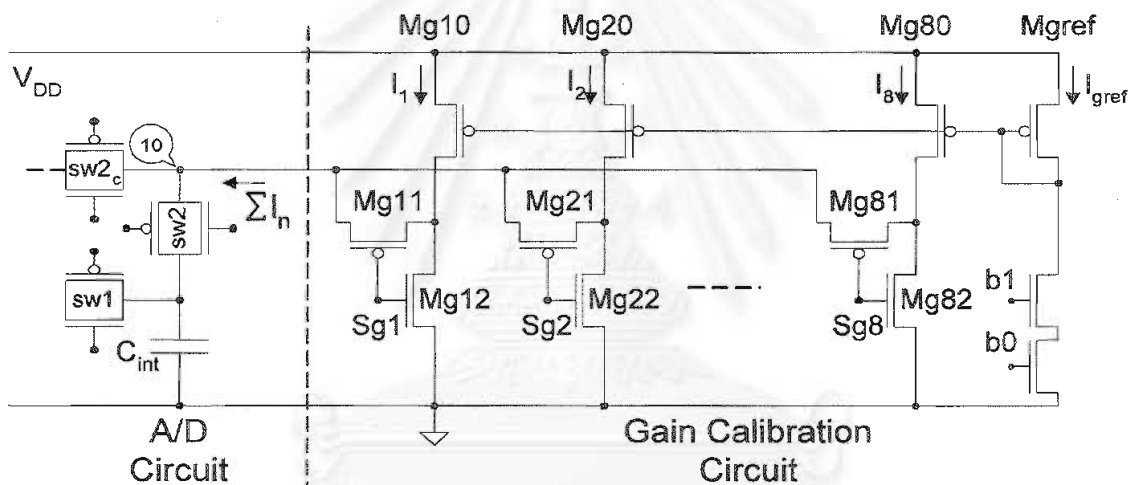
$$\left( I_o + \sum_{n=1}^8 I_n \right) - I_s < \pm 1 \text{ nA} \quad (3.57)$$

ซึ่งเป็นไปตามความละเอียดกระแส LSB ตามที่กำหนดไว้

### 3.5.3 วงจรปรับเทียบอัตราขยาย (Gain Calibration Circuit)

วงจรปรับเทียบอัตราขยายจะคล้ายกับวงจรปรับเทียบออฟเซต โดยประกอบด้วย 2 ส่วน คือ ส่วนของวงจรจ่ายกระแสและส่วนของวงจรควบคุมการจ่ายกระแส

#### 1. ส่วนของวงจรจ่ายกระแส



รูปที่ 3.21 วงจรปรับเทียบอัตราขยายในส่วนวงจรจ่ายกระแส

#### - หลักการทำงาน

วงจรทางซ้ายของรูปที่ 3.21 คือบางส่วนของวงจร A/D ซึ่งเมื่อเทียบกับวงจร A/D ทั้งวงจรในรูปที่ 3.14 แล้ว จะเห็นว่า ทหรานซิสเตอร์ M14 ซึ่งทำหน้าที่จ่ายกระแสในการคายประจุ ( $I_{ref}$ ) จะถูกแทนที่ด้วยส่วนของวงจรจ่ายกระแสของวงจรปรับเทียบอัตราขยาย

การเปลี่ยนกระแส  $\sum I_n$  หรือ  $I_{ref}$  ก็ คือการปรับเทียบอัตราขยายของวงจรซึ่งเป็นไปตามสมการที่ 2.8 วงจรซึ่งทำหน้าที่จ่ายกระแส  $I_n$  จะมีลักษณะคล้ายกับวงจรดึงกระแสที่ใช้ในวงจรปรับเทียบออฟเซต แต่จะใช้ PMOS เป็นแหล่งจ่ายกระแสแทน NMOS ซึ่งเดิมใช้ดึงกระแส และสวิตช์ ซึ่งในที่นี้ใช้ PMOS เป็นสวิตช์จะเป็นแบบ Active Low กล่าวคือ เมื่อ Sg1 เป็น Low กระแสจากวงจรจ่ายกระแส จึงจะจ่ายกระแสเข้าไปในวงจร A/D

#### - การออกแบบ

การคำนวณความละเอียดและขนาดของทหรานซิสเตอร์ของวงจรปรับเทียบอัตราขยายจะซับซ้อนกว่าวงจรปรับเทียบกระแสออฟเซต เนื่องจากในขณะที่ทั้งการปรับเทียบกระแสออฟเซตและอัตราขยายใช้วิธีบวกกระแสเข้าไปกับ

กระแสที่มีอยู่เดิม พจน์ของกระแสออฟเซตจะอยู่เป็นตัวเลขของสมการที่ 2.8 ดังนั้นการชดเชยกระแส 1 nA จะเท่ากับ ความละเอียด 1 nA แต่พจน์ของกระแสที่ใช้ปรับเทียบอัตราขยายจะอยู่เป็นตัวเลขของสมการที่ 2.8 ดังนั้นการชดเชย กระแส 1 nA จึงไม่เท่ากับ ความละเอียด 1 nA แต่สามารถคำนวณได้โดย

ในการออกแบบจะให้ค่าที่แสดงบนจอแบบผลึกเหลวมีค่าสูงสุดเป็นตัวเลข 500 ซึ่งเกิดเมื่อค่าเวลาที่ใช้ในการ คายประจุสูงสุด  $T_{2,MAX} = T_1 = 1 \text{ ms}$  ดังนั้นจะได้ว่าในขณะที่ปรับเทียบอัตราขยายโดยการนำหัววัดไปจุ่มในสารละลาย ความเข้มข้น 100 mg/dl ซึ่งต้องให้ระบบผลบนจอแบบผลึกเหลวเป็นตัวเลข 100 นั้น จะใช้เวลาในการคายประจุเป็น

$$T_2 = \frac{100}{500} \cdot 1 \text{ ms} = 200 \mu\text{s} \quad (3.58)$$

ในกรณีที่ยอมให้เกิดความความผิดพลาดได้  $\pm 1\%$  จะได้

$$T_2 = [202 \mu\text{s}, 198 \mu\text{s}] \quad (3.59)$$

ดังนั้นไม่ว่าความไวของหัววัดจะเปลี่ยนไปอย่างไร ต้องออกแบบวงจรปรับเทียบอัตราขยายให้ค่ากระแสที่ใช้ในการคาย ประจุ ( $I_{ref}$ ) ทำให้สมการที่ 3.61 เป็นจริงเสมอ ซึ่งจากสมการที่ 2.7 จะได้ว่า

$$I_{ref} = \frac{T_1}{T_2} \cdot I_S = \left[ \frac{1 \text{ m}}{202 \mu}, \frac{1 \text{ m}}{198 \mu} \right] \cdot I_S \quad (3.60)$$

$$= [4.9505, 5.0505] \cdot I_S \quad (3.61)$$

กรณีที่ความไวของหัววัดเป็น 5 nA/ (mg/dl) ในขณะที่จุ่มหัววัดลงในสารละลายความเข้มข้น 100 mg/dl จะได้

$$I_S = 500 \text{ nA} \Rightarrow I_{ref} = [2475 \text{ nA}, 2525 \text{ nA}] : \text{resolution } 50 \text{ nA} \quad (3.62)$$

กรณีที่ความไวของหัววัดเป็น 0.5 nA/ (mg/dl) ในขณะที่จุ่มหัววัดลงในสารละลายความเข้มข้น 100 mg/dl จะได้

$$I_S = 50 \text{ nA} \Rightarrow I_{ref} = [247.5 \text{ nA}, 252.5 \text{ nA}] : \text{resolution } 5 \text{ nA} \quad (3.63)$$

ดังนั้นช่วงกระแสที่วงจรต้องสามารถจ่ายได้คือ

$$I_{ref,span} = I_{ref,MAX} - I_{ref,MIN} = 2525 - 247.5 \text{ nA} = 2278 \text{ nA}, \text{ resolution } 5 \text{ nA} \quad (3.64)$$

นั่นคือ ในกรณีที่ใช้แหล่งกระแสที่มีค่าเรียงกันแบบไบนารี (1nA, 2nA, 4nA .....  $2^n$  nA ; n = จำนวนเต็ม) จะต้องใช้ วงจรปรับเทียบจำนวน

$$n = \log_2 \frac{2278}{5} = \log_2 456 = 8.83 \Rightarrow 9 \text{ bit} \quad (3.65)$$



- ทรานซิสเตอร์ซึ่งทำหน้าที่เป็นแหล่งจ่ายกระแส (Mg<sub>x0</sub> ; x=1...10)

จากข้อมูลการคำนวณข้างต้น จะออกแบบทรานซิสเตอร์ให้มีขนาดดังแสดงในตารางที่ 3.5 ซึ่งในกรณีนี้เลือก Channel length = 3  $\mu\text{m}$  เพื่อให้มี  $r_o$  ค่าสูงจะได้ว่า

ตารางที่ 3.5 ขนาดของทรานซิสเตอร์ที่ใช้ในวงจรปรับเทียบอัตราขยายในส่วนวงจรจ่ายกระแส

ทรานซิสเตอร์	Mg10	Mg20	Mg30	Mg40	Mg50	Mg60	Mg70	Mg80	Mg90
In (nA)	2048	1024	512	256	128	64	32	16	8
W ( $\mu\text{m}$ )	24	12	6	3	48	24	12	6	3

เนื่องจากถ้าให้ขนาดทรานซิสเตอร์ทุกตัวเรียงกันแบบไบนารี Mg10 ถึง Mg40 จะมีขนาดใหญ่มาก ดังนั้นในที่นี้จึงออกแบบให้ Mg10 ถึง Mg40 ใช้กระแสอ้างอิงจากค่าๆ หนึ่ง และ Mg50 ถึง Mg90 ใช้กระแสอ้างอิงจากค่าอีกค่าหนึ่ง

- ทรานซิสเตอร์ซึ่งทำหน้าที่เป็นสวิตช์ (Mg<sub>x1</sub> ; x=1...9)

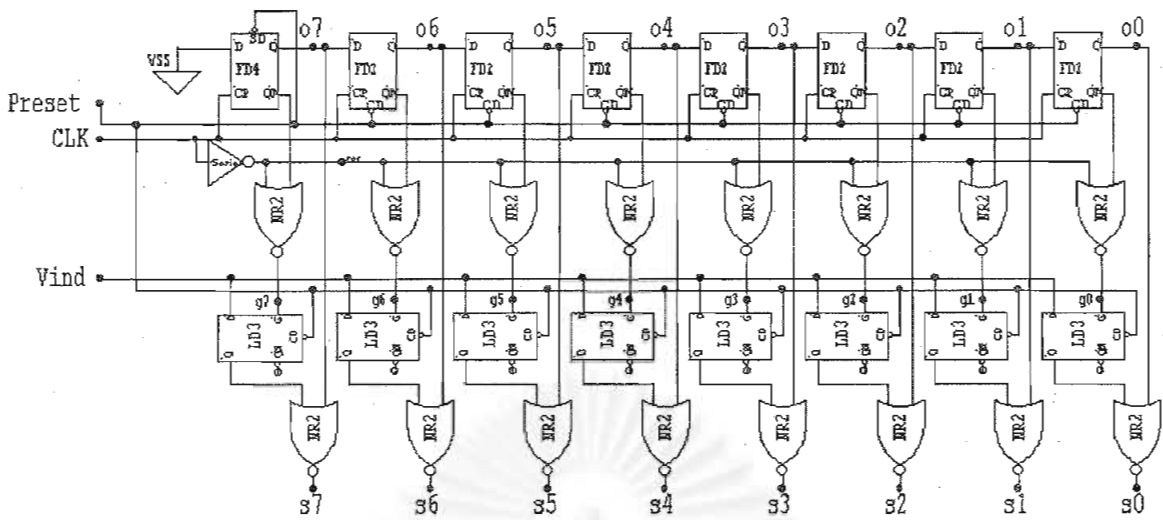
สวิตช์ที่ใช้ทุกตัวจะมีขนาดเท่ากันคือ  $\left(\frac{W}{L}\right) = \frac{5}{0.7}$  โดยออกแบบให้มีขนาดเล็กเพื่อลดพื้นที่ในเขียน Layout

## 2. ส่วนของวงจรควบคุมการจ่ายกระแส

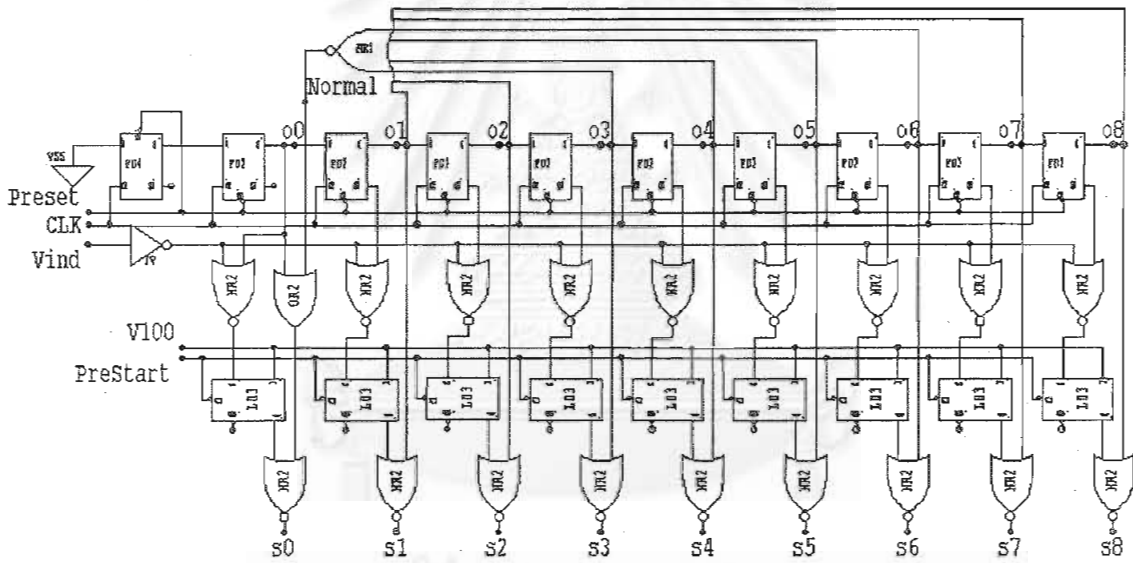
วงจรควบคุมการจ่ายกระแสเป็นวงจรดิจิทัลทำหน้าที่ควบคุมสวิตช์ข้างต้นให้จ่ายกระแสเข้าสู่วงจรแปลงผันสัญญาณและแอมพลิฟายเออร์เพื่อใช้ในการคายประจุแก๊วตัวเก็บประจุ วงจรจะมีลักษณะและการทำงานคล้ายวงจรที่ใช้ในการปรับเทียบกระแสออฟเซต กล่าวคือ จะประกอบด้วย D flip-flop 10 บิต ที่ต่อเรียงกันเป็นวงจร Shift register

ส่วนที่ต่างจากวงจรควบคุมการจ่ายกระแสออฟเซตคือ ก่อนที่จะมีการปรับเทียบอัตราขยายวงจรจะต้องควบคุมให้บิต MSB มีค่า On เพื่อให้วงจรสามารถจ่ายกระแสได้บ้าง เนื่องจากวงจรต้องใช้ค่ากระแสคงตัวค่าหนึ่งในการคายประจุแก๊วตัวเก็บประจุ ในขณะที่มีมีการปรับเทียบออฟเซตก่อน ดังนั้นเงื่อนไขที่เพิ่มขึ้นมาเพื่อใช้ในการ On ของ MSB คือ การที่ค่าที่ Latch ไว้ทั้งหมดของส่วน Shift register ที่เป็นส่วนของวงจรปรับเทียบอัตราขยายมีค่าเป็น Lo เนื่องมาจากการกดปุ่ม Reset ก่อนที่จะมีการวัดใดๆ นั่นเอง

วงจรจะมีการทำงานเหมือนกับวงจรในส่วนควบคุมกระแสที่ใช้ในการปรับเทียบออฟเซต ซึ่งจะทำการ ควบคุมการใส่กระแสเข้าไปในระบบทีละบิตด้วยกระบวนการ Binary search โดยเริ่มจาก บิตที่ 1 ซึ่งเป็น MSB จนถึงบิตที่ 9 ซึ่งเป็น LSB ในขณะที่ทำการปรับเทียบแต่ละบิต เมื่อวงจรใส่กระแสเข้าไปในระบบ วงจรจะตรวจสอบว่าจ่ายกระแสมากเกินไปหรือไม่โดยดูจากแรงดัน ที่จุด V100 (ดูรูปที่ 3.33) ซึ่ง V100 นี้ได้จากการนำค่าในทุกๆ Segment ของจอบแบบผลึกเหลวที่อยู่เป็นหลักร้อยมาผ่านเกตแอนด์



รูปที่ 3.22 วงจรดิจิทัลที่ใช้ควบคุมการตั้งกระแสของวงจรเปรียบเทียบกระแสสองฟิวด์



รูปที่ 3.23 วงจรดิจิทัลที่ใช้ควบคุมการจ่ายกระแสของวงจรเปรียบเทียบอัตราขยาย

จุฬาลงกรณ์มหาวิทยาลัย

### 23.6 วงจรส่วนดิจิทัล (Digital Circuit)

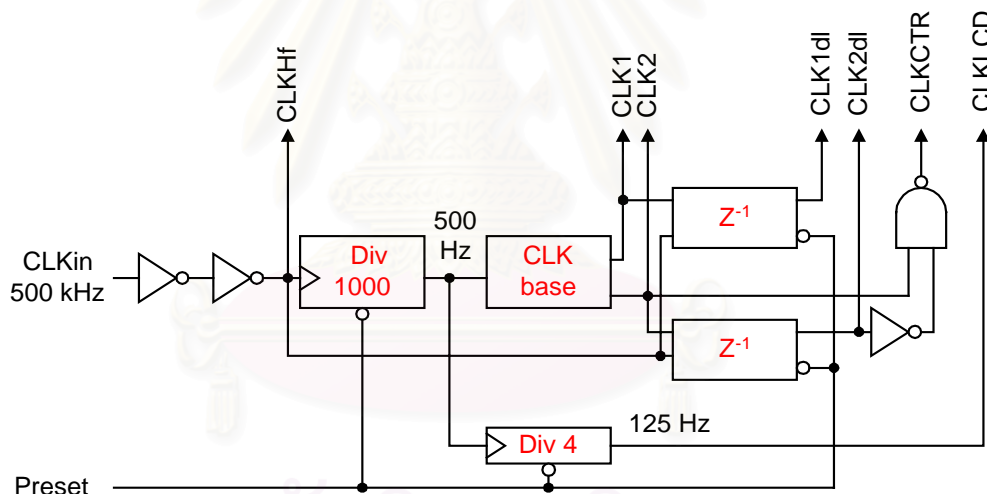
วงจรส่วนดิจิทัลทำหน้าที่นับจำนวนพัลส์แรงดันที่มาจากวงจรในส่วนแอนะล็อก จากนั้นให้สัญญาณออกเป็นสัญญาณสำหรับขับแต่ละส่วน(Segment) ของจอแบบผลึกเหลว 7 ส่วนโดยตรง โดยวงจรดิจิทัลประกอบด้วย

1. วงจรสร้างฐานเวลา (Timebase Circuit)
2. วงจรนับแบบนับ 10 (Decade Counter)
3. วงจรแปลงรหัส BCD เป็นรหัสเพื่อขับจอแบบผลึกเหลว 7 ส่วน (BCD to 7 Segment Decoder)

การออกแบบวงจรดิจิทัลทั้งหมดจะทำในระดับลจิกเกต โดยใช้ลจิกเกตที่มากับไลบรารี MTC - 23133 ของบริษัท Alcatel Microelectronics กระบวนการผลิตแบบ CMOS(NWELL) 0.7  $\mu\text{m}$  ซึ่งลจิกเกตในไลบรารีดังกล่าวประกอบด้วยเกตพื้นฐาน เช่น เกตแอนด์, เกตออร์, อินเวอร์เตอร์ ฯลฯ ฟลิปฟลอปพื้นฐาน เช่น ดี ฟลิปฟลอป, เจ-เค ฟลิปฟลอป ฯลฯ และแพตสำหรับสัญญาณเข้าและออกจากวงจร นั่นคือถ้าต้องการสร้างวงจรที่ซับซ้อนขึ้นเช่น วงจรนับ วงจรมัลติเพล็กซ์เซอร์ จะต้องสร้างจากลจิกเกตพื้นฐานดังกล่าวเอง

#### 3.6.1 วงจรสร้างฐานเวลา (Timebase Circuit)

วงจรสร้างฐานเวลาทำหน้าที่รับสัญญาณแรงดันนาฬิกาจากภายนอก ซึ่งออกแบบไว้ 500 kHz สัญญาณนี้จะ เป็นสัญญาณนาฬิกาหลักที่ใช้ในการนับความกว้างของพัลส์



รูปที่ 3.24 วงจรสร้างฐานเวลา

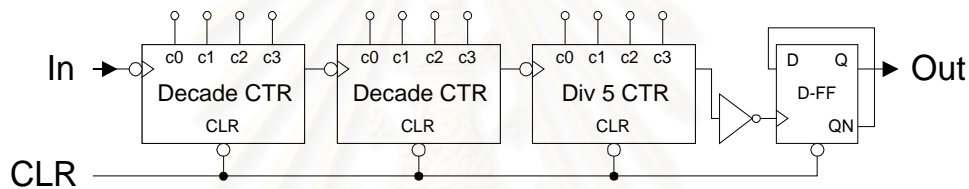
จากนั้นนำสัญญาณนาฬิกาดังกล่าวมาหารเป็นความถี่ที่ต่ำลงด้วยวงจรหาร 1000 จะได้สัญญาณนาฬิกา ความถี่ 500 Hz สัญญาณนี้จะใช้ในการควบคุมจังหวะการอินทิเกรตแรงดันคร่อมตัวเก็บประจุ ดังนั้นจำนวนสัญญาณนาฬิกาที่ใช้นับใน 1 คาบการอินทิเกรตแรงดันคร่อมตัวเก็บประจุของวงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัล คือ

$$Total\ pulse = \frac{500kHz}{500Hz} = 1000\ \text{พัลส์} \quad (3.66)$$

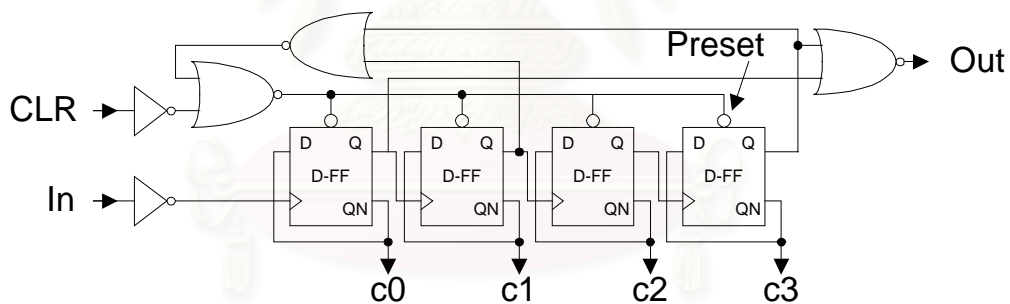
แต่การนับจำนวนพัลส์จะนับเฉพาะครึ่งคาบการอินทิเกรตในช่วงเวลาที่มีการคายประจุของตัวเก็บประจุเท่านั้น ดังนั้นจะเหลือจำนวนพัลส์ที่ใช้นับมากที่สุดเพียงครึ่งหนึ่งหรือ 500 พัลส์

ในกรณีที่เกิดความผิดพลาดอันเนื่องมาจากการนับมีค่า  $\pm 1$  พัลส์ จะได้ว่า ความผิดพลาดในการวัดอันเนื่องมาจากวงจรมับคือ  $\pm 1$  หลักของการแสดงผลในหลักหน่วยซึ่งถ้าหัววัดมีความไวเป็น 1 nA/(mg/dl) ค่านี้จะเทียบเท่ากับ ความผิดพลาดที่เกิดจากกระแส 1 nA

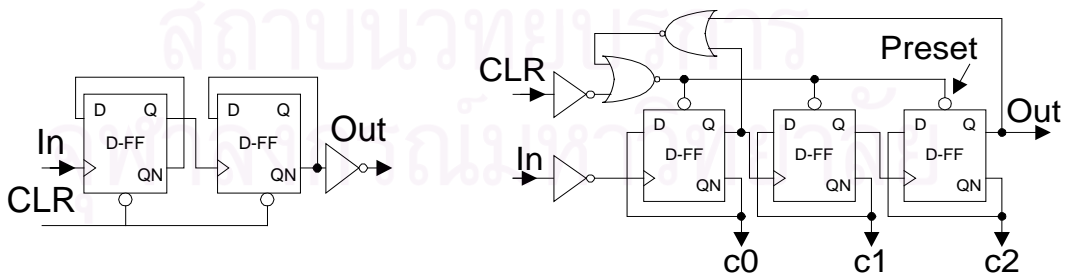
การเลือกใช้สัญญาณความถี่ 500 Hz ในการสุ่มค่ากระแสเพื่อการวัดหรือการอินทิเกรตนั้น เนื่องจากในการใช้งานจริง สัญญาณกระแสจากหัววัดจะมีการเปลี่ยนแปลงช้ามาก โดยมีค่าคงตัวของเวลาของการเปลี่ยนแปลงอยู่ในหน่วยของนาที่ จึงสามารถใช้ความถี่ค่าต่ำในการสุ่มค่าเพื่อวัดได้ ทั้งนี้การลดความถี่ให้ต่ำจะเป็นการประหยัดการกินกำลังงานของวงจรสวนดิจิทัลลง อย่างไรก็ตามเนื่องจากในวงจรปรับเทียบซึ่งต้องใช้สัญญาณความถี่ 500 Hz นี้ในการปรับเทียบกระแสออฟเซต 8 คาบ (8-bit calibration) และในการปรับเทียบอัตราขยายอีก 9 คาบ (9-bit calibration) ดังนั้นเพื่อความรวดเร็วและความถูกต้องในการปรับเทียบจึงไม่ควรใช้ความถี่ที่ต่ำมากนัก การใช้ความถี่ที่ 500 Hz ที่มีคาบเวลา 2ms เมื่อรวมเวลาในการปรับเทียบและวัด 1 ครั้งจะใช้เวลาประมาณ 20 คาบหรือ 40ms ซึ่งน้อยกว่า 0.1 % ของค่าคงตัวของเวลาของการเปลี่ยนแปลงของกระแสที่วัดซึ่งอยู่ในหน่วยของนาที่ จะทำให้เกิดความผิดพลาดน้อยกว่า 0.1 % ซึ่งอยู่ในเกณฑ์ที่ยอมรับได้



ก) วงจรหาร 1000



ข) วงจรหาร 10



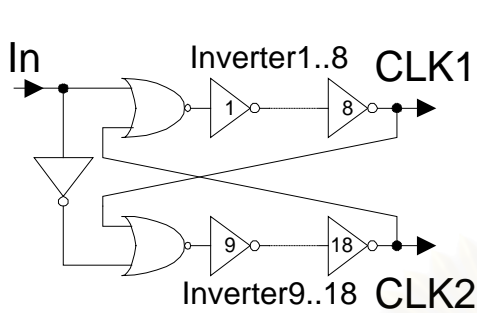
ค) วงจรหาร 4

ง) วงจรหาร 5

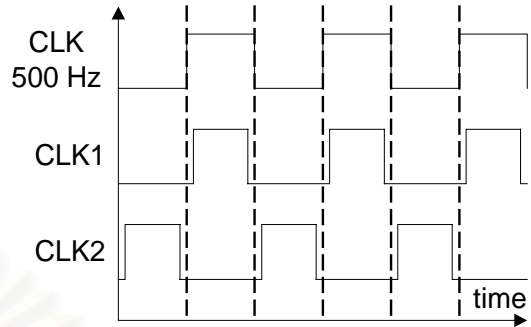
รูปที่ 3.25 วงจรหาร 1000, วงจรหาร 10, วงจรหาร 4 และวงจรหาร 5 แบบ Asynchronous

สัญญาณนาฬิกา 500 Hz ที่ออกจากวงจรหาร 1000 จะผ่านวงจร CLK Base ในรูปที่ 3.24 ซึ่งทำหน้าที่สร้างสัญญาณนาฬิกาแบบ Non-overlapping clock ชื่อ CLK1 และ CLK2 สัญญาณนาฬิกาทั้งสองดังกล่าวจะทำหน้าที่

ควบคุมการปิด-เปิดของสวิตช์ Sw1 และ Sw2 ในส่วนของวงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัล (ดูรูปที่ 3.14) และสวิตช์ดังกล่าวทำหน้าที่ควบคุมจังหวะการอัดและคายประจุให้แก่ตัวเก็บประจุที่ใช้ในการอินทิเกรต



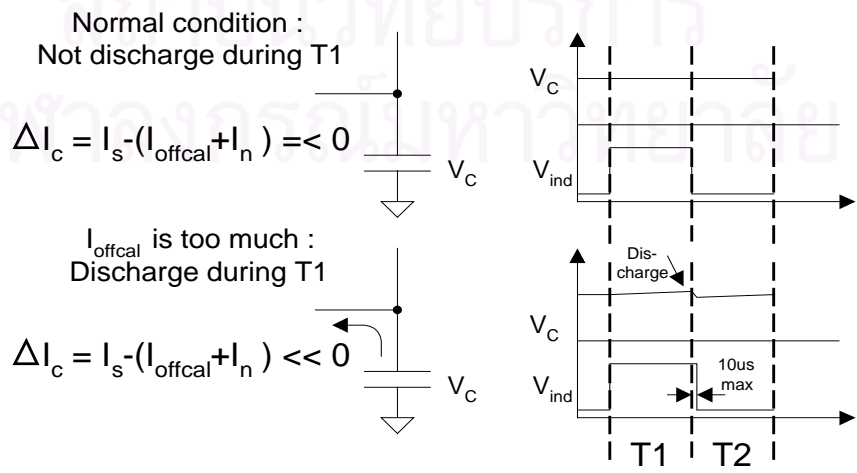
รูปที่ 3.26 วงจร CLK Base สร้างสัญญาณนาฬิกา CLK1 และ CLK 2



รูปที่ 3.27 สัญญาณนาฬิกา 500 Hz และสัญญาณ Non-overlapping Clock ที่สร้างขึ้น

อย่างไรก็ดี ระหว่างที่วงจรปรับเทียบกระแสออกฟลิตทำงานในแต่ละบิตโดยการดึงกระแสออกจากวงจรวัดหลัก ถ้าการดึงกระแสดังกล่าวทำให้กระแสทั้งหมดที่ไปอัดประจุแก่ตัวเก็บประจุมีค่าน้อยกว่าหรือเท่ากับ 0 nA แล้ว (ดูสมการที่ 3.56) จะไม่เกิดการอินทิเกรต ตามทฤษฎีแรงดัน  $V_{ind}$  ควรเป็นพัลส์ที่มีความกว้างเป็นครึ่งคาบการอินทิเกรตพอดี (มีค่า  $H_i$  เฉพาะเวลา  $T_1$  ในรูปที่ 2.7) แต่ในทางปฏิบัติช่วงเวลา  $T_1$  ในคาบที่การปรับเทียบมีการดึงกระแสปรับเทียบจากวงจรวัดหลักมาก กระแสทั้งหมดที่ปกติจะไหลไปอัดประจุตัวเก็บประจุจะไหลย้อนทางออกจากเพื่อคายตัวเก็บประจุแทน ทำให้ Sw1 ไม่สามารถปิดที่ duty cycle เป็น 50% ได้ เพราะต้องใช้เวลาในการอัดประจุแก่ตัวเก็บประจุเล็กน้อยเพื่อให้ค่ากลับมาที่ค่าอ้างอิงที่ได้กำหนดไว้ ทำให้  $V_{ind}$  มีความกว้างมากกว่าครึ่งคาบการอินทิเกรตเล็กน้อยซึ่งถือว่าเป็นออฟเซตทางเวลาในการวัด ดังแสดงในรูปที่ 3.28 ทางแก้ปัญหานี้มี 2 ทางคือ

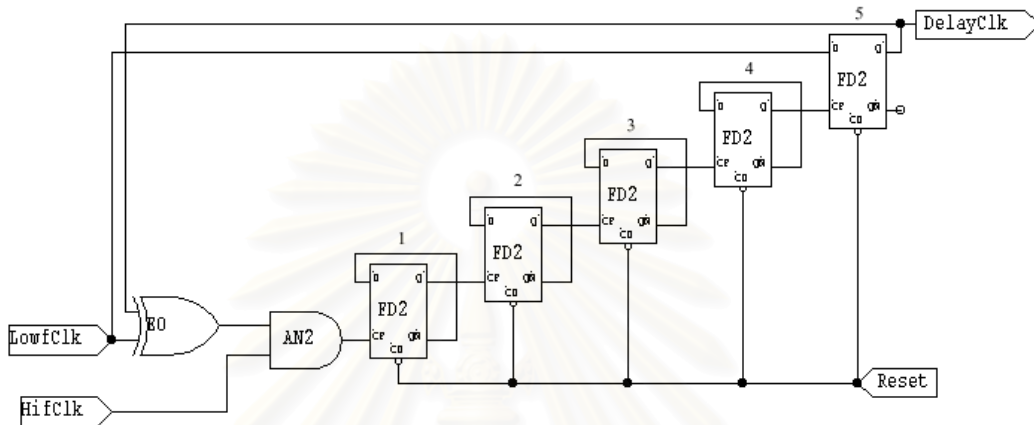
1. แก้ไขในเชิงแอนะล็อก โดยการเพิ่มอัตราขยายของออปแอมป์ที่เป็นตัวจำกัดค่าแรงดันสูงสุด ทำให้สวิตช์ Sw1 ทำงานเร็วขึ้น
2. แก้ไขในเชิงดิจิทัล โดยการเลื่อนเวลาที่เริ่มนับสัญญาณพัลส์ออกไปเป็นค่าที่แน่นอน โดยให้เวลาที่เลื่อนการนับออกไปนี้มีค่าครอบคลุมช่วงที่เกิดออฟเซตทางเวลาดังกล่าว



รูปที่ 3.28 ปัญหาที่เกิดขึ้นเนื่องจากการปรับเทียบกระแสออกฟลิตด้วยกระแสค่ามาก

การแก้ปัญหาด้วยวิธีที่ 1 จะต้องออกแบบวงจรออปแอมป์ใหม่ที่มีกินกระแสมากกว่าเดิม ซึ่งขัดกับวัตถุประสงค์ของการออกแบบที่ต้องการให้วงจรถูกกินกำลังงานน้อย ดังนั้นในที่นี้จึงเลือกใช้วิธีที่ 2 ซึ่งประหยัดกระแสมากกว่าแต่มีความซับซ้อนมากขึ้นเพราะต้องหาช่วงเวลาที่เหมาะสมรวมทั้งต้องสร้างสัญญาณนาฬิกาเพิ่มอีกด้วย

จากการจำลองการทำงาน (กล่าวโดยละเอียดในบทที่ 4) จะได้ว่าเวลาที่เกิดข้อผิดพลาดจากปัญหาออฟเซ็ทข้างต้นมีค่าอยู่ในช่วง 1-10  $\mu\text{s}$  ในที่นี้จะออกแบบให้วงจรเลื่อนการนับออกไปเพื่อให้พ้นช่วงดังกล่าว โดยให้เริ่มนับที่ 32  $\mu\text{s}$  โดยการใช้วงจรเลื่อนการนับในรูปที่ 3.29



รูปที่ 3.29 วงจรที่ใช้สร้างสัญญาณนาฬิกา CLK1d1 (CLK2d1) ซึ่งเลื่อนจากสัญญาณนาฬิกา CLK1(CLK2) ไป 32  $\mu\text{s}$  (วงจร  $Z^{-1}$  ในรูปที่ 3.24)

วงจรในรูปที่ 3.29 ทำงานโดยมีฟลิปฟลอป (FD2) ตัวที่ 1-4 ทำงานเป็นวงจรถับแบบหาร 16 เมื่อนับสัญญาณนาฬิกา HiClk ซึ่งมีความถี่ 500kHz ครบ 16 Clock ฟลิปฟลอปตัวที่ 5 จะยอมปล่อยให้สัญญาณนาฬิกาจาก LowfClk ซึ่งมีความถี่ 500 Hz ผ่านไป ซึ่งก็คือ การ delay สัญญาณ 500 Hz ไป 32  $\mu\text{s}$  นั่นเอง โดยช่วงที่วงจรทำให้เกิดการทำงาน Delay ข้างต้นจะเป็นเฉพาะช่วงที่สัญญาณ LowClk (input) ไม่เท่ากับ DelayClk (Output) ซึ่งช่วงนี้จะถูกเลือกโดย เกตแบบเอกซ์คลูซีฟออร์ (EO) และ เกตแอนด์(AN2) โดยสรุปจะได้สัญญาณต่าง ๆ ดังแสดงในตารางที่ 3.6

ตารางที่ 3.6 สัญญาณต่างๆที่สร้างจากวงจรสร้างฐานเวลา

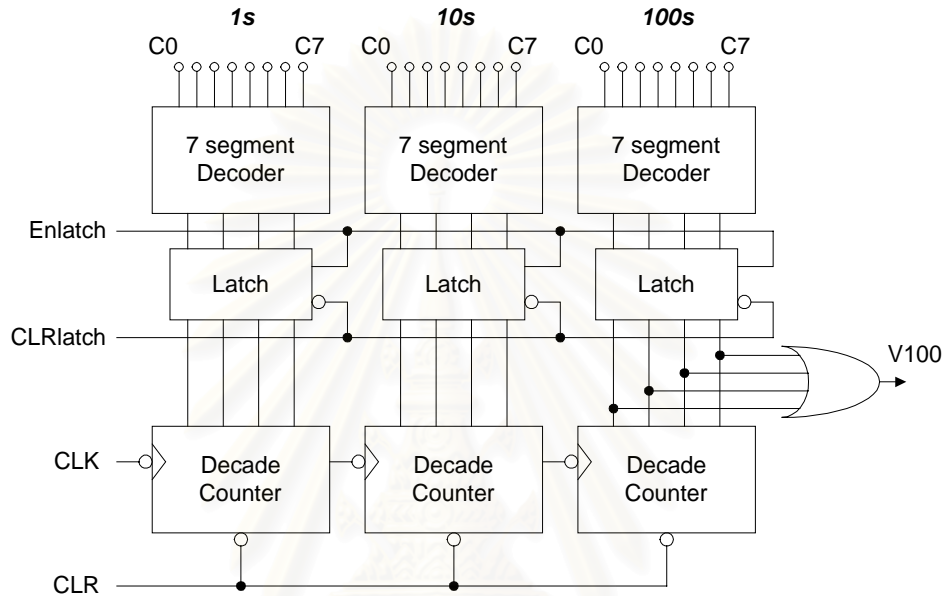
สัญญาณในวงจร	ความถี่ (Hz)	ที่มา
CLKHf	500k	CLKin
CLK1, CLK2	500	CLKHf / 1000
CLk1d1,CLK2d1	500	CLK1, CLK2 delay 32 us
CLKCTR	500	CLK2
CLKLCD	125	CLK1 / 4

ช่วงเวลาที่มีการนับจำนวนพัลส์ คือ ช่วงเวลาที่ CLK 2 มีค่าเป็น Hi ดังนั้นก่อนที่จะมีการนับจะมีสัญญาณไปรีเซ็ตวงจรถับ(CLKCTR) ก่อนทุกครั้ง โดยสัญญาณนี้สร้างจากสัญญาณ CLK 2 กับสัญญาณ CLK2d1 อินเวอร์ส ที่ผ่านเกตแอนด์ (ดังแสดงในรูปที่ 3.24)

3.6.2 วงจรนับแบบนับสิบ (Decade Counter)

เนื่องจากค่าที่วงจรถับจำนวนพัลส์นำไปแสดงผลอยู่ในช่วง 1-500 ดังนั้นการใช้วงจรถับแบบนับสิบจึงมีความสะดวกกว่าวงจรถับแบบไบนารี โดยจะใช้วงจรถับแบบนับสิบ 3 วงจรประกอบเป็นวงจรถับ 3 หลักคือ หลักร้อย (100s) หลักสิบ (10s) และหลักหน่วย (1s) เมื่อผู้ใช้กดปุ่มเพื่อให้แสดงผล ค่าจากวงจรถับแบบนับสิบแต่ละหลักจะถูกส่งผ่าน Latch ไปยังวงจรแปลงรหัส BCD เป็นรหัสเพื่อขับจอแบบผลึกเหลว 7 ส่วน ดังรูปที่ 3.30

สัญญาณออกจากวงจรถับในหลักร้อยทั้งหมดจะนำไปผ่านเกตแอนด์ ไปที่โหนด V100 โดยจะมีค่าเป็น Hi ก็ต่อเมื่อค่าที่วงจรถับได้มากกว่าหรือเท่ากับ 100 เท่านั้น ค่าดังกล่าวจะนำไปใช้ในวงจรปรับเทียบอัตราขยายต่อไป



รูปที่ 3.30 วงจรถับและวงจรถับภาคแสดงผล

3.6.3 วงจรแปลงรหัส BCD เป็นรหัสเพื่อขับจอแบบผลึกเหลว 7 ส่วน (BCD to 7 Segment Decoder)

วงจรแปลงรหัส BCD เป็นรหัสเพื่อขับจอแบบผลึกเหลว 7 ส่วนจะรับสัญญาณ BCD ที่ผ่าน Latch จากวงจรถับแบบนับสิบแต่ละหลักและแปลงรหัสเป็นสัญญาณเพื่อขับแต่ละส่วนของจอแบบผลึกเหลว 7 ส่วนโดยตรง วงจรส่วนนี้ออกแบบโดยใช้การต่อกันของเกตพื้นฐาน ซึ่งจะออกแบบโดยใช้การลดรูปของพีชคณิตแบบบูลีนเป็นหลัก

- การออกแบบ

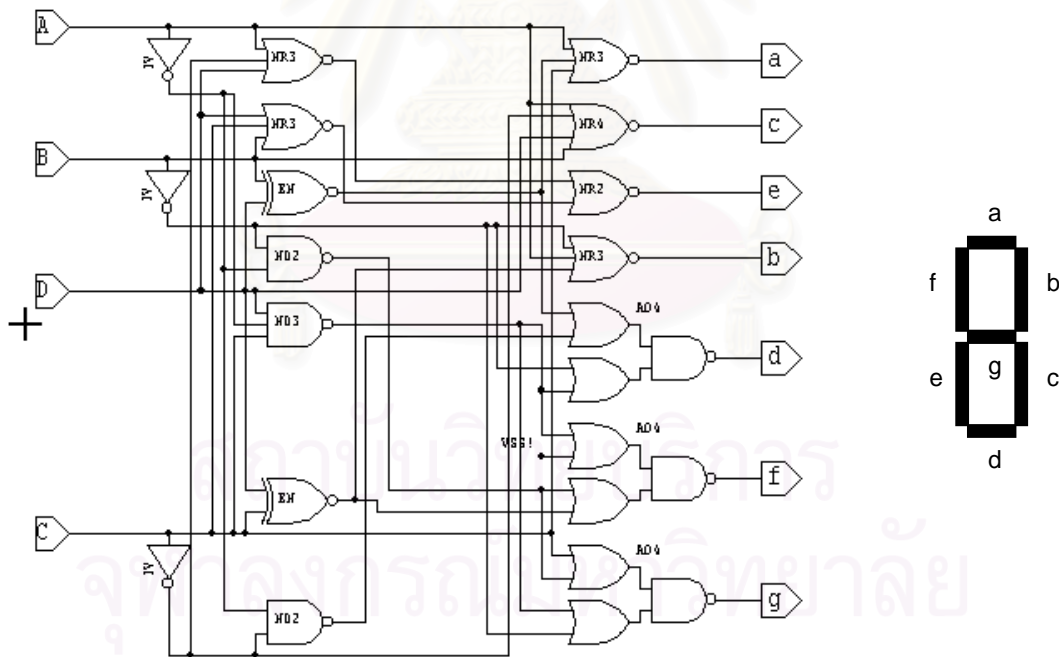
จากตารางที่ 3.7 จะได้สมการของบูลีน ซึ่งจะทำการแบบ inverse คือ ใช้เฉพาะช่องที่ไม่มีเครื่องหมาย ✓

$$\begin{aligned}
 a : \overline{A}BCD + \overline{A}BC\overline{D} &= \overline{A}C(\overline{B}D + B\overline{D}) = \overline{A}C(B \oplus D) = \overline{\overline{A+C+(B \oplus D)}} \\
 b : \overline{A}BCD + \overline{A}BC\overline{D} &= \overline{A}B(C \oplus D) = \overline{\overline{A+B+(C \oplus D)}} \\
 c : \overline{A}BCD &= \overline{\overline{A+B+C+D}} \\
 d : \overline{A}BCD + \overline{A}BC\overline{D} + \overline{A}BCD &= \overline{\overline{\overline{A}C(B \oplus D) + \overline{A}CB\overline{D}}} = \overline{(A+C+B \oplus D)(A+\overline{C}+\overline{B}+\overline{D})} \\
 e : \overline{A}BCD + \overline{A}BC\overline{D} + \overline{A}BCD + \overline{A}BC\overline{D} &= \overline{\overline{\overline{D}(\overline{A}BC + \overline{A}BC + \overline{A}BC + \overline{A}BC)}} \\
 &= \overline{\overline{\overline{D}(\overline{A}C + \overline{B}C)}} = \overline{\overline{D+A+\overline{C}+D+B+C}} \\
 f : \overline{A}BCD + \overline{A}BC\overline{D} + \overline{A}BCD + \overline{A}BCD &= \overline{\overline{\overline{A}B(C \oplus D) + \overline{A}CD}} = \overline{(A+B+\overline{C} \oplus D)(A+\overline{C}+\overline{D})} \\
 g : \overline{A}BC\overline{D} + \overline{A}BCD + \overline{A}BCD &= \overline{\overline{\overline{A}BC + \overline{A}BCD}} = \overline{(A+B+C)(A+\overline{B}+\overline{C}+\overline{D})}
 \end{aligned}$$

ตารางที่ 3.7 แต่ละส่วนของจอแบบผลึกเหลวที่ทำงาน (Active) เมื่อแสดงค่าตัวเลขต่างๆ

เลข	รหัส ไบนารี	รหัสที่แทน ด้วยอักษร	แต่ละส่วนของจอแบบผลึกเหลว 7 ส่วน						
			a	b	c	d	e	f	g
0	0000	$\overline{A}\overline{B}\overline{C}\overline{D}$	✓	✓	✓	✓	✓	✓	
1	0001	$\overline{A}\overline{B}\overline{C}D$		✓	✓				
2	0010	$\overline{A}\overline{B}C\overline{D}$	✓	✓		✓	✓		✓
3	0011	$\overline{A}\overline{B}CD$	✓	✓	✓	✓			✓
4	0100	$\overline{A}B\overline{C}\overline{D}$		✓	✓			✓	✓
5	0101	$\overline{A}B\overline{C}D$	✓		✓	✓		✓	✓
6	0110	$\overline{A}BC\overline{D}$	✓		✓	✓	✓	✓	✓
7	0111	$\overline{A}BCD$	✓	✓	✓				
8	1000	$A\overline{B}\overline{C}\overline{D}$	✓	✓	✓	✓	✓	✓	✓
9	1001	$A\overline{B}\overline{C}D$	✓	✓	✓	✓		✓	✓

จากสมการข้างต้นสามารถนำมาสร้างเป็นลอจิก ได้ดังรูปที่ 4.31



รูปที่ 3.31 วงจร BCD to 7 Segment Decoder และ อักษรกำกับ segment ของจอแบบผลึกเหลว 7 ส่วน

จากรูปที่ 3.31 จะเห็นว่ามีการใช้เกต AO4 ซึ่งเป็นเกตแบบ Combination ของเกตแนนด์และเกตออร์เกต แบบ AO4 นี้จะมีพื้นที่ Layout และกินกำลังงานใกล้เคียงกับเกตแนนด์เพียงเกตเดียว ดังนั้นในการออกแบบจึงต้องพยายามใช้เกตนี้แทนการใช้เกตพื้นฐานหลายๆ ตัวด้วย ซึ่งต้องอาศัยการพิจารณาจากสมการเป็นหลัก แต่ถ้าใช้การออกแบบด้วยวิธีอื่นเช่น Carnough map จะไม่สามารถพิจารณาได้



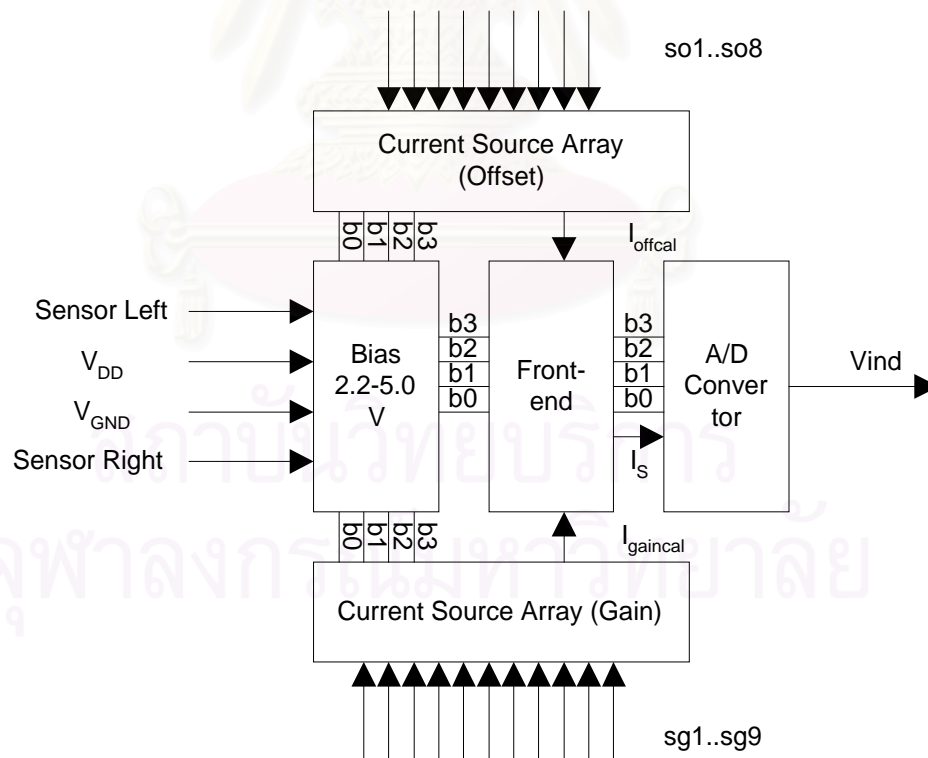
### 3.7 วงจรรวมทั้งหมด

วงจรในส่วนแอนะล็อกจะเป็นดังรูปที่ 3.32 โดยมีคุณสมบัติดังตารางที่ 3.8

ตารางที่ 3.8 ส่วนประกอบและคุณสมบัติของวงจรส่วนแอนะล็อกที่ออกแบบ

ส่วนประกอบ	<ul style="list-style-type: none"> <li>- วงจรไบอัส</li> <li>- วงจรรับกระแสจากหัววัด</li> <li>- วงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัล</li> <li>- วงจรปรับเทียบกระแสออฟเซตและอัตราขยายเฉพาะในส่วนของวงจรจ่ายกระแส</li> </ul>
สัญญาณเข้า	<ul style="list-style-type: none"> <li>- แรงดันแหล่ง (<math>V_{DD}</math>) คือ แรงดันจากแหล่งจ่ายมีค่าได้ในช่วง 2.2-5.0 V*</li> <li>- กราวด์ (<math>V_{GND}</math>)*</li> <li>- จุดต่อหัววัดด้านแรงดันสูง (<math>V_{left}</math>)*</li> <li>- จุดต่อหัววัดด้านแรงดันต่ำ (<math>V_{right}</math>)*</li> <li>- สัญญาณควบคุมการจ่ายกระแสของวงจรปรับเทียบกระแสออฟเซตและ อัตราขยาย</li> </ul>
สัญญาณออก	<ul style="list-style-type: none"> <li>- แรงดันคร่อมตัวเก็บประจุที่มีการอินทิเกรต (<math>V_{int}</math>)</li> <li>- แรงดันพัลส์ที่มีความกว้างเท่ากับเวลาที่เกิดการอัดและคายประจุใน 1 คาบ (<math>V_{ind}</math>)</li> </ul>

หมายเหตุ : สัญญาณที่มีเครื่องหมาย \* คือสัญญาณที่ต่อออกนอกตัวถังวงจรรวม



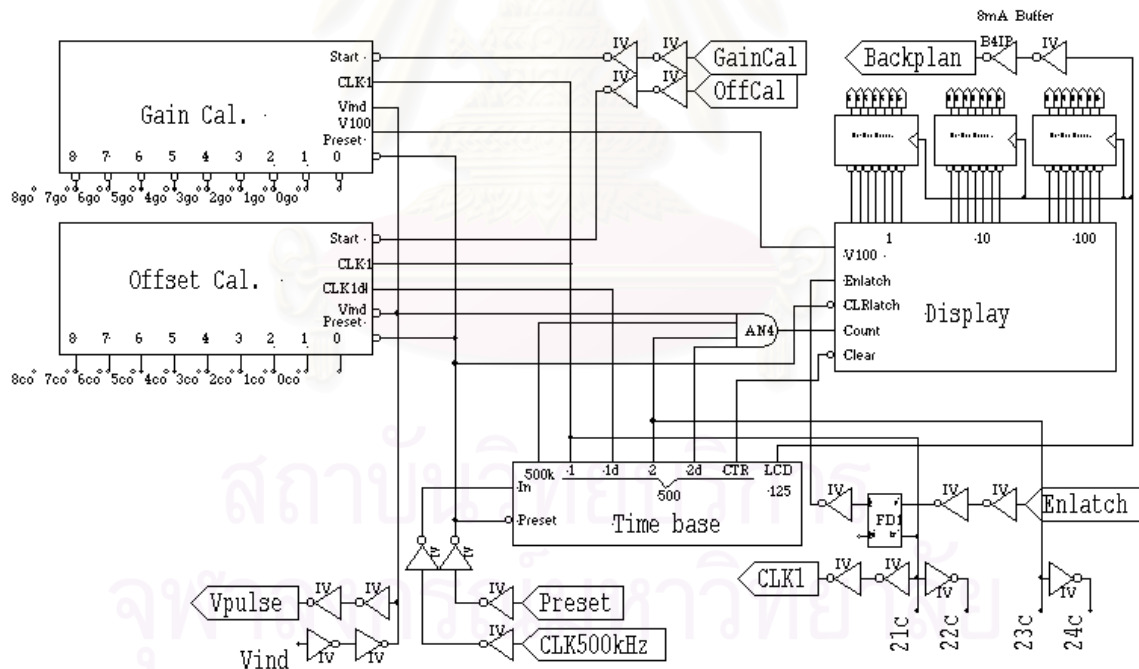
รูปที่ 3.32 วงจรในส่วนแอนะล็อก

วงจรในส่วนดิจิทัลจะเป็นไปตามรูปที่ 3.33 โดยมีคุณสมบัติดังตารางที่ 3.9

ตารางที่ 3.9 ส่วนประกอบและคุณสมบัติของวงจรส่วนดิจิทัลที่ออกแบบ

ส่วนประกอบ	<ul style="list-style-type: none"> <li>- วงจรสร้างฐานเวลา (Time base)</li> <li>- วงจรนับสิบและวงจรแปลงสัญญาณ BCD เป็นสัญญาณขับจอผลึกเหลวเจ็ดส่วน</li> <li>- วงจรปรับเทียบกระแสออฟเซตในส่วนควบคุมการจ่ายกระแส (Offset Cal.)</li> <li>- วงจรปรับเทียบอัตราขยายในส่วนควบคุมการจ่ายกระแส (Gain Cal.)</li> </ul>
สัญญาณเข้า	<ul style="list-style-type: none"> <li>- สัญญาณจากปุ่มปรับเทียบกระแสออฟเซต แบบ Active low ,(Offcal)*</li> <li>- สัญญาณจากปุ่มปรับเทียบอัตราขยาย แบบ Active low ,(Gaincal)*</li> <li>- สัญญาณจากปุ่มให้แสดงค่าตัวเลขที่วัดได้ แบบ Active low ,(Enlatch)*</li> <li>- สัญญาณนาฬิกาความถี่ 500kHz (CLK500kHz)</li> <li>- สัญญาณ Preset (Preset)</li> </ul>
สัญญาณออก	<ul style="list-style-type: none"> <li>- สัญญาณขับจอแบบ 7 ส่วน 3 หลัก*</li> <li>- สัญญาณนาฬิกาความถี่ 500 Hz ใช้ควบคุมสวิตช์แอนะล็อก (21c,22c,23c,24c)*</li> </ul>

หมายเหตุ : สัญญาณที่มีเครื่องหมาย \* คือสัญญาณที่ต่อออกนอก Chip



รูปที่ 3.33 วงจรในส่วนดิจิทัล

### 3.8 สรุป

ในบทนี้ได้กล่าวถึงการออกแบบวงจรทั้งในส่วนแอนะล็อกและส่วนดิจิทัลซึ่งประกอบกันเป็นระบบรับสัญญาณแอนะล็อกจากหัววัดแบบแอมเพอโรเมตริกเพื่อแสดงผลทางจอแบบผลึกเหลว โดยการออกแบบวงจรในส่วนแอนะล็อกซึ่งประกอบด้วยวงจรไบอัส, วงจรรับกระแสจากหัววัด, วงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัล, วงจรปรับเทียบกระแสออฟเซตและอัตราขยายเฉพาะในส่วนของวงจรรายกระแส จะออกแบบถึงในระดับทรานซิสเตอร์แต่ละตัว และการออกแบบวงจรในส่วนดิจิทัลซึ่งประกอบด้วย วงจรสร้างฐานเวลา, วงจรนับสิบและวงจรแปลงรหัส BCD เป็นรหัสเพื่อขับจอแบบผลึกเหลว 7 ส่วน, วงจรปรับเทียบกระแสออฟเซตในส่วนควบคุมการจ่ายกระแส, วงจรปรับเทียบอัตราขยายในส่วนควบคุมการจ่ายกระแส จะออกแบบถึงในระดับลอจิกเกต

การออกแบบดังกล่าวจะใช้ข้อมูลเกี่ยวกับข้อกำหนดของระบบคือลักษณะสมบัติของหัววัดแบบแอมเพอโรเมตริก ประกอบกับข้อมูลที่ได้จากบริษัทผู้ผลิตวงจรรวมเป็นสำคัญ โดยวงจรที่ออกแบบทั้งหมดในบทนี้ จะถูกนำไปจำลองการทำงานเพื่อพิสูจน์ความถูกต้องของการออกแบบ ซึ่งจะกล่าวถึงในบทต่อไป



สถาบันวิทยบริการ  
จุฬาลงกรณ์มหาวิทยาลัย

## บทที่ 4

### การจำลองการทำงานของวงจร

การจำลองการทำงานมีความสำคัญ 2 ประการ คือ *ก่อนออกแบบวงจร* ต้องจำลองการทำงานของแบบจำลองของทรานซิสเตอร์ที่ได้จากบริษัทผู้ผลิตวงจรรวม เพื่อหาค่าคงตัวต่างๆ เช่น  $K_n$  และ  $r_o/L$  ของทั้ง NMOS และ PMOS ค่าคงตัวเหล่านี้จะใช้ในการออกแบบวงจร และหลังจากออกแบบวงจรแล้ว ต้องจำลองการทำงานของวงจรถูกออกแบบไว้ ก่อนที่จะนำไปผลิตวงจรรวมต้นแบบจริง โดยมีการแปรเงื่อนไขการทำงานต่างๆ เพื่อให้แน่ใจว่าวงจรมีการทำงานได้ นอกจากนี้วงจรถูกออกแบบไว้แล้วบางส่วนอาจต้องมีการแก้ไขโดยขึ้นอยู่กับผลที่ได้จากการจำลองการทำงานด้วย ในบทนี้จะกล่าวถึงเฉพาะการจำลองการทำงานของวงจรถูกออกแบบไว้แต่ละส่วน ส่วนวิธีการจำลองการทำงานเพื่อหาค่าคงตัวของทรานซิสเตอร์จะหาได้จากหนังสือเกี่ยวกับการจำลองการทำงานของวงจรถูกออกแบบไว้ [21], [22]

#### 4.1 เงื่อนไขและวิธีการจำลองการทำงานของวงจร

##### 4.1.1 เงื่อนไขที่ใช้ในการจำลองการทำงาน

การจำลองการทำงานใช้ข้อมูลแบบจำลองทรานซิสเตอร์ของบริษัท Alcatel Microelectronics กระบวนการผลิต CMOS(NWELL) 0.7  $\mu\text{m}$  โดยตัวแปรหลักที่เปลี่ยนแปลงไปในการจำลองการทำงาน คือ แบบจำลองของ NMOS และ PMOS แบบ fast ,slow และ typical และ ค่าแรงดันจากแหล่งจ่ายแรงดันโดยจะใช้ค่า 3 ช่วง คือ

1. ช่วงแรงดันต่ำ (2.0 – 2.2 V) เมื่อใช้แรงดันจากเซลล์แห่ง 2 ก้อนที่ใกล้จะหมดอายุ
2. ช่วงแรงดันปกติ (3.0 - 3.3 V) เมื่อใช้แรงดันจากเซลล์แห่ง 2 ก้อนใหม่ หรือ 3 ก้อนที่ใกล้หมดอายุ
3. ช่วงแรงดันสูง (4.8 - 5.0 V) เมื่อใช้แรงดันจากเซลล์แห่ง 3 ก้อนใหม่

โดยลักษณะสมบัติของแรงดันจากเซลล์แห่งจะเป็นไปตามรูปที่ 3.1 ในบทที่ 3

##### 4.1.2 วิธีการจำลองการทำงาน

วิธีการจำลองการทำงานของวงจรถูกออกแบบออกเป็น 3 ส่วน คือ

1. การจำลองการทำงานของวงจรรุ่นแอนะล็อก ได้แก่ วงจรไบอัส วงจรรับกระแสจากหัววัด จะใช้

- “แบบจำลองของทรานซิสเตอร์ระดับ 3” และ “โปรแกรม TSPICE version 7.0” [23] จำลองการทำงานในระดับทรานซิสเตอร์แต่ละตัว เนื่องจากวงจรรุ่นแอนะล็อกมีจำนวนทรานซิสเตอร์ไม่มากและขนาดของทรานซิสเตอร์แต่ละตัวจะมีผลต่อการทำงานของวงจรรวมโดยตรง การใช้แบบจำลองระดับ 3 และโปรแกรม TSPICE จะได้ผลที่มีความแม่นยำแต่ข้อเสียคือจะใช้เวลาในการจำลองการทำงาน

2. การจำลองการทำงานของวงจรรุ่นดิจิทัล ได้แก่ วงจรสร้างฐานเวลา, วงจรนับ, และวงจรแปลงรหัส BCD เป็นรหัสเพื่อขับจอแบบผลึกเหลว 7 ส่วน จะใช้

- “แบบจำลองของลอจิกเกตแบบอุดมคติ” ที่มีเวลาหน่วงของเกต (delay time) = 0 และ “โปรแกรม Electronics Workbench version 5.0a” จำลองการทำงานในระดับลอจิกเกต เนื่องจากทั้งแบบจำลองและโปรแกรมดังกล่าวจะไม่ซับซ้อนจึงใช้เวลาในการจำลองการทำงานน้อยมาก เหมาะกับการตรวจสอบการทำงานเบื้องต้นของวงจรโดยจำลองการทำงานของวงจรดิจิทัลหลาย ๆ วงจรร่วมกัน

- “แบบจำลองของทรานซิสเตอร์ระดับ 2” และ “โปรแกรม TSPICE version 7.0” จำลองการทำงานในระดับทรานซิสเตอร์แต่ละตัวเพื่อดูการใช้กระแสของวงจรต่างๆ แยกกันแต่ละวงจร เนื่องจากวงจรมีทรานซิสเตอร์จำนวนมาก การใช้แบบจำลองระดับ 2 ซึ่งซับซ้อนน้อยกว่าระดับ 3 จะช่วยลดเวลาในการจำลองการทำงานลง โดยผลการจำลองการทำงานอาจเกิดค่าผิดพลาดเล็กน้อยซึ่งไม่สำคัญมากสำหรับวงจรดิจิทัล

3. การจำลองการทำงานของวงจรแอนะล็อกร่วมกับวงจรดิจิทัล ได้แก่ วงจรปรับเทียบกระแสออฟเซตและอัตราขยายของหัววัด โดยตัวอย่างวิธีการจำลองการทำงาน 2 วิธี คือ

3.1 จำลองการทำงานของวงจรส่วนแอนะล็อกด้วย Blackbox ร่วมกับส่วนดิจิทัลในระดับลอจิกเกต ซึ่งจะมีความเร็วในการจำลองการทำงาน เหมาะกับการจำลองการทำงานเพื่อดูผลของระบบโดยรวม

3.2 จำลองการทำงานของวงจรส่วนแอนะล็อกร่วมกับส่วนดิจิทัลในระดับทรานซิสเตอร์ ซึ่งจะใช้เวลาในการจำลองการทำงานนานมาก เนื่องจากทรานซิสเตอร์ในวงจรส่วนดิจิทัลจะมีจำนวนมากและเปลี่ยนโหมดการทำงานเมื่อระดับสัญญาณลอจิกต่างๆ เปลี่ยนระหว่าง Hi กับ Lo

ในที่นี้จะจำลองการทำงานแบบที่ 3.2 โดยใช้ “แบบจำลองของทรานซิสเตอร์ระดับ 2” และ “โปรแกรม TSPICE version 7.0” เท่านั้น เนื่องจากระบบโดยรวมไม่ซับซ้อนมาก และเลือกจำลองเฉพาะค่าตัวแปรบางค่าเท่านั้น เพื่อลดเวลาในการจำลองการทำงานของวงจร

## 4.2 วงจรไบอัส (Biasing Circuit)

วงจรไบอัสทำหน้าที่สร้างแรงดันคงที่ให้แก่วงจรในส่วนต่างๆ แม้ว่าแรงดันจากแหล่งจ่ายแรงดันจะเปลี่ยนไปวงจรที่ใช้ในการจำลองการทำงานแสดงในรูปที่ 3.5 ผลการจำลองการทำงานเมื่อเปลี่ยนแบบจำลองของทรานซิสเตอร์เป็นแบบ fast, slow และ typical และเปลี่ยนแรงดันจากแหล่งเป็นค่าต่างๆ จะแสดงดังในตารางที่ 4.1 ถึง 4.3

ตารางที่ 4.1 แรงดันที่ได้จากวงจรไบอัสเมื่อแรงดันแหล่งจ่ายมีค่า 2.2 V

โนด	ค่าจากการคำนวณ (V) (typical)	ค่าจากการจำลองการทำงาน (V)		
		NMOS แบบจำลอง fast PMOS แบบจำลอง fast	NMOS แบบจำลอง typical PMOS แบบจำลอง typical	NMOS แบบจำลอง slow PMOS แบบจำลอง slow
b3	1.00	1.114	1.005	0.897
b2	0.80	0.928	0.780	0.631
b1	1.17	1.044	1.206	1.376
b0	0.97	0.856	0.971	1.093

ตารางที่ 4.2 แรงดันที่ได้จากวงจรไบอัสเมื่อแรงดันแหล่งจ่ายมีค่า 3.0 V

โนด	ค่าจากการ คำนวณ (V) (typical)	ค่าจากการจำลองการทำงาน (V)		
		NMOS แบบจำลอง fast PMOS แบบจำลอง fast	NMOS แบบจำลอง typical PMOS แบบจำลอง typical	NMOS แบบจำลอง slow PMOS แบบจำลอง slow
b3	1.80	1.911	1.805	1.697
b2	1.60	1.728	1.580	1.431
b1	1.17	1.044	1.206	1.376
b0	0.97	0.856	0.971	1.093

ตารางที่ 4.3 แรงดันที่ได้จากวงจรไบอัสเมื่อแรงดันแหล่งจ่ายมีค่า 5.0 V

โนด	ค่าจากการ คำนวณ (V) (typical)	ค่าจากการจำลองการทำงาน (V)		
		NMOS แบบจำลอง fast PMOS แบบจำลอง fast	NMOS แบบจำลอง typical PMOS แบบจำลอง typical	NMOS แบบจำลอง slow PMOS แบบจำลอง slow
b3	3.80	3.911	3.805	3.697
b2	3.60	3.728	3.579	3.431
b1	1.17	1.044	1.206	1.376
b0	0.97	0.856	0.971	1.093

จากตารางที่ 4.1–4.3 เมื่อเปลี่ยนแบบจำลองของทรานซิสเตอร์ที่ใช้ในการจำลองการทำงานจะทำให้จุดไบอัสเปลี่ยนไป โดยกรณีที่แย่ที่สุดเกิดเมื่อทั้ง NMOS และ PMOS มีแบบจำลองแบบ slow ซึ่งจะทำให้แรงดันแหล่งจ่ายต่ำที่สุดที่วงจรสามารถทำงานได้มีค่ามากขึ้น โดยจากการคำนวณจะได้

$$\text{แบบจำลองแบบ typical : } V_{DD,\min}(\text{typical}) = (V_{T0,M14}(\text{typical}) + \Delta V_{M14}) + 2\Delta V_{M3} = 1.00 + 4(0.20) = 1.80 \text{ V}$$

$$\text{แบบจำลองแบบ slow : } V_{DD,\min}(\text{slow}) = (V_{T0,M14}(\text{slow}) + \Delta V_{M14}) + 2\Delta V_{M3} = 1.07 + 4(0.20) = 1.87 \text{ V} \quad (4.1)$$

ทั้งนี้ไม่คิดผลของ body effect จาก M6 ที่จะทำให้ค่าที่เป็นจริงสูงกว่าค่าที่คำนวณได้เล็กน้อย และจากการจำลองการทำงานจะได้

$$\text{แบบจำลองแบบ slow : } V_{DD,\min}(\text{slow}) = (V_{DD} - V_{b2}) + V_{ds,M7[\text{Max}]} = (2.2 - 0.631) + 0.4 = 1.969 \text{ V} \quad (4.2)$$

เมื่อ  $V_{T0,M14}(\text{typical})$  คือ แรงดันเทรชโฮลต์ของ ทรานซิสเตอร์ M14 ตามแบบจำลอง typical

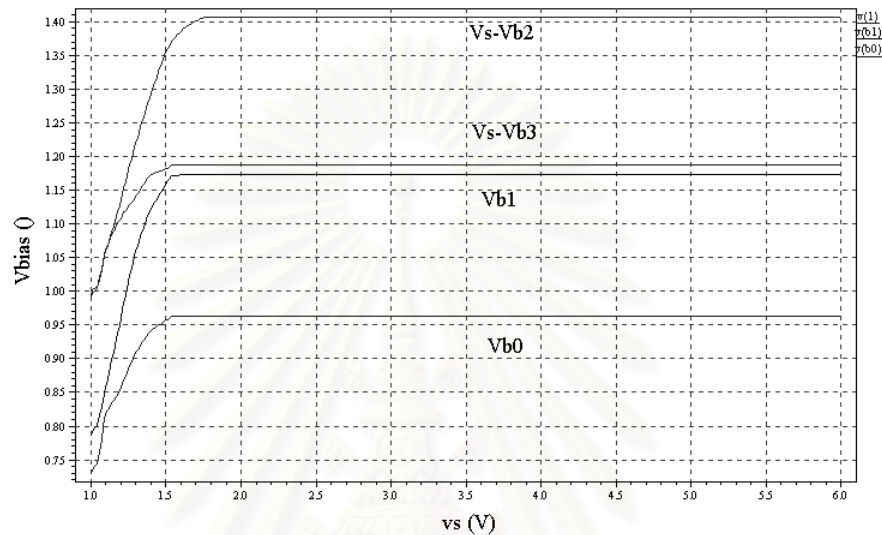
$V_{T0,M14}(\text{slow})$  คือ แรงดันเทรชโฮลต์ของ ทรานซิสเตอร์ M14 ตามแบบจำลอง slow

$\Delta V$  คือ แรงดัน  $V_{DS}$  ต่ำสุดที่ทรานซิสเตอร์ยังคงทำงานในช่วงอิมิตัว มีค่า 0.2 V สำหรับ ทรานซิสเตอร์

ทุกตัวในรูป 3.5 ยกเว้น M14 กับ M7 จะมีค่าเป็น 0.4 V เนื่องจากมีขนาดเป็น  $\frac{1}{4}$  เท่าของทรานซิสเตอร์ตัวอื่น ๆ

อย่างไรก็ดีค่ากระแสไบอัสจะค่อนข้างคงตัวเนื่องจากแรงดันที่ขาเกตของทรานซิสเตอร์ M1 และ M2 คืออินด b0 เหมือนกัน ถึงแม้ Vb0 จะเปลี่ยนไปแต่แรงดันคร่อม Rref จะคงที่ ดังนั้นวงจรในส่วนอื่นก็จะมีกระแสค่อนข้างคงที่เช่นกัน รูปที่ 4.1 และ 4.2 แสดงแรงดันและกระแสของวงจรไบอัสเมื่อค่าแรงดันของแหล่งจ่ายแรงดันเปลี่ยนแปลงไป โดยนำมาแสดงเฉพาะการจำลองการทำงานด้วยแบบจำลองทรานซิสเตอร์แบบ typical

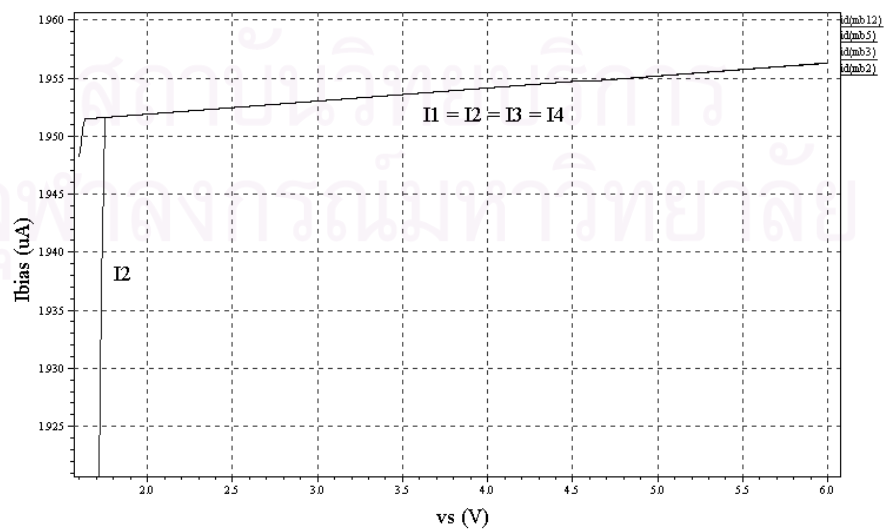
จากรูปที่ 4.1 เมื่อแรงดันจากแหล่งเปลี่ยนไปแรงดันไบอัสทั้ง 4 จุดจะคงที่ โดยวงจรทำงานได้ถูกต้องที่แรงดันแหล่งต่ำสุดประมาณ 1.8 V ก่อนที่ ทรานซิสเตอร์ M12 จะเปลี่ยนการทำงานจากช่วงอิ่มตัวเข้าสู่ช่วงโทรโอด



รูปที่ 4.1 แรงดันของจุดไบอัสเมื่อแรงดันจากแหล่งจ่ายแรงดันเปลี่ยนไป (ทรานซิสเตอร์แบบจำลอง typical)

จากรูปที่ 4.2 เมื่อแรงดันจากแหล่งจ่ายเปลี่ยนไป กระแสไบอัส ( $I_1$ ,  $I_2$ ,  $I_3$  และ  $I_4$  ในรูปที่ 3.5) จะเปลี่ยนไปน้อยมากโดย

$$\frac{\Delta I_{bias}}{\Delta V_{DD}} = \frac{1.957 \mu A - 1.952 \mu A}{6.0V - 2.0V} = 1.25 \text{ nA/V} \quad (4.3)$$



รูปที่ 4.2 กระแสไบอัสเมื่อแรงดันจากแหล่งจ่ายแรงดันเปลี่ยนไป (ทรานซิสเตอร์แบบจำลอง typical)

### 4.3 วงจรรับกระแสจากหัววัด (Front-end Circuit)

วงจรทำหน้าที่สร้างแรงดันคงที่คร่อมหัววัดและผ่านกระแสไปยังวงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัล วงจรที่ใช้ในการจำลองการทำงานแสดงในรูปที่ 3.11ก) ผลการจำลองการทำงานเมื่อแบบจำลองของทรานซิสเตอร์ เปลี่ยนเป็นแบบ fast, slow และ typical และเปลี่ยนแรงดันจากแหล่งเป็นค่าต่างๆ จะเป็นดังในตารางที่ 4.4 ถึง 4.6

#### 4.3.1 แรงดันที่จุดไบอัสหัววัดเมื่อเปลี่ยนแบบจำลองของทรานซิสเตอร์

ตารางที่ 4.4 แรงดันของจุดไบอัสหัววัดและแรงดันคร่อมหัววัดเมื่อแรงดันแหล่งจ่ายมีค่า 2.2 V

โหนด	ค่าจากการคำนวณ (V) (typical)	ค่าจากการจำลองการทำงาน (V)		
		NMOS แบบจำลอง fast PMOS แบบจำลอง fast	NMOS แบบจำลอง typical PMOS แบบจำลอง typical	NMOS แบบจำลอง slow PMOS แบบจำลอง slow
Vleft	0.700	0.637	0.706	0.774
Vright	0.500	0.447	0.503	0.553
(Vleft-Vright)	0.200	0.190	0.204	0.221

ตารางที่ 4.5 แรงดันของจุดไบอัสหัววัดและแรงดันคร่อมหัววัดเมื่อแรงดันแหล่งจ่ายมีค่า 3.0 V

โหนด	ค่าจากการคำนวณ (V) (typical)	ค่าจากการจำลองการทำงาน (V)		
		NMOS แบบจำลอง fast PMOS แบบจำลอง fast	NMOS แบบจำลอง typical PMOS แบบจำลอง typical	NMOS แบบจำลอง slow PMOS แบบจำลอง slow
Vleft	0.700	0.637	0.706	0.774
Vright	0.500	0.450	0.502	0.550
(Vleft-Vright)	0.200	0.187	0.205	0.224

ตารางที่ 4.6 แรงดันของจุดไบอัสหัววัดและแรงดันคร่อมหัววัดเมื่อแรงดันแหล่งจ่ายมีค่า 5.0 V

โหนด	ค่าจากการคำนวณ (V) (typical)	ค่าจากการจำลองการทำงาน (V)		
		NMOS แบบจำลอง fast PMOS แบบจำลอง fast	NMOS แบบจำลอง typical PMOS แบบจำลอง typical	NMOS แบบจำลอง slow PMOS แบบจำลอง slow
Vleft	0.700	0.637	0.706	0.774
Vright	0.500	0.451	0.504	0.554
(Vleft-Vright)	0.200	0.186	0.202	0.221

จากตารางที่ 4.4-4.6 เมื่อแบบจำลองของทรานซิสเตอร์เปลี่ยนไปทำให้เกิดการเปลี่ยนแปลงแรงดันทรานซิสเตอร์ของ NMOS M1 และ M6 รวมทั้งการเปลี่ยนแปลงเล็กน้อยของกระแสอ้างอิงที่สร้างจากวงจรไบอัส (รูปที่ 4.2) แรงดันที่จุด Vleft, Vright และแรงดันคร่อมหัววัด (Vleft-Vright) จะมีค่าเปลี่ยนแปลงไปจาก 0.2 V ที่ออกแบบไว้ โดยเมื่อทั้ง NMOS และ PMOS มีแบบจำลองเป็นแบบ Fast หรือ Slow (Vleft-Vright) จะเปลี่ยนแปลงจากค่าที่ออกแบบไว้



มากที่สุด (Worse case) คือ ประมาณ 10 % ซึ่งจะมีผลต่อความไวของหัววัด และอัตราขยายของระบบวัดแต่ก็สามารถแก้ไขได้ด้วยระบบปรับเทียบอัตราขยาย

การเปลี่ยนแบบจำลองของทรานซิสเตอร์จะทำให้แรงดันของแหล่งจ่ายแรงดันต่ำสุดที่วงจรสามารถทำงานได้ ถูกต้องเปลี่ยนไป เมื่อคิดกรณีนี้ที่แรงดันต่ำสุดจากการจำลองการทำงานจะได้ (ดูวงจรในรูปที่ 3.11 ก)

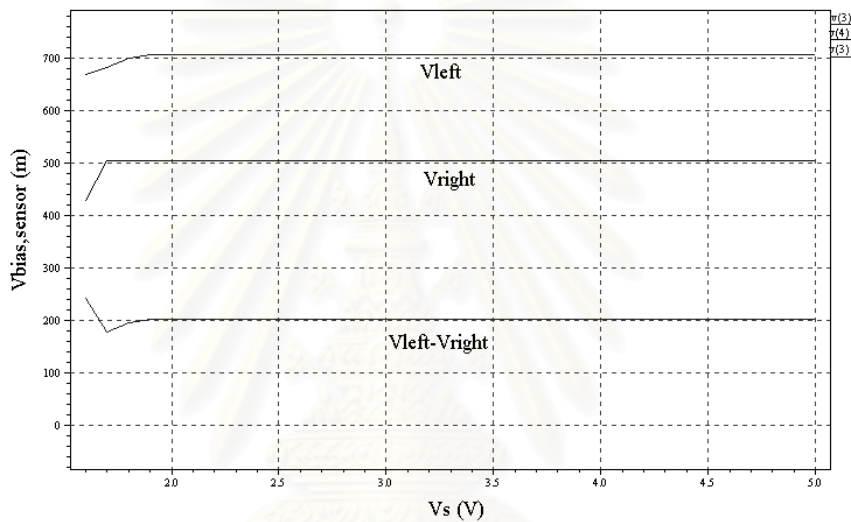
แบบจำลองแบบ typical :

$$V_{DD,min}(\text{typical}) = V_{G,M6}(\text{typical}) + V_{T0,M8}(\text{typical}) + V_{ds,M8[\text{Max}]} + \Delta V_{M7} = 0.50 + 1.00 + 0.40 + 0.20 = 2.10 \text{ V} \quad (4.4)$$

แบบจำลองแบบ slow :

$$V_{DD,min}(\text{slow}) = V_{G,M6}(\text{slow}) + V_{T0,M8}(\text{slow}) + V_{ds,M8[\text{Max}]} + \Delta V_{M7} = 0.55 + 1.07 + 0.40 + 0.20 = 2.22 \text{ V} \quad (4.5)$$

ซึ่งเมื่อคิดผล Body effect จาก M7 จะได้ออกค่ามากกว่านี้เล็กน้อย



รูปที่ 4.3 แรงดันคร่อมหัววัดเมื่อแรงดันจากแหล่งจ่ายแรงดันเปลี่ยนไป (ทรานซิสเตอร์แบบจำลอง typical)

จากรูปที่ 4.3 เมื่อเปลี่ยนแปลงแรงดันจากแหล่งจ่ายแรงดัน จะได้แรงดัน Vleft, Vright และ แรงดันคร่อมหัววัด (Vleft-Vright) เปลี่ยนแปลงไปน้อยมาก โดย

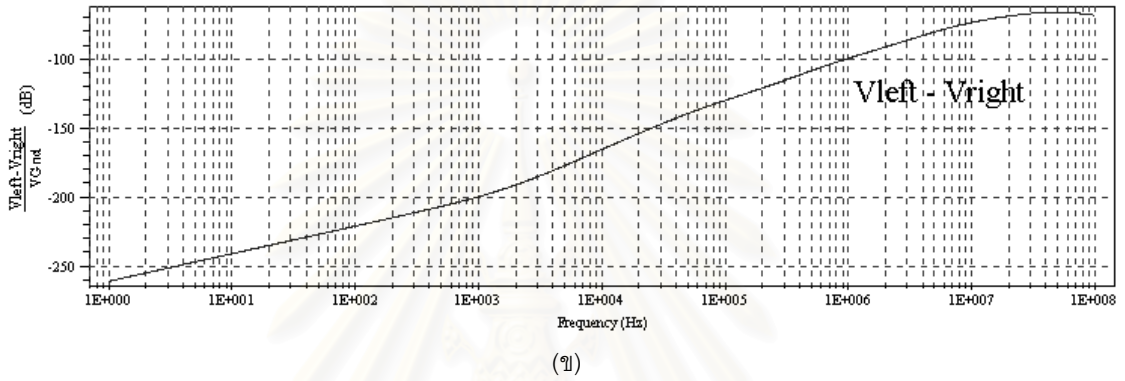
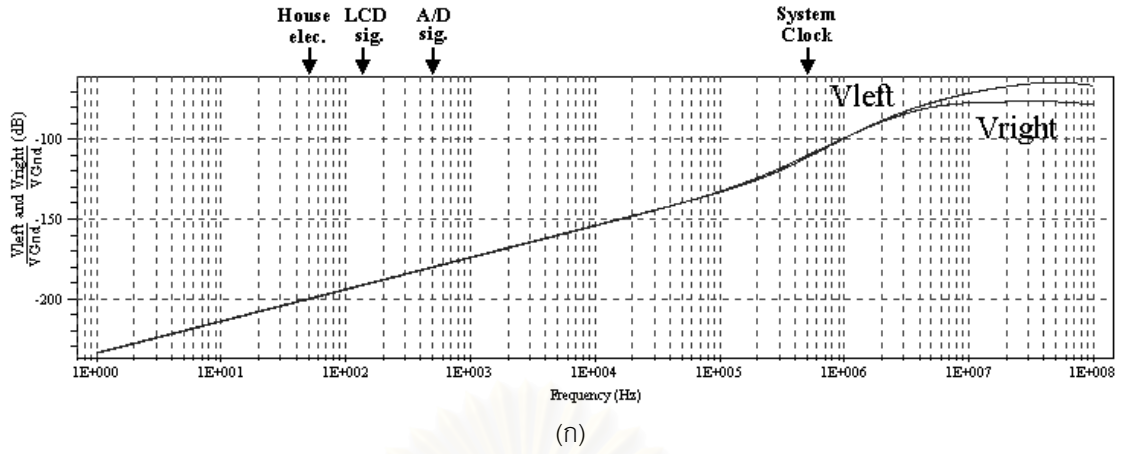
$$\frac{\Delta V_{left}}{\Delta V_{DD}} = \frac{7.062418V - 7.062222V}{5.0V - 2.0V} = 0.00653\% \quad (4.6)$$

$$\frac{\Delta V_{right}}{\Delta V_{DD}} = \frac{5.039463V - 5.039447V}{5.0V - 2.0V} = 0.000533\% \quad (4.7)$$

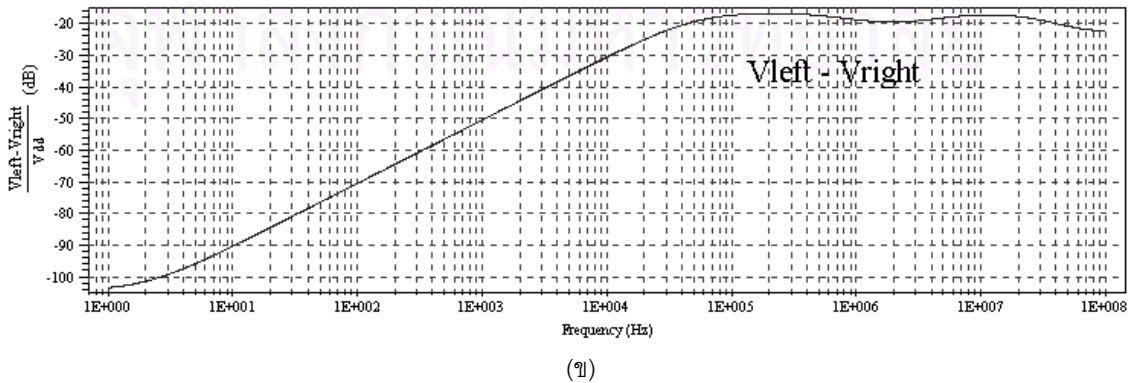
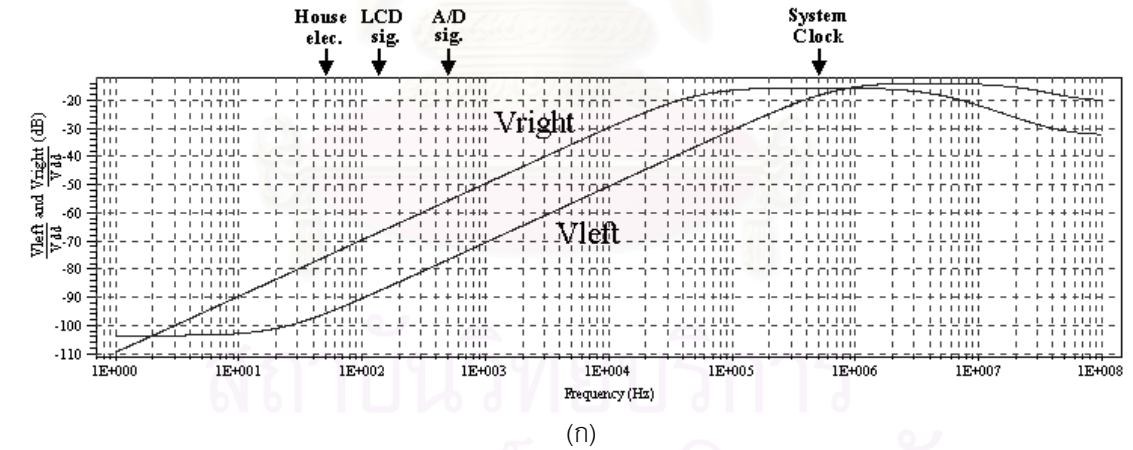
$$\frac{\Delta(V_{left} - V_{right})}{\Delta V_{DD}} = \frac{2.022955V - 2.022775V}{5.0V - 2.0V} = 0.00600\% \quad (4.8)$$

#### 4.3.2 สัญญาณรบกวนของวงจร

สัญญาณรบกวนที่เข้ามาทางโนด  $V_{DD}$  และ  $V_{Gnd}$  และผ่านไปยังโนด Vleft และ Vright จะมีผลต่อความถูกต้องในการวัด โดยความถี่ของสัญญาณรบกวนที่น่าจะมีขนาดใหญ่ คือ ความถี่ 50 Hz ซึ่งเกิดจากไฟ 220  $V_{RMS}$  ที่ใช้ตามบ้าน, ความถี่ 125 Hz ซึ่งสร้างวงจรขับจ้อแบบผลึกเหลว 7 ส่วน, ความถี่ 500 Hz ซึ่งสร้างจากวงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัล และ ความถี่ 500 kHz ซึ่งเป็นสัญญาณนาฬิกาของวงจรที่ใช้นับจำนวนพัลส์



รูปที่ 4.4 ลักษณะถ่ายโอนของสัญญาณ (ก) Vleft, Vright และ (ข) (Vleft-Vright) ต่อ  $V_{Gnd}$



รูปที่ 4.5 ลักษณะถ่ายโอนของสัญญาณ (ก) Vleft, Vright และ (ข) (Vleft-Vright) ต่อ  $V_{DD}$

จากรูปที่ 4.4 ก) และ ข) จะเห็นว่าลักษณะถ่ายโอนของสัญญาณรบกวนที่จากโนด Gnd ไปยังโนดคร่อมหัววัด จะมีลักษณะคล้ายวงจรม้วนสูง ดังนั้นสัญญาณรบกวนความถี่ต่ำจากไฟที่ใช้ตามบ้าน, สัญญาณจากวงจรขับเคลื่อน ผลึกเหลว 7 ส่วน และสัญญาณจากวงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัลจะมีผลต่อวงจรรับกระแสจากหัววัด น้อยมาก แต่สัญญาณรบกวนความถี่สูงจากสัญญาณนาฬิกาที่ใช้จำนวนพัลส์ (500 kHz) จะมีผลมากกว่า โดยมี อัตราการลดทอนประมาณ  $-110$  dB (รูป 4.4ข) เมื่อคิดกรณีแย่งที่สุด ถ้าสัญญาณนาฬิกาขนาด 5 V ส่งสัญญาณรบกวน ผ่านทางสายกราวด์ มายังวงจรรับกระแสจากหัววัดจะทำให้เกิดสัญญาณรบกวนขนาด  $16 \mu\text{V}$  ซึ่งยังถือว่าน้อยมากและ ละเลยได้

จากรูปที่ 4.5 ก) และ ข) จะเห็นว่าลักษณะถ่ายโอนของสัญญาณรบกวนจากโนดไฟเลี้ยงไปยังโนดคร่อมหัว วัดจะมีลักษณะคล้ายวงจรม้วนสูง ดังนั้นจะได้รับผลกระทบจากสัญญาณรบกวนความถี่ต่ำ น้อยมากเช่นกัน แต่จะได้รับผลกระทบมากจากสัญญาณรบกวนความถี่สูงที่ความถี่ 500 kHz โดยจะมีอัตราการลดทอนเพียง  $-20$  dB หรือ 0.1 เท่า เท่านั้น ดังนั้นเพื่อช่วยลดปัญหานี้จึงอาจใช้ตัวเก็บประจุที่มีค่าสูงต่อคร่อมที่โนดไฟเลี้ยงกับกราวด์ ในขณะที่นำวงจร ไปใช้งานจริง

#### 4.3.3 แรงดันที่จุดไบอัสหัววัดเมื่อเปลี่ยนค่ากระแสจากหัววัด

ในขณะที่วัดกระแสค่าต่างๆ แรงดันคร่อมหัววัดจะเปลี่ยนไปเล็กน้อยซึ่งจะมีผลต่อความเป็นเชิงเส้นของวงจร โดยรวมและจะกล่าวในหัวข้อวงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัล

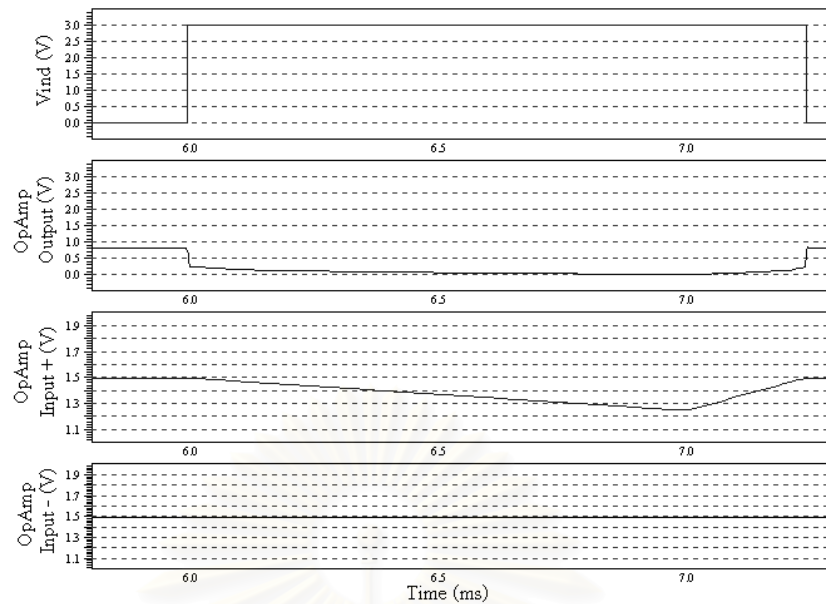
### 4.4 วงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัล (Analog-to-Digital Converter, A/D or ADC)

วงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัลทำหน้าที่แปลงค่ากระแสที่ผ่านมาจากวงจรส่วนรับกระแสจากหัว วัดในทีละก้าวมาแล้วให้เป็นค่าดิจิทัลในรูปสัญญาณพัลส์แรงดันที่มีจำนวนพัลส์แปรตามกระแสที่วัดได้ จากนั้นพัลส์ดังกล่าวจะถูกส่งผ่านไปยังวงจรนับและวงจรภาคแสดงผลต่อไป

วงจรที่ใช้ในการจำลองการทำงานแสดงในรูปที่ 3.14 และเพื่อความรวดเร็วในการจำลองการทำงานจะใช้การ ไบอัสจากแหล่งจ่ายแรงดันอุดมคติแทนวงจรไบอัส

#### 4.4.1 แรงดันที่ออปแอมป์

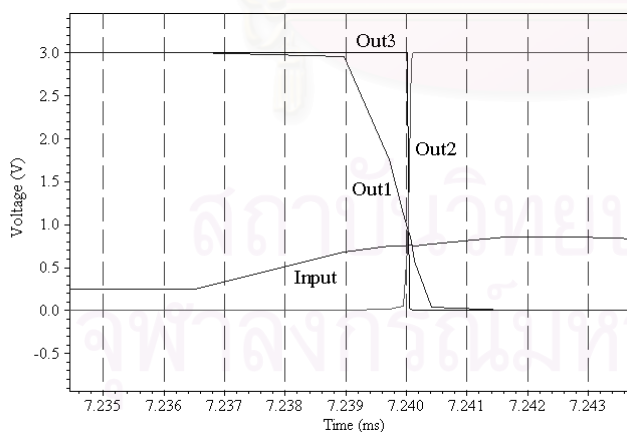
ออปแอมป์เป็นส่วนหนึ่งของวงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัล(ดูรูปที่ 3.15) ทำหน้าที่รักษาระดับ แรงดันคร่อมตัวเก็บประจุไม่ให้มีค่ามากกว่าค่าระดับแรงดันอ้างอิงที่กำหนดไว้ ( $V_{ref1}$ ) จากตัวอย่างผลการจำลองการทำงานที่แรงดันแหล่งจ่าย 3.0 V และแบบจำลองทรานซิสเตอร์แบบ typical ในรูปที่ 4.6 ที่เวลา 7.24 ms เมื่อแรงดัน คร่อมตัวเก็บประจุที่ใช้ในการอินทิเกรตที่ต่อกับขาอินพุตบวกของออปแอมป์(Input +) เริ่มมีค่ามากกว่าแรงดันอ้างอิง ( $V_{ref1} \approx 1.50$  V) ที่ต่อกับขาอินพุตลบของออปแอมป์(Input -) สัญญาณเอาต์พุตของออปแอมป์ซึ่งต่อกับขาเกตของ ทรานซิสเตอร์ M15 จะมีค่าสูงขึ้น ซึ่งเพียงพอที่จะทำให้ทรานซิสเตอร์ M15 ทำงานโดยการถ่ายเทกระแสที่ใช้คายประจุ ตัวเก็บประจุลงกราวด์ ทำให้แรงดันที่ขาอินพุตบวกของออปแอมป์มีค่าคงที่เท่ากับแรงดันอินพุตลบ ที่ 1.5 V



รูปที่ 4.6 แรงดันที่ขาต่างๆ ของออปแอมป์ในช่วง 1 คาบการอินทิเกรตแรงดันคร่อมตัวเก็บประจุ ( $V_{DD} = 3.3 \text{ V}$ )

#### 4.4.2 แรงดันที่อินเวอร์เตอร์

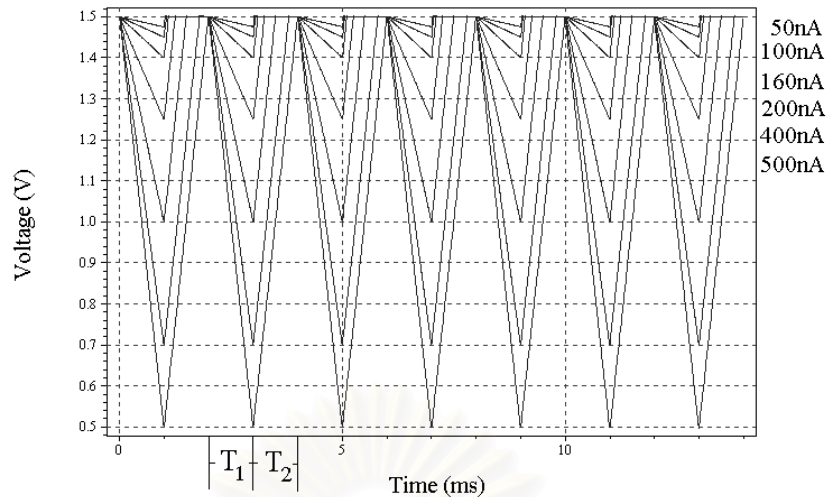
อินเวอร์เตอร์เป็นส่วนหนึ่งของวงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัล (ดูรูปที่ 3.15) ทำหน้าที่ปรับระดับสัญญาณที่ออกจากออปแอมป์ให้มีขนาดเหมาะสมที่จะเชื่อมต่อกับวงจรส่วนดิจิทัล จากตัวอย่างผลการจำลองการทำงานที่แรงดันแหล่งจ่าย 3.0 V และแบบจำลองทรานซิสเตอร์แบบ typical ในรูปที่ 4.7 ที่เวลา 7.24 ms สัญญาณออกจากออปแอมป์ ( $V_{ind}$ ) ซึ่งเป็นสัญญาณเข้าของอินเวอร์เตอร์ จะมีขนาดเปลี่ยนแปลงในช่วง 0.25-0.85 V ซึ่งไม่เหมาะสมในการเชื่อมต่อกับวงจรส่วนดิจิทัล แต่หลังจากสัญญาณดังกล่าวผ่านอินเวอร์เตอร์ 3 สเตจ ซึ่งให้สัญญาณออกเป็น Out1, Out2 และ Out3 ตามลำดับจะได้สัญญาณออกที่มีขนาด 0-3.0 V ที่สามารถใช้ร่วมกับวงจรดิจิทัลได้ต่อไป



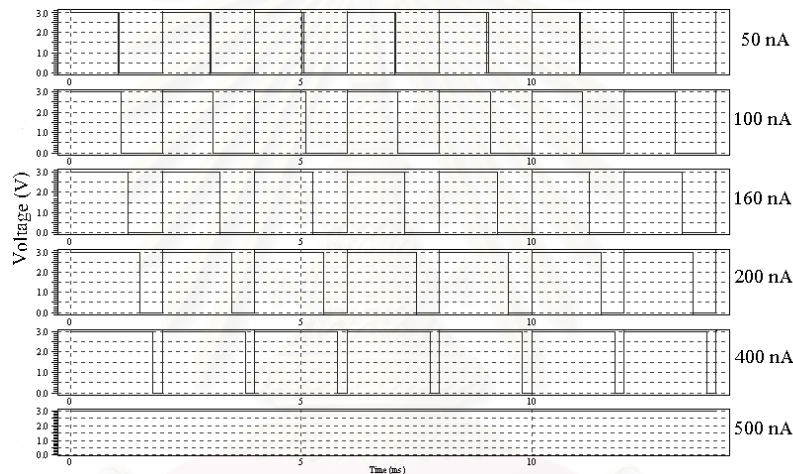
รูปที่ 4.7 แรงดันที่ขาต่างๆ ของอินเวอร์เตอร์ทั้ง 3 สเตจ ( $V_{DD} = 3.0 \text{ V}$ )

#### 4.4.3 แรงดันคร่อมตัวเก็บประจุและแรงดันขาออกของวงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัล

เมื่อกระแสจากหัววัดที่ส่งผ่านมายังวงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัลมีค่าเปลี่ยนไป แรงดันรูปสามเหลี่ยมคร่อมตัวเก็บประจุที่เกิดจากการอินทิเกรตกระแสดังกล่าวจะมีรูปร่างเปลี่ยนไปด้วย โดยมีความสัมพันธ์ระหว่างกระแสจากหัววัดและเวลาที่ใช้ในการคายประจุจากตัวเก็บประจุเป็นไปดังสมการที่ 2.7 และจากการจำลองการทำงานที่เงื่อนไข  $V_{DD} = 3.0 \text{ V}$  และ แบบจำลองของทรานซิสเตอร์แบบ typical จะได้ผลดังรูปที่ 4.8 และ 4.9



รูปที่ 4.8 สัญญาณแรงดันคร่อมตัวเก็บประจุ (โหนด Vc ในวงจรรูปที่ 3.15) เมื่อกระแสจากหัววัดมีค่าต่างๆ



รูปที่ 4.9 สัญญาณแรงดันออกจากอินเวอร์เตอร์ (โหนด Vind ในวงจรรูปที่ 3.15) เมื่อกระแสจากหัววัดมีค่าต่างๆ

รูปที่ 4.8 แสดงแรงดันคร่อมตัวเก็บประจุ โดยนำรูปที่ได้จากการจำลองการทำงานที่กระแสขาเข้าหลายๆ ค่ามาซ้อนทับกัน รูปสามเหลี่ยมที่เล็กที่สุดแทนกระแสจากหัววัดขนาด 50 nA และรูปสามเหลี่ยมที่ใหญ่ที่สุดแทนกระแสจากหัววัดขนาด 500 nA จะเห็นว่าในช่วงแรกของการคาบการทำงาน ( $T_1$ ) เช่น ช่วงเวลา 2ms-3ms ที่มีการอัดประจุแก่ตัวเก็บประจุ ความชันของกราฟจะเปลี่ยนไปตามกระแสขาเข้า ในช่วงหลังของการคาบการทำงาน ( $T_2$ ) เช่น ช่วงเวลา 3ms-4ms ที่มีการคายประจุจากตัวเก็บประจุ ความชันของกราฟจะคงที่เนื่องจากถูกกำหนดโดยกระแสอ้างอิงคงตัว

รูปที่ 4.9 แสดงแรงดันที่ออกจากอินเวอร์เตอร์ โดยจะเป็นพัลส์ที่มีค่าเป็น Hi เฉพาะช่วงที่มีการอัดหรือคายประจุแก่ตัวเก็บประจุเท่านั้น และเมื่อนำพัลส์นี้จะนำไปผ่านเกตแอนด์กับสัญญาณนาฬิกา CLK2 จะได้พัลส์ที่มีความกว้างแปรตามค่ากระแสจากหัววัด ดังความสัมพันธ์ในสมการที่ 3.47 พัลส์ดังกล่าวจะนำไปผ่านเกตแอนด์กับสัญญาณนาฬิกาความถี่สูง (500 kHz) และเข้าสู่วงจรนับจำนวนพัลส์ในภาคดิจิทัลต่อไป

นอกจากการจำลองการทำงานที่แรงดันแหล่งจ่าย  $V_{DD}=3.0$  V และแบบจำลองของทรานซิสเตอร์แบบ typical ดังกล่าวแล้ว จะทำการเปลี่ยนแรงดันจากแหล่งจ่ายและแบบจำลองของทรานซิสเตอร์ที่ใช้ในการจำลองการทำงานโดยให้กระแสอ้างอิงในการคายประจุเป็น 500 nA คงที่ และจะได้รับความสัมพันธ์ระหว่างกระแสจากหัววัดและเวลาคายประจุ ดังตารางที่ 4.7, 4.8 และ 4.9

ตารางที่ 4.7 เวลาคายประจุ( $T_2$ ) เมื่อกระแสขาเข้ามีค่าต่างๆ โดยใช้แบบจำลองของทรานซิสเตอร์แบบ typical

กระแสจาก หัววัด(nA)	เวลาคายประจุ $T_2$ (us)					
	$V_{DD}=2.2V$	$V_{DD}=3.0V$	$V_{DD}=5.0V$	average	Ideal	Error (%)
50	105.1	106	105	105.367	106	-0.5975
100	205.4	206	204.9	205.433	206	-0.2751
160	325	326	324.6	325.2	326	-0.2454
200	405	406	405	405.333	406	-0.1642
400	805	805.5	805	805.167	806	-0.1034
500	sat	sat	sat	sat	sat	sat

ตารางที่ 4.8 เวลาคายประจุ( $T_2$ ) เมื่อกระแสขาเข้ามีค่าต่างๆ โดยใช้แบบจำลองของทรานซิสเตอร์แบบ fast

กระแสจาก หัววัด(nA)	เวลาคายประจุ $T_2$ (us)					
	$V_{DD}=2.2V$	$V_{DD}=3.0V$	$V_{DD}=5.0V$	average	deal	Error (%)
50	55.4	56.2	57	56.2	57.079	-1.54
100	124.8	124.3	124.5	124.533	124.394	0.1093
160	204.4	205.8	205	205.067	205.172	-0.0513
200	258.5	258.5	259	258.667	259.024	-0.138
400	528	528.1	528	528.033	528.284	-0.0474
500	663	663	662	662.667	662.914	-0.0373

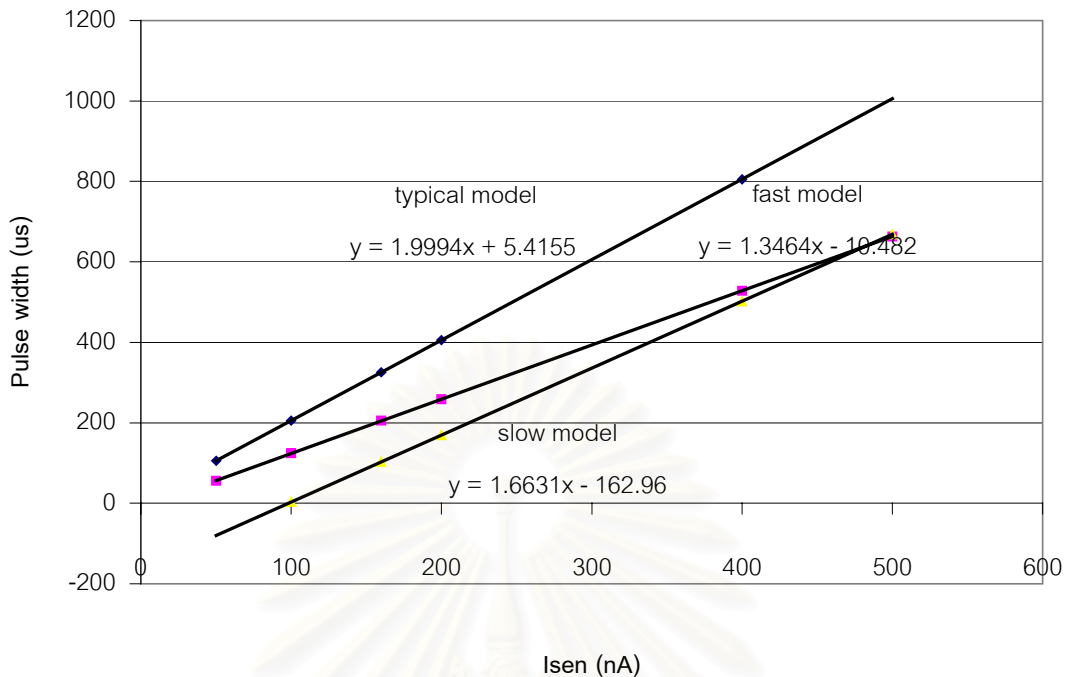
ตารางที่ 4.9 เวลาคายประจุ( $T_2$ ) เมื่อกระแสขาเข้ามีค่าต่างๆ โดยใช้แบบจำลองของทรานซิสเตอร์แบบ slow

กระแสจาก หัววัด(nA)	เวลาในการคายประจุ $T_2$ (us)					
	$V_{DD}=2.2V$	$V_{DD}=3.0V$	$V_{DD}=5.0V$	average	Ideal	Error (%)
50	2.4	2.4	3.1	2.63333	-	-
100	2.7	3.2	4.0	3.3	3.35	-1.4925
160	102	104	103.6	103.2	103.136	0.06205
200	169.7	169.2	170.5	169.8	169.66	0.08252
400	501	501.8	503	501.933	502.28	-0.069
500	669	668.1	669.4	668.833	668.59	0.0364

โดย  $T_{2,average}$  คือ ค่าเฉลี่ยของเวลา  $T_2$  เมื่อใช้แรงดันจากแหล่งค่า 2.2 V, 3.0 V และ 5.0 V

$T_{2,ideal}$  คือ ค่าที่ได้จากการประมาณด้วยสมการเชิงเส้นโดยใช้ข้อมูลจาก  $T_{2,average}$  (คือ ข้อมูลบนเส้นแนวโน้ม)

Error คือ เปอร์เซนต์ความผิดพลาดของ  $T_{2,average}$  คิดเทียบกับ  $T_{2,ideal}$



รูปที่ 4.10 ความกว้างของพัลส์ขาออกเฉลี่ย ( $T_{2,average}$ ) เมื่อกระแสจากหัววัดมีค่าต่างๆ (แบบจำลองทรานซิสเตอร์แบบ typical, fast และ slow)

หมายเหตุ : กรณีใช้แบบจำลองของ NMOS แบบ fast และแบบจำลอง PMOS แบบ slow ผลการจำลองการทำงานจะใกล้เคียงกับกรณีที่ใช้แบบจำลองของทั้ง NMOS และ PMOS แบบ fast กรณีใช้แบบจำลองของ NMOS แบบ slow และแบบจำลอง PMOS แบบ fast ผลการจำลองการทำงานจะใกล้เคียงกับกรณีที่ใช้แบบจำลองของทั้ง NMOS และ PMOS แบบ slow จึงไม่นำผลดังกล่าวมาแสดงไว้

เมื่อนำข้อมูลจากตารางที่ 4.7, 4.8 และ 4.9 มาวาดกราฟ จะได้กราฟดังรูปที่ 4.10 จะเห็นว่า

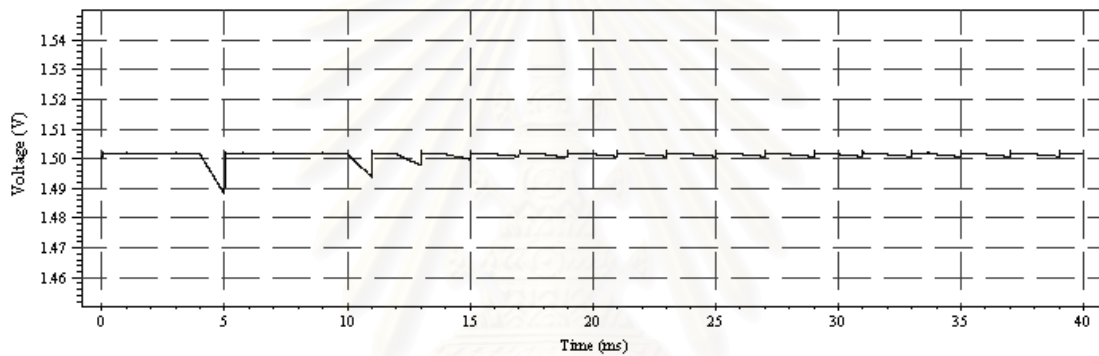
- กระแสออฟเซตมีค่าเปลี่ยนไปเมื่อเปลี่ยนแบบจำลอง : เนื่องจากทรานซิสเตอร์ที่ใช้ในการปรับเทียบกระแสออฟเซตมีแรงดันเทรซโฮลด์เปลี่ยนไป จึงจ่ายกระแสชดเชยเปลี่ยนไป กราฟของแบบจำลองแบบ typical และ fast ได้ปรับการชดเชยกระแสออฟเซตให้ถูกต้อง แต่กราฟของแบบจำลองแบบ slow ไม่ได้ปรับจึงเกิดการชดเชยมากเกินไปทำให้กระแสออฟเซตติดลบ
- อัตราขยายของวงจรมีค่าเปลี่ยนไปเมื่อเปลี่ยนแบบจำลอง : เนื่องจากทรานซิสเตอร์ที่ใช้ในการปรับเทียบกระแสออฟเซตมีแรงดันเทรซโฮลด์เปลี่ยนไป จึงจ่ายกระแสที่ใช้ในการคายประจุแก่ตัวเก็บประจุเปลี่ยนไป ( $I_{ref}$ )
- ความเป็นเชิงเส้นจะอยู่ในเกณฑ์ที่ออกแบบไว้ คือ น้อยกว่า 1% ซึ่งส่วนที่มากกว่า 1% ที่เกิดบริเวณกระแสมีค่าน้อยนั้นอาจเกิดจากข้อจำกัดในการวัดความกว้างพัลส์ที่มีความกว้างน้อย อย่างไรก็ตามก็ตีความผิดพลาดโดยรวมยังน้อยกว่า 3% ซึ่งเป็นเกณฑ์ที่ยอมรับได้

#### 4.5 วงจรปรับเทียบกระแสออฟเซ็ทและอัตราขยายของหัววัด(Offset&Gain Calibration Circuits)

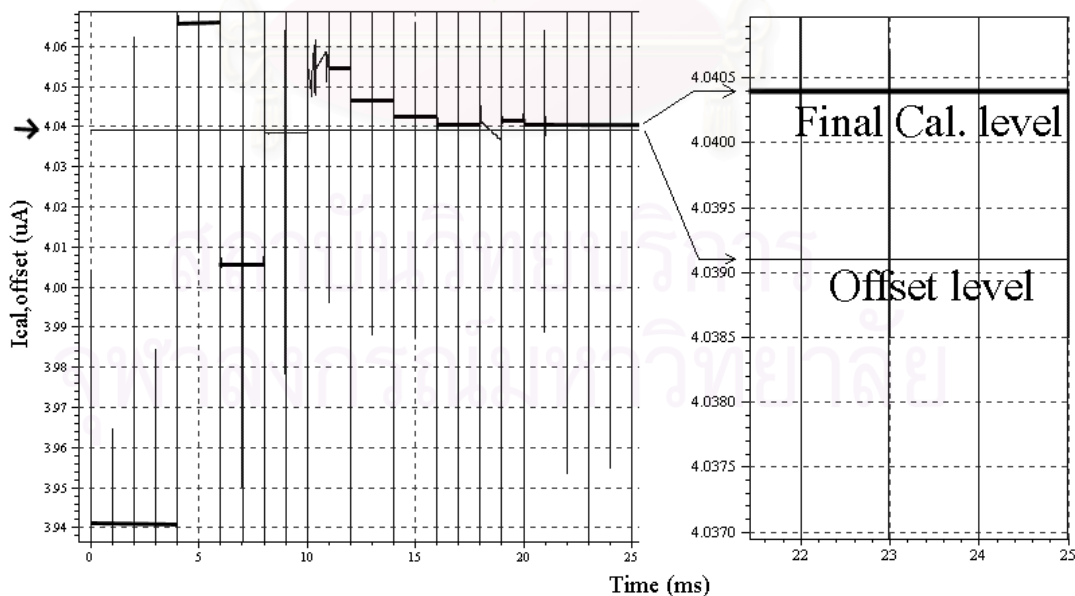
ในการจำลองการทำงานของวงจรปรับเทียบกระแสออฟเซ็ทและอัตราขยายของหัววัดทั้งส่วนแอนะล็อกและส่วนดิจิทัลร่วมกันในระดับทรานซิสเตอร์นั้น จะจำลองการทำงานของส่วนแอนะล็อกด้วยแบบจำลองทรานซิสเตอร์เฉพาะแบบ typical ระดับ 3 และเพื่อลดเวลาในการจำลองการทำงานจะจำลองการทำงานของส่วนดิจิทัลด้วยแบบจำลองทรานซิสเตอร์เฉพาะแบบ typical ระดับ 2 โดยใช้แรงดันแหล่งจ่ายเฉพาะค่า  $V_{DD} = 5.0 \text{ V}$  (แรงดันแหล่งสูงวงจรดิจิทัลจะทำงานเร็วขึ้น)

##### 4.5.1 วงจรปรับเทียบกระแสออฟเซ็ท (Offset Calibration Circuit)

เมื่อผู้ใช้กดปุ่มปรับเทียบกระแสออฟเซ็ท วงจรจะเริ่มทำงานตามขั้นตอนในรูปที่ 3.17 โดยดึงกระแสจากวงจรหลักด้วยกระบวนการ Binary search จนกระทั่งกระแสที่ดึงจากระบบสามารถชดเชยกระแสออฟเซ็ทได้ วงจรที่ใช้ในการจำลองการทำงานแสดงในรูปที่ 3.19 และ 3.20 ในบทที่ 3



รูปที่ 4.11 แรงดันคร่อมตัวเก็บประจุที่เปลี่ยนไปเมื่อวงจรทำการปรับเทียบ

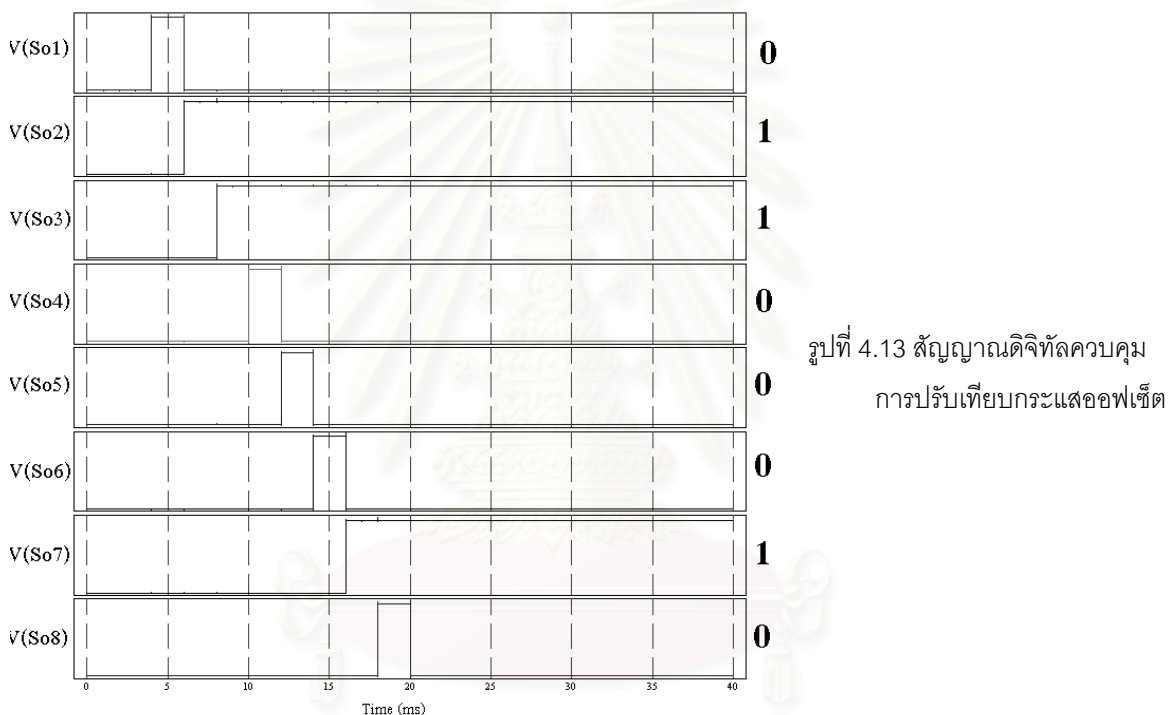


รูปที่ 4.12 ขนาดกระแสที่ดึงออกจากระบบที่เปลี่ยนไปจนกระทั่งปรับชดเชยกระแสออฟเซ็ทได้



ตัวอย่างการปรับเทียบกระแสฟลิวซ์ที่นำมาแสดง คือ ก่อนที่จะปรับเทียบจะมีกระแสฟลิวซ์ค่า 98.1 nA ในระบบ กระแสนี้เกิดจากกระแสที่ขดลวดของทรานซิสเตอร์ M10 มีค่ามากกว่ากระแสที่ขดลวดของทรานซิสเตอร์ M13 (วงจรมีรูปที่ 3.19)

เมื่อเริ่มมีการปรับเทียบบิตแรกใช้เวลา 4 ms โดยการดึงกระแสออกจากระบบทำให้กระแสที่อัดประจุตัวเก็บประจุเปลี่ยนไป และความชันแรงดันรูปสามเหลี่ยมในช่วงอัดประจุรวมทั้งจุดต่ำสุดของแรงดันคร่อมตัวเก็บประจุเปลี่ยนไปด้วยดังแสดงในรูปที่ 4.11 จากนั้นจะมีการปรับเทียบต่อไปที่ละบิตโดยใช้เวลาบิตละ 2 ms จนกระทั่งเมื่อปรับเทียบครบ 8 บิตใช้เวลา 22 ms แรงดันคร่อมตัวเก็บประจุจะมีรูปร่างเกือบคงที่ โดยเกิดการอินทิเกรตอีกเล็กน้อยเนื่องจากมีกระแสฟลิวซ์ที่มีค่าน้อยกว่า 1 nA ที่วงจรมีไม่สามารถชดเชยได้ โดยจากรูปที่ 4.12 จะเห็นว่าหลังจากปรับเทียบกระแสฟลิวซ์แล้วยังคงมีความผิดพลาดของกระแสอยู่ประมาณ 1 nA

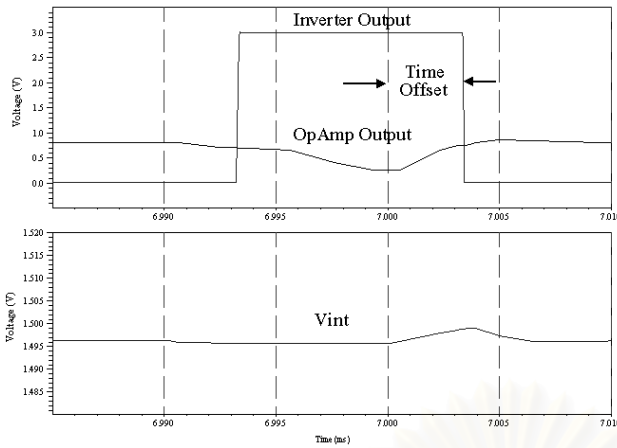


รูปที่ 4.13 สัญญาณดิจิทัลควบคุม การปรับเทียบกระแสฟลิวซ์

จากรูปที่ 4.12 กระแสฟลิวซ์ที่ต้องชดเชยในขณะเริ่มต้นมีค่า  $4.0391\mu\text{A} - 3.9410\mu\text{A} = 98.1\text{nA}$  และจากรูปที่ 4.13 บิตที่ใช้ในการปรับเทียบคือ บิตที่ 2,3 และ 7 ซึ่งจะได้กระแสในการปรับเทียบ คือ  $64 + 32 + 2 = 98\text{ nA}$  ค่าที่ได้จากการจำลองการทำงานจะต่างจากนี้เล็กน้อย เนื่องจากในกระบวนการผลิตวงจรรวมทั้งเลือกใช้นี้จะกำหนดความละเอียดของขนาด W และ L ของทรานซิสเตอร์ที่ทำหน้าที่เป็นแหล่งกำเนิดกระแสได้เพียงทศนิยม 1 ตำแหน่ง อย่างไรก็ตามค่าความผิดพลาดในระดับ 1nA นี้สามารถยอมรับได้ในการวัดจริง

#### ข้อผิดพลาดที่เกิดจากวงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัลขณะปรับเทียบกระแสฟลิวซ์

จากรูปที่ 3.28 ในช่วงปรับเทียบกระแสฟลิวซ์จะมีบางคาบการทำงานในช่วงเวลา  $T_1$  กระแสประจุตัวเก็บประจุจะไหลกลับทาง แรงดันคร่อมตัวเก็บประจุที่ใช้ในการอินทิเกรต ( $V_{int}$ ) จะเกิดการแกว่งของแรงดันเล็กน้อยในช่วงเวลาแคบๆ ทำให้ความกว้างของพัลส์ที่อินต  $V_{ind}$  จะไม่เป็นครึ่งคาบการอินทิเกรตพอดี นั่นคือเกิดปัญหาออฟเซตทางเวลาขึ้น ดังแสดงในรูปที่ 4.14

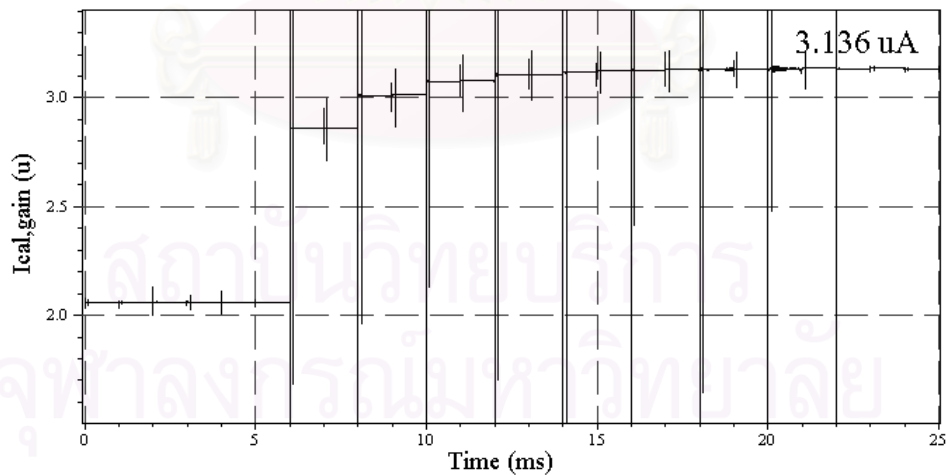


รูปที่ 4.14 ปัญหาออฟเซตทางเวลาที่เกิดใน วงจรแปลงผันสัญญาณแอนะล็อก เป็นดิจิทัล

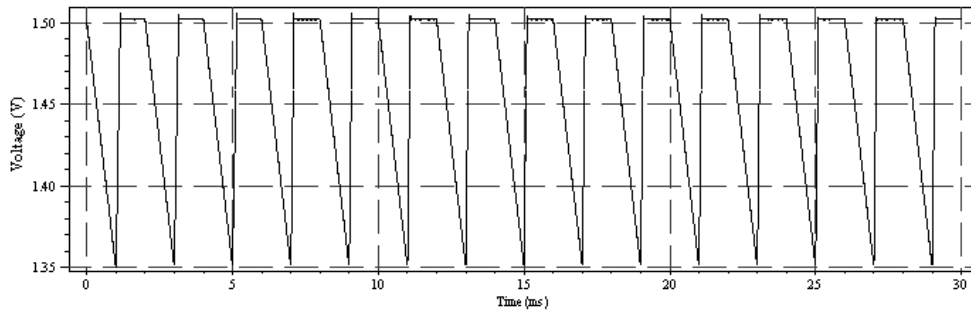
ซึ่งการแก้ปัญหาดังกล่าวจะทำในส่วนวงจรดิจิทัลโดยการเลื่อนเวลาการเริ่มต้นการนับพัลส์ออกไป เวลาที่เลื่อนไปดังกล่าวจะได้จากโดยการสุ่มจำลองการทำงานที่หลายเงื่อนไข และพบว่าช่วงเวลาออฟเซตที่มีค่ามากที่สุด ประมาณ  $15 \mu\text{s}$  ดังนั้น เพื่อแก้ปัญหาล่าช้าออฟเซตนี้ จะเพิ่มวงจรในส่วนดิจิทัลซึ่งทำหน้าที่หน่วงเวลาก่อนที่จะมีการเริ่มนับพัลส์ออกไป  $32 \mu\text{s}$

#### 4.5.2 วงจรปรับเทียบอัตราขยาย (Gain Calibration Circuit)

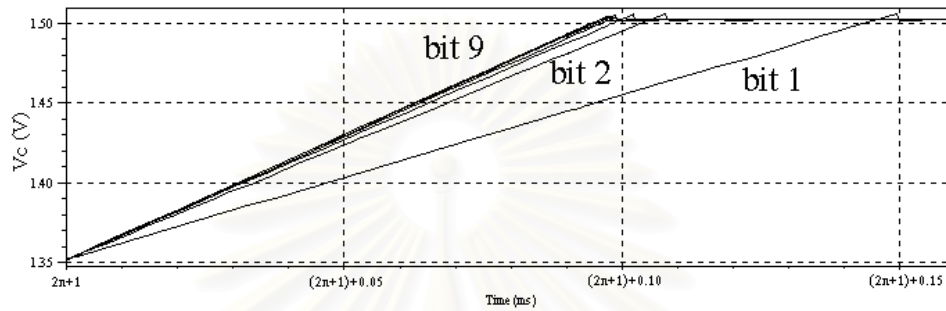
เมื่อผู้ใช้นำหัววัดจุ่มในสารละลายมาตรฐานเข้มข้น  $100 \text{ mg/dl}$  และกดปุ่มปรับเทียบอัตราขยาย วงจรปรับเทียบอัตราขยาย(รูปที่ 3.21) จะเริ่มทำงาน โดยค่อยๆ เพิ่มกระแสปรับเทียบ( $I_{\text{gaincal}}$ ) เพื่อใช้คายประจุจากตัวเก็บประจุในช่วงเวลา  $T_2$  ทำให้ความชันของแรงดันคร่อมตัวเก็บประจุเปลี่ยนแปลงไปในระยะเวลาที่ใช้ในการคายประจุ  $T_2$  ซึ่งจะเป็นการปรับเทียบอัตราขยายตามสมการที่ 2.8



รูปที่ 4.15 ขนาดกระแสที่ฉีดเข้าสู่ระบบที่เปลี่ยนไปขณะชดเชยอัตราขยาย



(ก)



(ข)

รูปที่ 4.16 แรงดันคร่อมตัวเก็บประจุที่เปลี่ยนไปขณะที่วงจรทำการปรับเทียบ

ตัวอย่างการปรับเทียบอัตราขยายที่นำมาแสดง คือ ก่อนที่จะปรับเทียบจะให้หัววัดมีค่าความไว 3 nA/(mg/dl) (จำลองการทำงานด้วยกระแสจากหัววัด 300 nA เนื่องจากหัววัดจุ่มลงในสารละลายมาตรฐานเข้มข้น 100 mg/dl) เมื่อเริ่มมีการปรับเทียบบิตแรกที่เวลา 4 ms ด้วยการใช้กระแสปรับเทียบบิตแรกค่า 2048 nA ในการคายประจุ (ตารางที่ 3.5) เวลาที่ใช้ในการคายประจุจะมีค่า

$$T_{2,beforecal} = \frac{\Delta V \cdot C_{int}}{I_{gaincal}} = \frac{(0.15)(2n)}{2048n} = 0.146ms \quad (4.9)$$

เมื่อปรับเทียบบิตต่อไปโดยการจ่ายกระแสเข้าไประบบทำให้กระแสที่คายประจุตัวเก็บประจุเปลี่ยนไป และความชันแรงดันรูปสามเหลี่ยมในช่วงคายประจุ ( $T_2$ ) จะเปลี่ยนไปดังรูปที่ 4.16(ก) ซึ่งสามารถนำสัญญาณแรงดันคร่อมตัวเก็บประจุเฉพาะช่วงเวลาคายประจุ ( $T_2$ ) ของแต่ละคาบการปรับเทียบมาเรียงซ้อนทับกันได้ดังรูปที่ 4.16 (ข) การปรับเทียบจะใช้เวลาบิตละ 2 ms จนกระทั่งเมื่อปรับเทียบครบ 8 บิตที่เวลา 22 ms จากรูปที่ 4.15 กระแสปรับเทียบมีค่า 3.136  $\mu$ A เวลาที่ใช้ในการคายประจุจะมีค่า

$$T_{2,aftercal} = \frac{\Delta V \cdot C_{int}}{I_{gaincal}} = \frac{(0.15)(2n)}{3.136\mu} = 0.096ms \quad (4.10)$$

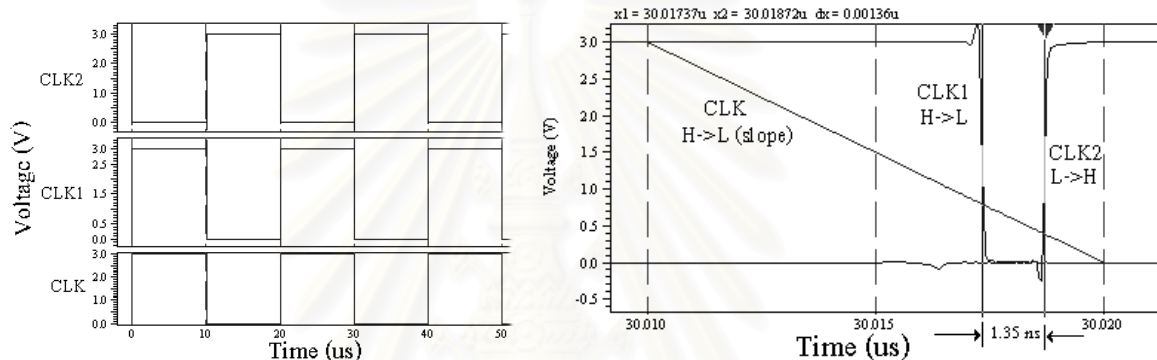
วงจรในส่วนดิจิทัลที่ควบคุมการทำงานของวงจรปรับเทียบอัตราขยายจะมีลักษณะคล้ายของวงจรปรับเทียบกระแสออฟเซตในรูปที่ 4.13 แต่บิตที่จะมีค่า  $Hi(1)$  คือ บิตที่ 1, 2 และ 6 ซึ่งจ่ายกระแสปรับเทียบรวม  $2048+1024+64 = 3136$  nA

## 4.6 วงจรส่วนดิจิทัล (Digital Circuit)

วงจรดิจิทัลประกอบด้วย 3 ส่วนหลัก คือ วงจรสร้างฐานเวลา (Timebase Circuit), วงจรนับ (Counter) และ วงจรแปลงรหัส BCD เป็นรหัสเพื่อขับจอแบบผลึกเหลว 7 ส่วน (BCD to 7 Segment Decoder) การจำลองการทำงานของวงจรดิจิทัลจะนำมาแสดงเฉพาะการจำลองการทำงานแยกแต่ละวงจร(เนื่องจากวงจรแต่ละส่วนประกอบด้วยทรานซิสเตอร์เป็นจำนวนมาก) โดยใช้โปรแกรม TSPICE เท่านั้น ส่วนการจำลองการทำงานด้วยโปรแกรม Electronics Workbench เพื่อดูการทำงานคร่าวๆ ของวงจรจะไม่นำมาแสดงในที่นี้

### 4.6.1 วงจรสร้างฐานเวลา

วงจรสร้างฐานเวลาในรูปที่ 3.22 ประกอบด้วยวงจรสร้างสัญญาณนาฬิกาแบบ Non overlapping และวงจรหน่วงสัญญาณนาฬิกา

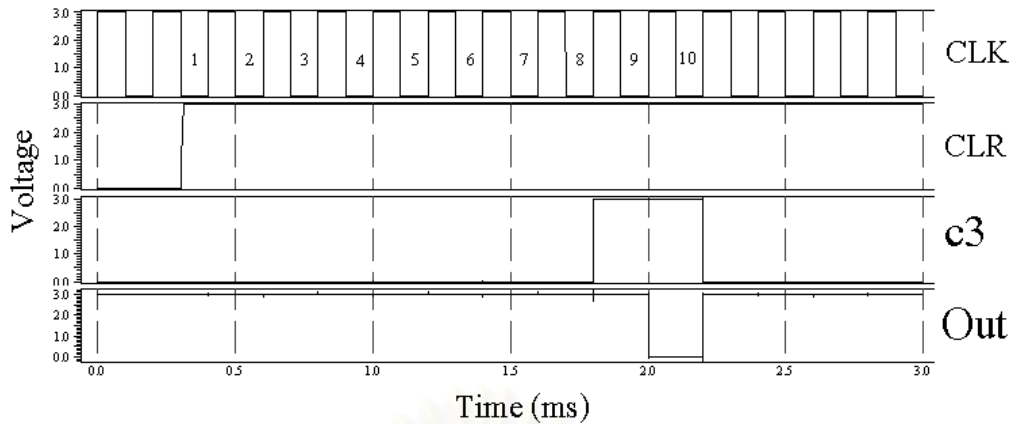


รูปที่ 4.17 สัญญาณจากวงจรสร้างสัญญาณนาฬิกาแบบ Non overlapping

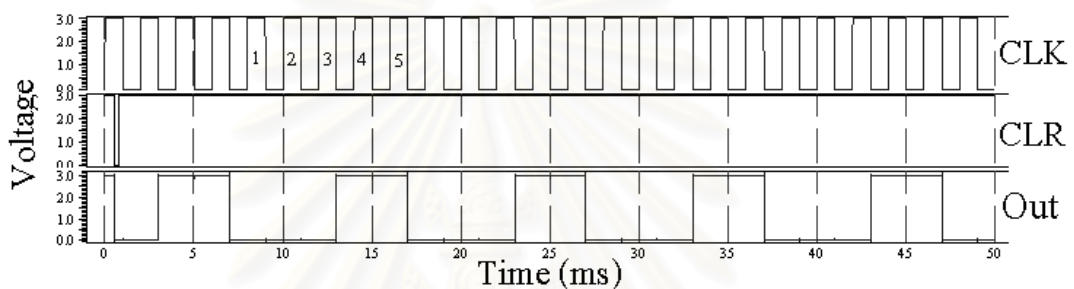
จากรูปที่ 4.17 สัญญาณนาฬิกาแบบ Non overlapping ที่วงจรสร้างขึ้นจากสัญญาณนาฬิกาความถี่ 500 Hz (CLK) คือ สัญญาณ CLK1 และ CLK2 โดยช่วงเวลาที่ทั้งสัญญาณ CLK1 และ CLK2 มีค่า Lo พร้อมกัน คือ  $30.01872 \mu\text{s} - 30.01737 \mu\text{s} = 1.35 \text{ ns}$  ซึ่งจะเห็นได้จากภาพขยายเฉพาะช่วงที่เกิดการเปลี่ยนแปลงระดับสัญญาณที่เวลาประมาณ 30  $\mu\text{s}$  ในรูป 4.17 ขวา เมื่อเทียบกับค่าเวลาที่ออกแบบไว้โดยใช้อินเวอร์เตอร์ 8 ตัวอนุกรมกันจะได้เวลาหน่วงตามลักษณะของอินเวอร์เตอร์ที่ระบุในเอกสารข้อมูลของเกตจากบริษัทผู้ผลิตวงจรรวม[24] คือ  $8 \times 0.16 \text{ ns} = 1.28 \text{ ns}$  จะพบว่าได้เวลามากกว่าที่ออกแบบไว้เล็กน้อย

### 4.6.2 วงจรนับ

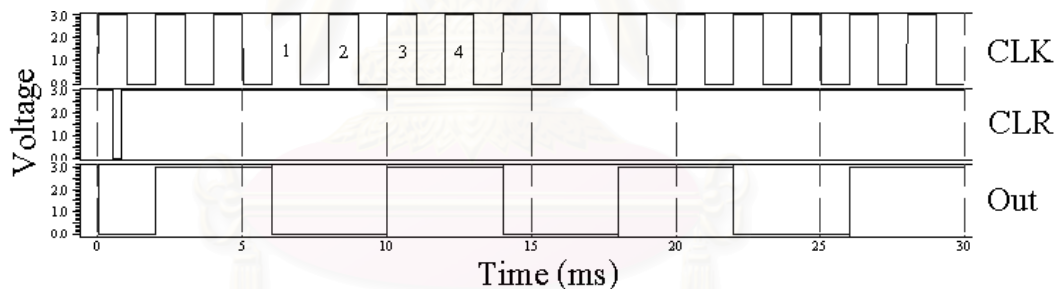
วงจรรับหรือวงจรรหัสพื้นฐานที่ใช้ในระบบคือ วงจรรหัส 10, วงจรรหัส 5 และวงจรรหัส 4 ซึ่งจะใช้ในการหารสัญญาณนาฬิกา 500 kHz ที่รับจากภายนอกให้ได้ความถี่ที่ต้องการ และ ใช้เป็นวงจรรับสัญญาณพัลส์ที่มีจำนวนพัลส์แปรตามขนาดกระแสขาเข้าจากหัววัด วงจรนับที่ใช้ในการจำลองการทำงานจะเป็นดังรูปที่ 3.25 โดยมีผลการจำลองการทำงานดังแสดงในรูปที่ 4.18, 4.19 และ 4.20



รูปที่ 4.18 ผลการจำลองการทำงานของวงจร 10



รูปที่ 4.19 ผลการจำลองการทำงานของวงจร 5

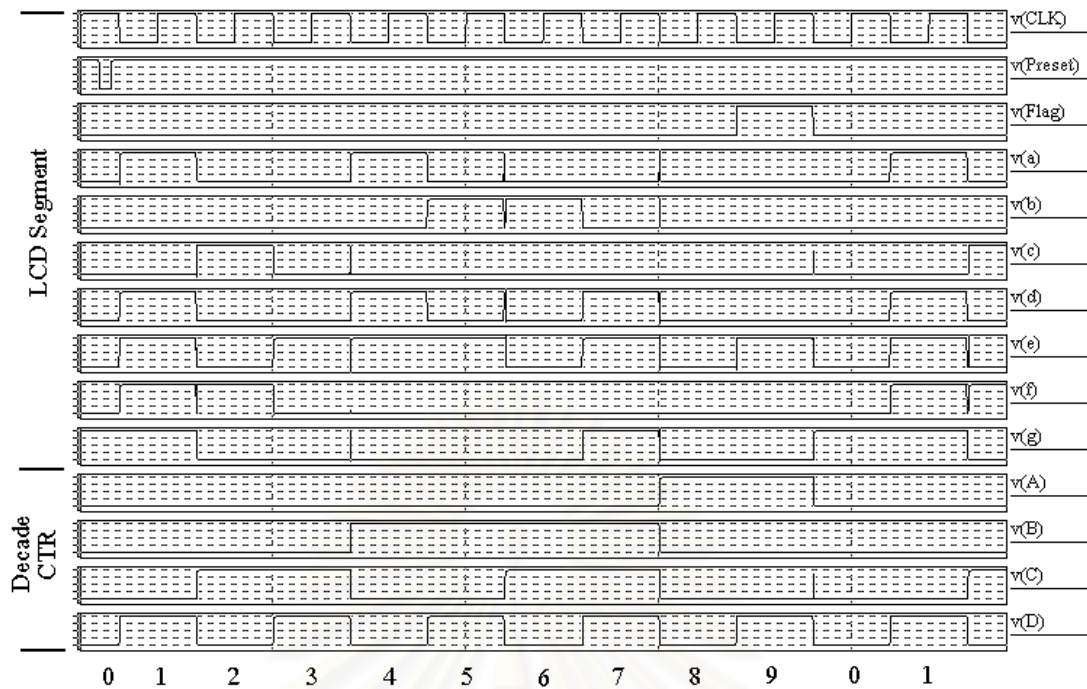


รูปที่ 4.20 ผลการจำลองการทำงานของวงจร 4

#### 4.6.3 วงจรแปลงรหัส BCD เป็นรหัสเพื่อขับจอแบบผลึกเหลว 7 ส่วน

สัญญาณ BCD ที่ได้จากวงจรนับ 10 จำนวน 3 หลักจะส่งผ่าน Latch มายังวงจรแปลงรหัส BCD เป็นรหัสเพื่อขับจอแบบผลึกเหลว 7 ส่วน สัญญาณที่ออกจากวงจรแปลงรหัสนี้จะถูกนำไปผ่านเกตแอนด์กับสัญญาณนาฬิกาความถี่ 125 Hz และผ่านวงจรขับกระแสซึ่งในที่นี้จะใช้อินเวอร์เตอร์แบบ x8 ที่มีในไลบรารีดิจิทัล MTC 23300 ก่อนที่จะนำไปขับแต่ละส่วนของจอแบบผลึกเหลว 7 ส่วนต่อไป

รูปที่ 4.21 แสดงผลการจำลองการทำงานของวงจรแปลงรหัสโดยสัญญาณเข้าวงจร คือ A,B,C และ D (LSB) เป็นสัญญาณ BCD ที่สร้างจากวงจรนับแบบนับสิบและสัญญาณออกวงจรคือ a, b, c, d, e, f และ g เป็นสัญญาณควบคุมส่วนของจอแบบผลึกเหลว 7 ส่วนที่จะทำงาน การทำงานของวงจรในส่วนนี้จะกินกระแสน้อยมากเนื่องจากใช้ความถี่ต่ำประมาณ 500 Hz



รูปที่ 4.21 การทำงานของวงจรแปลงรหัส BCD เป็นรหัสเพื่อขับจอแบบผลึกเหลว 7 ส่วน

#### 4.7 การกินกระแสของวงจรในแต่ละส่วน

การกินกระแสของวงจรที่ได้จากการจำลองการทำงานโดยใช้แบบจำลองทรานซิสเตอร์แบบ typical โดยเปลี่ยนแรงดันแหล่งที่ใช้เป็น 2.2 V, 3.0 V และ 5.0 V จะได้ผลดังตารางที่ 4.10

ตารางที่ 4.10 การกินกระแสของวงจรในแต่ละส่วน

ส่วนของวงจร	กระแสเข้าวงจร ( $\mu\text{A}$ )			
	$V_{DD} = 2.2 \text{ V}$	$V_{DD} = 3.0 \text{ V}$	$V_{DD} = 5.0 \text{ V}$	คิดเป็น %
วงจรไบอัส	12.16	13.74	17.70	23.0
วงจรรับกระแสส่วนหน้า	10.69	10.69	10.68	17.9
วงจร Dual slope A/D	12.01	12.02	12.03	20.1
วงจรภาคดิจิทัล	< 1	< 1	< 1	< 1
วงจรปรับเทียบ (ส่วนแหล่งกระแส)	8.08	8.26	8.28	13.8
จอแบบผลึกเหลว (ทำงานทุกส่วน) [18]	15*	15	15*	25.1
รวม	57.93	59.70	63.69	100
คิดเป็นกำลังงานโดยประมาณ ( $\mu\text{Watt}$ )	127.4	179.1	318.5	-

หมายเหตุ: ค่ากระแสได้จากการจำลองการทำงานที่เงื่อนไข

- กระแสผ่านหัววัด = 0 nA
- ส่วนของวงจรภาคดิจิทัลจำลองเฉพาะวงจรนับแบบนับ 10 ที่ความถี่ 500 kHz แล้วนำผลที่ได้มาคูณ 3 ส่วนอื่นที่ทำงานที่ความถี่ต่ำไม่นำมาคิด
- การกินกระแสของจอแบบผลึกเหลวในคู่มือระบุไว้ที่เฉพาะ 3.0 V<sub>RMS</sub>

จากตารางที่ 4.10 จะเห็นว่ากระแสประมาณ 75% จะถูกใช้โดยวงจรแอนะล็อก และน้อยกว่า 1% จะถูกใช้ใน วงจรดิจิทัล ส่วนหนึ่งเป็นเพราะวงจรดิจิทัลที่ออกแบบทำงานที่ความถี่ต่ำ และจะเห็นได้ว่าการออกแบบวงจรที่กินกำลัง งานต่ำนั้นจะต้องออกแบบวงจรในส่วนแอนะล็อกให้กินกระแสต่ำที่สุด วงจรที่สร้างจากแอนะล็อกโดยวิธีจึงไม่สามารถ ทำให้เป็นวงจรถูกกินกำลังงานต่ำได้ดีเท่ากับการออกแบบเองเฉพาะงาน

#### 4.8 สรุป

ในบทนี้ได้กล่าวถึงการจำลองการทำงานของวงจรทั้งในส่วนแอนะล็อกและส่วนดิจิทัลตามที่ได้ออกแบบไว้ใน บทที่ 3 โดยมีการเปลี่ยนตัวแปรที่สำคัญ 2 ตัว คือ ค่าแรงดันจากแหล่งจ่ายแรงดัน และแบบจำลองของทรานซิสเตอร์ที่ ใช้ในการจำลองการทำงาน จากการจำลองการทำงานพบว่าวงจรที่ออกแบบไว้สามารถทำงานได้โดยมีคุณสมบัติตาม ข้อกำหนด โดยเฉพาะส่วนของวงจรเปรียบเทียบกระแสออฟเซตและอัตราขยายซึ่งเป็นการจำลองการทำงานร่วมกัน ของวงจรแอนะล็อกและดิจิทัลทำให้ใช้เวลาจำลองการทำงานนานมากนั้น สามารถลดเซกกระแสได้ตามความละเอียดที่ ออกแบบไว้ได้ อย่างไรก็ตาม ยังไม่ได้มีการจำลองการทำงานของวงจรทั้งหมดรวมกัน ซึ่งน่าจะทำได้ถ้ามีโปรแกรมที่ใช้และ วิธีการในการจำลองการทำงานที่เหมาะสม



สถาบันวิทยบริการ  
จุฬาลงกรณ์มหาวิทยาลัย

## บทที่ 5

### การวาดลายวงจร(Layout) และการออกแบบแผ่นทดสอบวงจรรวม(Testing board)

เมื่อออกแบบวงจรและจำลองการทำงานของวงจรจนได้ผลเป็นที่น่าพอใจแล้ว จะนำวงรดังกล่าวมาเขียนลายวงจร(Layout) เพื่อนำไปสร้างเป็นวงจรรวมต้นแบบต่อไป โดยโปรแกรมที่ใช้ในการเขียน Layout คือ "โปรแกรม L-edit version 6.0" และ เทคโนโลยีการผลิตที่ใช้ คือ Alcatel Mietec CMOS 0.7  $\mu\text{m}$  พร้อมกับบดจิจิทัลไลบรารี MTC 23300 [3.3 Volt]

#### 5.1 การออกแบบ Layout

การออกแบบ Layout คือ การออกแบบแผ่นมาสก์(Mask) ที่ใช้ในกระบวนการ Photolithography แผ่นมาสก์ดังกล่าวจะใช้เพื่อสร้างรูปแบบของ Layer ต่างๆ เช่น Layer Metal1 ที่ใช้เป็นทางเดินของสัญญาณในวงจร เมื่อสร้าง Layer ซ้อนกันหลายๆ ชั้นจะเกิดเป็นวงจรรวมได้ โดยวิธีการออกแบบ Layout โดยทั่วไป มี 2 วิธี คือ

1. การออกแบบโดยผู้ใช้ (Full-custom design) คือ การออกแบบขนาดของทรานซิสเตอร์แต่ละตัวโดยตรงซึ่งเหมาะในการออกแบบวงจรแอนะล็อกเนื่องจากมีจำนวนทรานซิสเตอร์น้อย รวมทั้งขนาดและตำแหน่งของทรานซิสเตอร์แต่ละตัวอาจจะมีผลกระทบต่อคุณสมบัติของวงจรโดยรวมมาก

2. การออกแบบโดยใช้เซลล์มาตรฐาน(Standard cell design) คือ การออกแบบโดยใช้เซลล์ Layout มาตรฐานต่างๆ ที่มีผู้สร้างไว้แล้วมาต่อกันเพื่อทำหน้าที่ตามต้องการ เหมาะกับการออกแบบวงจรดิจิทัลเนื่องจากวงจรดิจิทัลมีรูปแบบสัญญาณที่ใช้เชื่อมต่อกันเพียงค่า Hi หรือ Lo การเชื่อมต่อจึงสามารถทำได้ง่ายและสามารถใช้โปรแกรมคอมพิวเตอร์ทำหน้าที่เชื่อมต่อ Layout มาตรฐานเป็นวงจรได้ โดยเรียกว่าวิธี "Standard Place and Rout (SPR)" ซึ่งการสร้าง Layout ของวงจรดิจิทัลในที่นี่จะใช้วิธีนี้เช่นกัน

#### 5.2 ข้อกำหนดในการวาด Layout

การวาด Layout ต้องทราบข้อกำหนดซึ่งระบุไว้ในเอกสารคู่มือของเทคโนโลยีการผลิต [24] ซึ่งได้แก่

##### 5.2.1 นิยามของ Layer

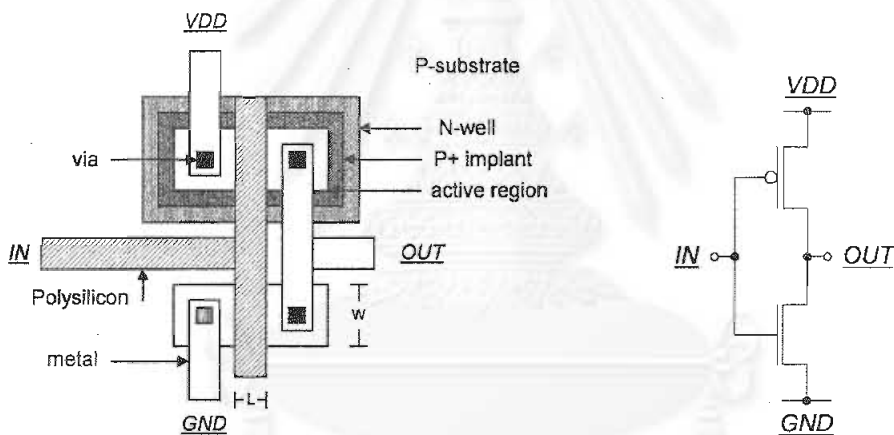
นิยามของ Layer ต่างๆ จะมีความสัมพันธ์โดยตรงกับกระบวนการสร้างมาสก์ ตัวอย่างนิยาม Layer ของเทคโนโลยีที่ใช้ในงานวิจัยนี้จะเป็นดังตารางที่ 5.1

Layer แบบพื้นฐาน คือ Layer ที่สามารถวาดได้ด้วยโปรแกรม L-edit อย่างอิสระ ในขณะที่ Layer แบบอนุพันธ์จะเกิดจากการวาด Layer แบบพื้นฐานซ้อนทับหรือไม่ซ้อนทับกัน ซึ่งการนิยามการซ้อนหรือไม่ซ้อนทับดังกล่าวจะนิยามด้วยนิพจน์ตรรกศาสตร์ จากข้อมูลการนิยาม Layer เบื้องต้นในตารางที่ 5.1 สามารถนำไปวาด Layout ของทรานซิสเตอร์ NMOS และ PMOS ซึ่งประกอบด้วยขา ซอร์ซ, เดรน และเกตได้ ดังตัวอย่างวงจรรินเวอร์เตอร์ในรูปที่



ตารางที่ 5.1 ตัวอย่างการนิยาม Layer ต่างๆ ของเทคโนโลยีการผลิต Alcatel Mietec CMOS 0.7  $\mu\text{m}$

ชนิด Layer	ชื่อ Layer	นิยาม
พื้นฐาน	Active_area	นิยามดังรูปที่ 5.2
	P+_Diffusion	
	Polysilicon	
	Nwell	
อนุพันธ์	N+ Active_area	Active_area And (Not P+_Diffusion) And (Not Polysilicon)
	P+ Active_area	Active_area And P+_Diffusion And (Not Polysilicon)
	N+ Source/Drain	N+ Active_area And (Not Nwell)
	P+ Source/Drain	P+ Active_area And Nwell
	Gate	Active_area And Polysilicon



รูปที่ 5.1 ตัวอย่างการวาด Layout ของวงจรรวมอินเวอร์เตอร์

### 5.2.2 คุณสมบัติของ Layer ต่างๆ

Layer ต่างๆ จะมีคุณสมบัติทางไฟฟ้าหลายอย่าง ที่สำคัญ คือ สภาพต้านทานของ Layer ซึ่งตัวอย่างแสดงได้ดังตารางที่ 5.2 โดย Layer ที่ใช้ในที่นี้ คือ High ohmic poly เพื่อสร้างตัวต้านทานอ้างอิง ( $R_{ref}$ ) ในวงจรไบอัส

ตารางที่ 5.2 ตัวอย่างสภาพต้านทานแบบแผ่น (Sheet resistivity) ของ Layer ต่าง ๆ

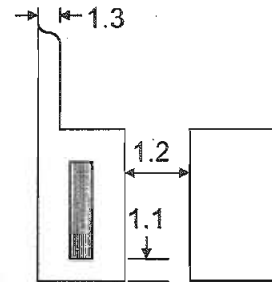
Layer	สภาพต้านทานแบบแผ่น			
	ค่าน้อยที่สุด	ค่าปกติ	ค่ามากที่สุด	หน่วย
Nwell	1200	1300	1400	Ohm/sq
High ohmic poly	1600	2000	2400	Ohm/sq
Poly(VDP)	20	27	34	Ohm/sq
Metal 1	37.5	50	62.4	mOhm/sq

5.2.3 ข้อกำหนดเกี่ยวกับขนาดและความสัมพันธ์ของ Layer ต่างๆ

ในการวาด Layout จะต้องวาดตามข้อกำหนดเกี่ยวกับขนาดของ Layer ต่างๆ รวมทั้งความสัมพันธ์ระหว่าง Layer เช่น ในกรณีที่มี Layer 2 ซ้อนทับ Layer 1 ข้อกำหนดดังกล่าวมีขึ้นเพื่อให้วงจรที่ผลิตมายังคงสามารถทำงานได้แม้ว่าในระหว่างกระบวนการผลิตของโรงงานจะเกิดปัญหาการวางมาส์กของแต่ละ Layer เหลื่อมกันเล็กน้อย

หลังจากวาด Layout แล้ว โปรแกรม L-edit จะสามารถทำหน้าที่ตรวจสอบการ Layout ที่วาดขึ้นว่าเป็นไปตามข้อกำหนดของบริษัทผู้ผลิตวงจรรวม (Design rule) หรือไม่ ด้วยวิธีการที่เรียกว่า "Design Rule Check (DRC)"

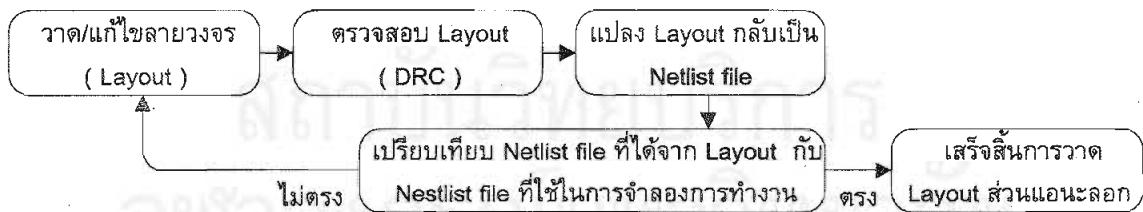
ข้อกำหนด	ระยะ (µm)
1.1 ระยะต่ำสุดที่ Nwell ครอบคลุม N+ Active area	0.70
1.2 ระยะห่างต่ำสุดระหว่าง Nwell ที่ศักย์ต่างกัน 2 แห่ง	5.00
1.3 ความกว้างต่ำสุดของ Nwell	3.00



ตารางที่ 5.3 ตัวอย่างข้อกำหนดเกี่ยวกับขนาดและความสัมพันธ์ของ Layer Nwell กับ Layer อื่นๆ

5.3 การวาด Layout ของวงจรถ่วงแอนะล็อก

การวาด Layout ของวงจรถ่วงแอนะล็อกจะมีขั้นตอนดังแสดงในรูปที่ 5.2 โดยขั้นตอนแรกผู้ใช้ต้องวาด Layout เอง และใช้โปรแกรม L-edit ทำ DRC เพื่อตรวจสอบว่า Layout ที่วาดถูกต้องตามข้อกำหนดหรือไม่ จากนั้นใช้โปรแกรม L-edit แปลง Layout ที่วาดให้เป็นไฟล์ข้อมูลของขนาดและการต่อกันของทาวนชิสเตอร์แต่ละตัว (Netlist file) ซึ่งมีรูปแบบคล้ายกับไฟล์ที่ใช้ในการจำลองการทำงานของวงจรถ่วงด้วยโปรแกรม TSPICE ดังนั้นจึงสามารถนำไฟล์ทั้งสองมาเปรียบเทียบกันด้วยสายตาหรือใช้โปรแกรมเพื่อการเปรียบเทียบ (Layout Vs Schematic, LVS) ก็ได้ เพื่อความแน่ใจว่า Layout ที่วาดเป็นของวงจรถ่วงที่จำลองการทำงานไว้จริง



รูปที่ 5.2 ขั้นตอนการวาด Layout ของวงจรถ่วงแอนะล็อก

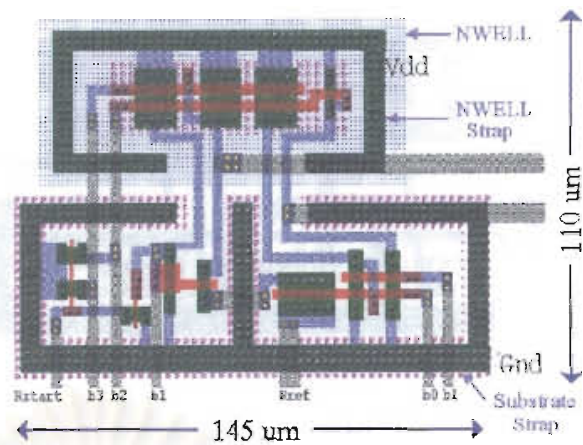
วงจรถ่วงแอนะล็อกที่จะต้องวาด Layout ประกอบด้วยวงจรถ่วง

1. วงจรถ่วงไบอัส (Biasing Circuit)
2. วงจรถ่วงกระแสจากหัววัด (Front-end Circuit)
3. วงจรถ่วงแปลงผันสัญญาณแอนะล็อกเป็นสัญญาณดิจิทัล (Analog to Digital Converter, ADC)
4. วงจรถ่วงปรับเทียบกระแสออฟเซต (Offset Calibration System)
5. วงจรถ่วงปรับเทียบอัตราขยาย (Gain Calibration System)

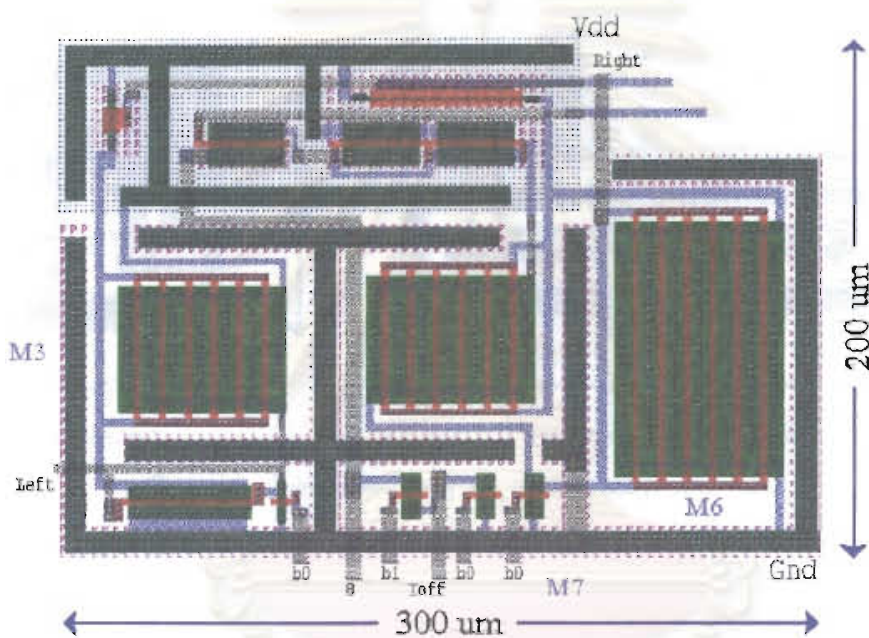
ซึ่งมี Layout ดังแสดงในรูปที่ 5.4 ถึง 5.7

NWELL		METAL1
ACTIVE_AREA		VIA1
NMOS_FIELD		METAL2
CAPA_FIELD		VIA2
POLYSILICON		METAL3
N+_IMPLANT		CONTACT
P+_IMPLANT		

รูปที่ 5.3 นิยามของ Layer พื้นฐาน



รูปที่ 5.4 Layout ของวงจรมอส

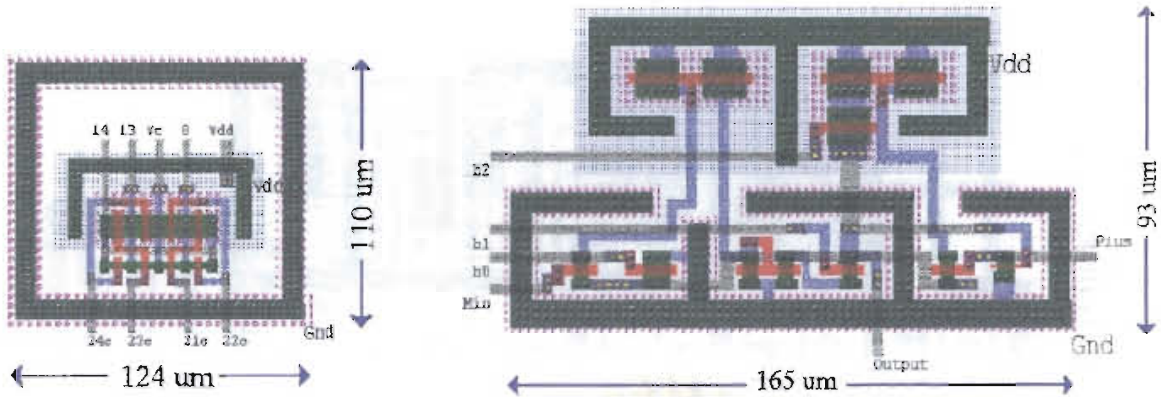


รูปที่ 5.5 Layout ของวงจรมอสแบบประตูจากหัววัด

รูปที่ 5.4 แสดง Layout ของวงจรมอส ซึ่งประกอบด้วยทรานซิสเตอร์ M1-M14 โดยส่วนที่อยู่ภายใน NWELL ด้านบน(บริเวณจุดประสีฟ้า) คือ PMOS และส่วนที่อยู่ด้านล่างคือ NMOS วงจรมอสจะให้แรงดันไบอัสแก่วงจรอื่นๆ 4 จุด คือ โหนด b0, b1, b2 และ b3 นอกจากนี้ยังมีโหนด Rstart ที่ต่อกับตัวต้านทานอ้างอิง, มี NWELL strap เป็นบริเวณที่เชื่อมต่อกับ NWELL กับ  $V_{DD}$  เพื่อรักษาศักย์ของ NWELL ให้สูงที่สุดในวงจรเสมอ และ Substrate strap เป็นบริเวณที่เชื่อมต่อกับสแต็ปกับ  $V_{GND}$  เพื่อรักษาศักย์ของ NWELL ให้ต่ำที่สุดในวงจรเสมอ

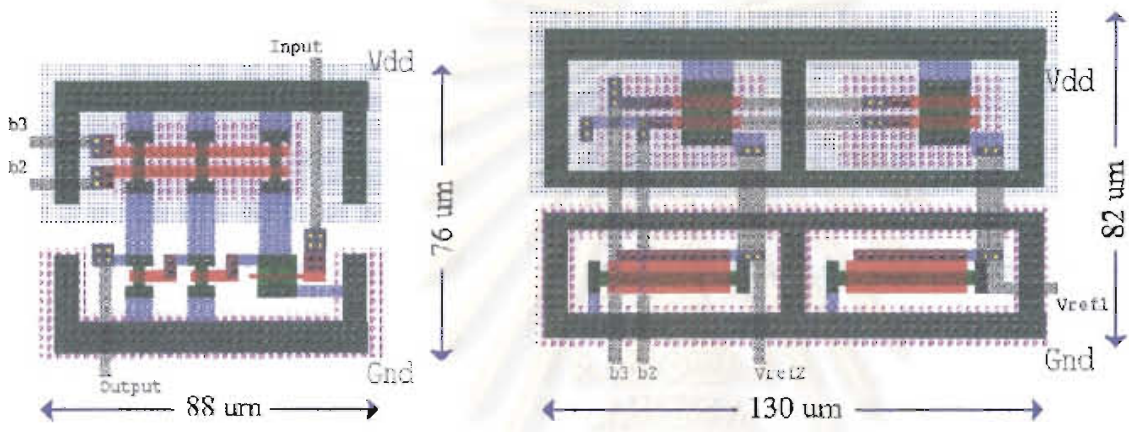
รูปที่ 5.5 แสดง Layout ของวงจรมอสแบบประตูจากหัววัด โดยจะเห็นว่า ทรานซิสเตอร์ที่มีขนาดใหญ่(พื้นที่สี่เหลี่ยม) คือ M3 M7 และ M6 จากวงจรมอสที่ 4.11 ก จะวาดเรียงจากซ้ายไปขวาตามลำดับ โดยใช้โครงสร้างแบบ Interdigitate และวงจรมอสที่มีโหนดสำคัญ 2 โหนด คือ โหนด Right และ Left ใช้สำหรับต่อกับหัววัดแบบแอมเพอโรเมตริกที่ใช้ในการวัด

รูปที่ 5.6 แสดง Layout ของวงจรมอสแปลงสัญญาณแอมพลิจูดเป็นดิจิทัล ซึ่งมีส่วนประกอบย่อย 4 ส่วน เมื่อรวมกันแล้ว จะมีขนาดพื้นที่ใกล้เคียงกับของ Layout ของวงจรมอสแบบประตูจากหัววัด



(ก) ส่วนวงจรควบคุมการอัด/คายประจุ

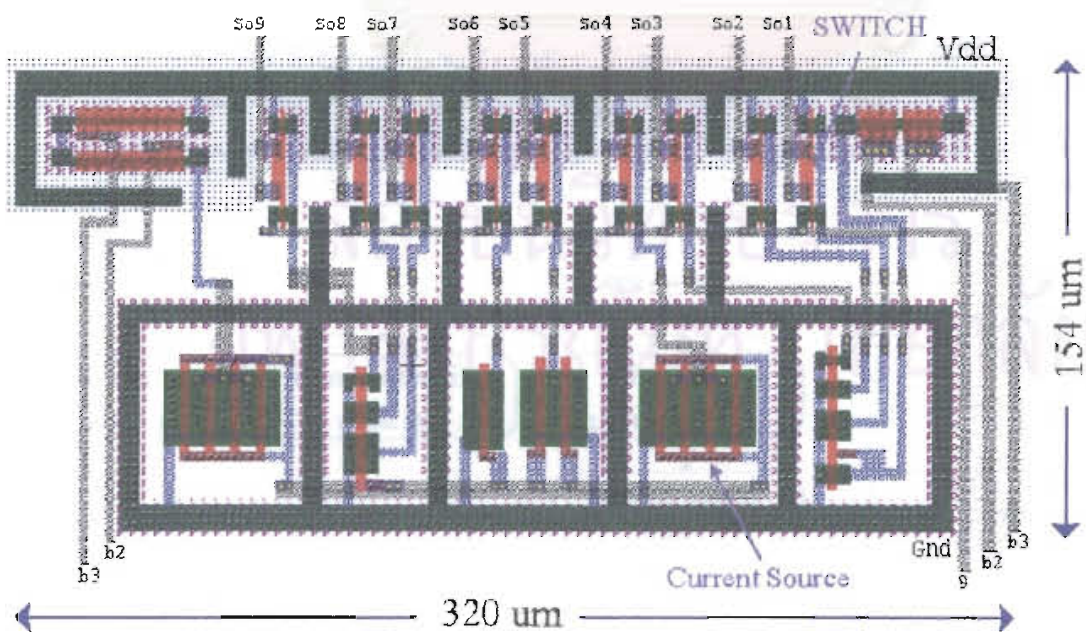
(ข) ส่วนออพแอมป์



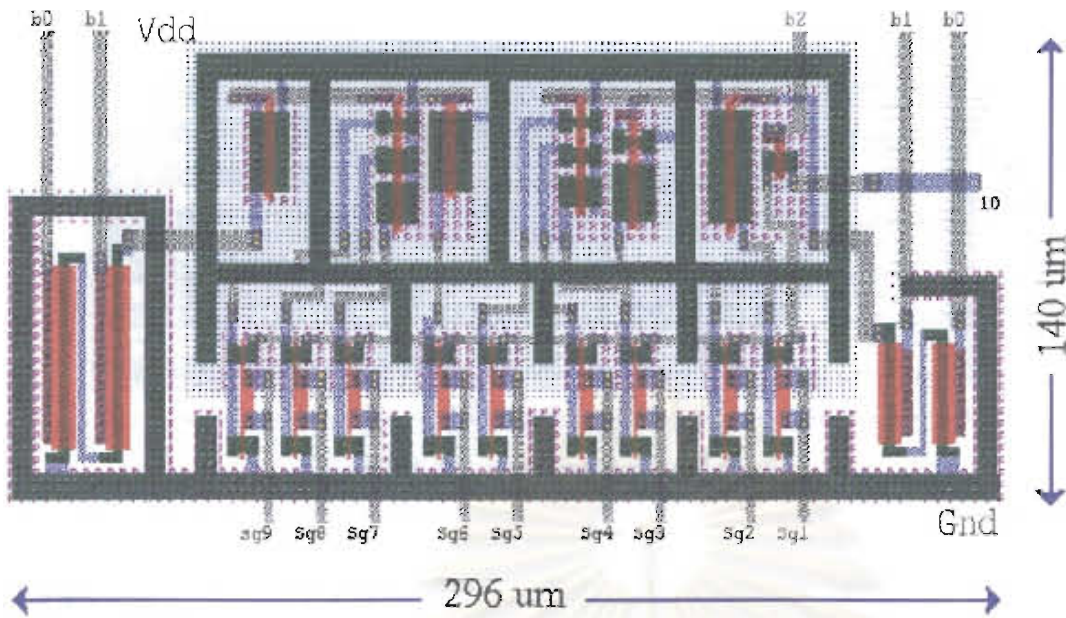
(ค) ส่วนอินเวอร์เตอร์

(ง) ส่วนกำเนิดแรงดันอ้างอิง

รูปที่ 5.6 Layout ของวงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัล



รูปที่ 5.7 Layout ของวงจรปรับเทียบกระแสหลอดไฟในส่วนของแอนะล็อก

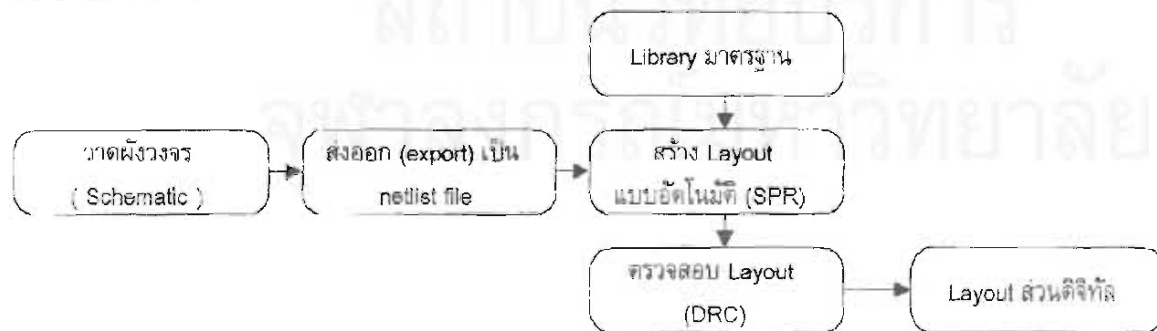


รูปที่ 5.8 Layout ของวงจรรับเทียบอัตราขยายในส่วนแอนะล็อก

รูปที่ 5.7 และ 5.8 แสดง layout ของวงจรของระบบปรับเทียบอัตราขยายในส่วนแอนะล็อกซึ่งประกอบด้วยวงจรจ่ายกระแสที่มีค่าเพิ่มเรียงกันแบบไบนารี (1,2,4,...) และสวิตช์ที่ควบคุมการจ่ายกระแส โดยสวิตช์การเปิดหรือเปิดสวิตช์ดังกล่าวจะถูกควบคุมด้วยแรงดันที่ขาเกตของสวิตช์ (So1..So9, Sg1..Sg9) วงจรส่วนนี้จะมีลักษณะคล้ายกันทั้งของระบบปรับเทียบกระแสออฟเซตและระบบปรับเทียบอัตราขยาย

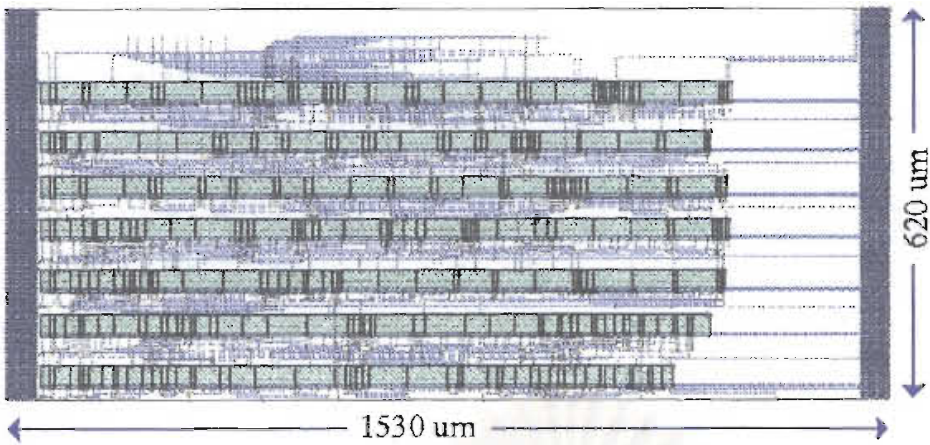
#### 5.4 การสร้าง Layout ของวงจรส่วนดิจิทัล

การสร้างวงจรส่วนดิจิทัลจะใช้การคลิกแบบแบบอัตโนมัติซึ่งมีขั้นตอนดังรูปที่ 5.9 โดยผู้ใช้วาดผังวงจรที่สร้างจากลอจิกเกตด้วยโปรแกรม "S-edit version 7.0" จากนั้นแปลงผังวงจรที่วาดเป็น Netlist file รูปแบบที่โปรแกรม L-edit สามารถอ่านได้ โปรแกรม L-edit สามารถดึงเซลล์ Layout พื้นฐาน เช่น เซลล์ Layout ของเกตแอนด์จากไลบรารีมาตรฐาน มาเชื่อมต่อกันตามความสัมพันธ์ที่ระบุไว้ใน Nestlist file ข้างต้น จากขั้นตอนดังกล่าวจะได้ Layout ของวงจรดิจิทัลดังรูปที่ 5.10



รูปที่ 5.9 ขั้นตอนการสร้าง Layout ของวงจรส่วนดิจิทัล

การออกแบบ Layout ของวงจรดิจิทัลต้องควบคุมให้ตำแหน่งของสัญญาณควบคุมสวิตช์ So1..So8 และ Sg1..Sg9 มาบรรจบกับ Layout ของวงจรในส่วนแอนะล็อกด้วย ซึ่งทำได้โดยการแก้ไขไฟล์ Netlist ที่ใช้ในการทำ SPR

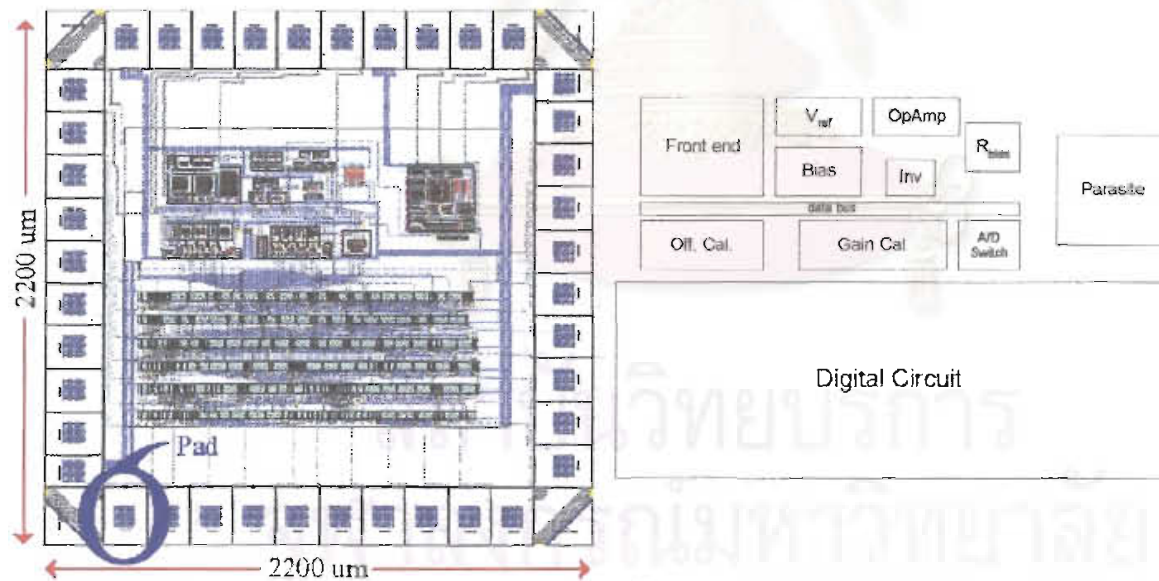


รูปที่ 5.10 Layout ของวงจรส่วนดิจิทัล

## 5.5 การสร้างแพด(Pad) และการเลือกแพ็กเกจ(Packaging)

### 5.5.1 การสร้างแพด(Pad)

เมื่อสร้าง Layout เสร็จแล้ว จะต้องสร้าง Pad ให้เป็นจุดเชื่อมต่อระหว่าง Die ของวงจรรวมและลวดเชื่อม (Bond wire) เพื่อเป็นทางผ่านสัญญาณเข้าหรือออกจากตัวถังวงจรรวม การสร้าง Pad จะใช้วิธีออกแบบแบบอัตโนมัติ เช่นเดียวกับการสร้าง Layout ของวงจรส่วนดิจิทัล เมื่อสร้าง Pad ได้แล้วนำไปรวมกับ Layout ของวงจรทั้งส่วนแอนะล็อกและส่วนดิจิทัลจะได้ Layout และ floorplan รวมดังรูปที่ 5.11



รูปที่ 5.11 Layout ของวงจรรวมทั้งหมด และ Floorplan

จากรูปที่ 5.11 ส่วนบนคือวงจรแอนะล็อก และส่วนล่างคือวงจรดิจิทัล โดยพยายามวางวงจรแอนะล็อกให้ห่างจากวงจรดิจิทัลเพื่อป้องกันสัญญาณรบกวนจากวงจรดิจิทัลไม่ให้รบกวนวงจรแอนะล็อก

นอกจากนี้จะสังเกตเห็นว่าวงจรแอนะล็อกซึ่งวาด Layout โดยผู้ใช้ (Full-custom design) จะมีขนาดเซลล์ไม่แน่นอนและแต่ละเซลล์จะอยู่ห่างกัน เมื่อเทียบกับวงจรดิจิทัลซึ่งแต่ละเซลล์ซึ่งเป็นเซลล์จาก Library มาตรฐานซึ่งมีขนาดที่แน่นอนและแต่ละเซลล์จะอยู่ติดกันอย่างหนาแน่น

เมื่อได้ Layout ของวงจรรวมทั้งหมดแล้ว ต้องแปลง Layout ที่วาดให้อยู่ในรูปแบบมาตรฐาน CIF หรือ GDSII ซึ่งในที่นี้กำหนดให้ใช้ GDSII

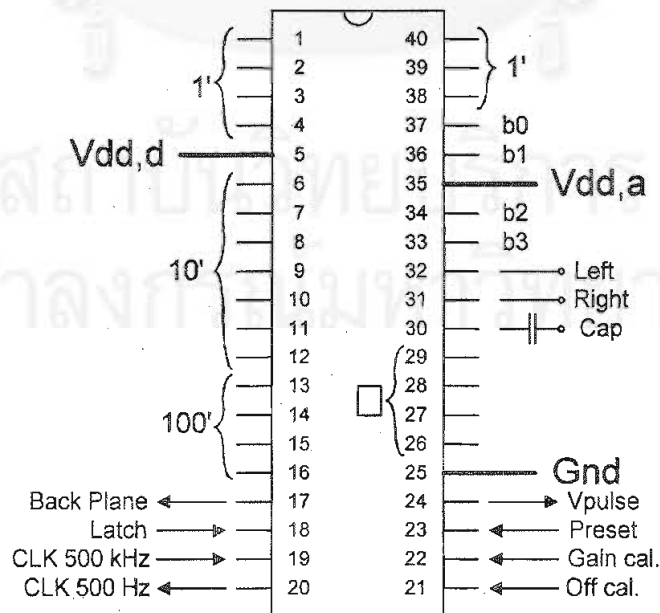
### 5.5.2 การเลือกแพ็คเกจ (Packaging)

การส่งลายวงจรไปผลิตวงจรรวมต้นแบบ จะต้องระบุจำนวนขาและชนิดของแพ็คเกจให้เหมาะสมกับจำนวนและความถี่ของสัญญาณที่ต้องการวัดจากวงจรด้วย แพ็คเกจที่สามารถเลือกใช้ได้ตามข้อกำหนดของ Europractice จะเป็นไปดังตารางที่ 5.4

ตารางที่ 5.4 รูปแบบแพ็คเกจที่สามารถเลือกได้

จำนวนขา					
DIL	CSOIC	CLCC	JLCC	PGA	CQFP
16	16	44	44	84	64
18	20	68	68	100	120
24	24	84	84	120	160
28	28			144	208
*40				208	
48				256	

ในวิทยานิพนธ์ฉบับนี้จะเลือกใช้แพ็คเกจแบบ DIL40 (Dual Inline 40 pins) เนื่องจากมีจำนวนขาเหมาะสมกับจำนวนสัญญาณของวงจรที่ออกแบบไว้ และสัญญาณที่ใช้มีความถี่ต่ำจึงสามารถใช้แพ็คเกจแบบ DIL ซึ่งเป็นแบบพื้นฐานได้ โดยการกำหนดขาต่างๆจะเป็นไปดังรูปที่ 5.12



รูปที่ 5.12 การกำหนดขาของวงจรรวมที่ออกแบบไว้

ตารางที่ 5.5 รายละเอียดของแต่ละขาของวงจรรวมที่ต่อออกมาจากตัวถังเพื่อทำการวัด

ขา	หน้าที่	ขา	หน้าที่
b0-b3	แรงดันไบอัส	Preset	รีเซ็ตวงจรถิจิทัล
Left	แรงดันไบอัสหัววัดด้านแรงดันสูง	Gain cal.	ปรับเทียบอัตราขยาย
Right	แรงดันไบอัสหัววัดด้านแรงดันต่ำ	Off cal.	ปรับเทียบกระแสออฟเซต
Cap	จุดต่อตัวเก็บประจุอินทิเกรต	Latch	ให้นำค่าที่นับได้แสดงผลที่จอ
1'	สัญญาณขับจอสลักเหล็กหลักหน่วย	CLK 500 kHz	รับสัญญาณนาฬิกาเข้าวงจรรวม
10'	สัญญาณขับจอสลักเหล็กหลักสิบ	CLK 500 Hz	สัญญาณนาฬิกาที่วงจรรวมสร้าง
100'	สัญญาณขับจอสลักเหล็กหลักร้อย	Vdd,d	ไฟเลี้ยงวงจรถิจิทัล
Backplane	สัญญาณขับแบกเพลนจอสลักเหล็ก	Vdd,a	ไฟเลี้ยงวงจรรอนแอสลิก
Vpulse	แรงดันจากโหนด Vind	Gnd	กราวด์

## 5.6 การออกแบบแผ่นทดสอบวงจรรวม (Testing board)

### 5.6.1 แผ่นทดสอบวงจรรวม

แผ่นทดสอบวงจรรวมจะประกอบด้วยส่วนที่จำเป็นในการทดสอบคุณสมบัติของวงจรรวมที่ได้ประดิษฐ์ขึ้นด้วยการเชื่อมอุปกรณ์ที่จำเป็นในการทดสอบกับขาของวงจรรวม โดยแผ่นทดสอบวงจรรวมจะทำหน้าที่หลักดังนี้คือ

1. วงจรไบอัส : ต่อโหนดเพื่อใช้วัดแรงดัน  $V_{DD}$ , กราวด์ และแรงดันไบอัสจากโหนด b3, b2, b1 และ b0
2. วงจรรับกระแสจากหัววัด : ต่อโหนดเพื่อวัดแรงดันที่ขา Left (โหนด Vleft) และขา Right (โหนด Vright) คร่อมหัววัด
3. วงจรนาฬิกา : จ่ายสัญญาณนาฬิกา 500 kHz แก่วงจรส่วนดิจิทัล
4. วงจรแปลงผันสัญญาณ : ต่อตัวเก็บประจุที่ใช้ในการอินทิเกรตสัญญาณค่า 2nF แอนะล็อกเป็นดิจิทัล
5. วงจรปรับเทียบกระแส : ทำการต่อสวิตช์ที่มีตัวต้านทานแบบ Pull up เพื่อสั่งให้เริ่มต้นปรับเทียบกระแสออฟเซตและอัตราขยาย และอัตราขยาย
6. วงจรแสดงผลทางจอ : ต่อจอแบบผลึกเหลว 7 ส่วน เข้ากับสัญญาณออกจากวงจรรวมแบบผลึกเหลว 7 ส่วน ส่วนประกอบของวงจรที่ใช้ทดสอบวงจรรวมอื่นๆ

1. แหล่งจ่ายแรงดันคงตัวประมาณ 3.3 V เพื่อไบอัสตัวต้านทาน (แบบ Trimmer) ที่ต่อแบบอนุกรม 4 ตัว เพื่อทำหน้าที่สร้างแรงดัน  $V_{b3}$   $V_{b2}$   $V_{b1}$  และ  $V_{b0}$  เพื่อใช้แทนวงจรวัดไบอัสในกรณีที่วงจรวัดไบอัสไม่ทำงาน
2. แหล่งจ่ายแรงดันคงที่ค่า 0.7V และ 0.5V
3. อุปกรณ์อื่นๆ Jumper, จอแบบผลึกเหลว, ตัวเก็บประจุที่ใช้ในการอินทิเกรตค่า 2 nF, สวิตช์กดติดปล่อยดับ 5 ชุด หรือมวงจร  $R_{Pull\ up}$

### 5.6.2 ขั้นตอนการทดสอบ

1. การทดสอบวัดค่าคงที่ของวงจรในสภาวะปกติ (อุณหภูมิห้อง, แรงดันไฟเลี้ยง 3.0 V)



### 1. วัดค่าแรงดันที่โนดต่างๆ ของวงจรถ

- วงจรไบอัส : วัดค่า  $b3, b2, b1, b0$  ซึ่งเป็นแรงดันที่จะนำไปไบอัสส่วนอื่นๆ ของวงจรถ  
 $(V_{b3} = V_{DD} - 1.0V \quad V_{b2} = V_{DD} - 1.2V \quad V_{b1} = 1.17V \quad V_{b0} = 0.97V)$
  - วงจรถรับกระแสขาเข้า : วัดแรงดันที่ขาที่จะใช้คร่อมหัววัด  $V_{left}$  และ  $V_{right}$
2. ต่อโหลดโดยใช้ตัวต้านทานแทนหัววัด โดยใช้ค่าตัวต้านทานที่ทำให้เกิดกระแสค่าครอบคลุมคุณสมบัติของหัววัด  
 (  $50 \text{ k}\Omega - 20 \text{ M}\Omega$  )
3. ต่อแหล่งกำเนิดความถี่จากภายนอกแก่วงจรถเพื่อสร้างความถี่ให้วงจรถในส่วนดิจิตอล โดยใช้ความถี่  $500 \text{ kHz}$
- วงจรถ A/D : วัดแรงดันสัญญาณนาฬิกาความถี่  $500 \text{ Hz}$  ที่สร้างจากวงจรถรวม  
 วัดแรงดันที่ออกจากวงจรถ A/D ที่ขา  $V_{pulse}$  (ต่อกับโนด  $V_{ind}$ )
  - วงจรถในส่วนดิจิตอล : วัดสัญญาณที่ใช้ขับแต่ละส่วนของจอแบบผลึกเหลว 7 ส่วน

### 2. ขั้นตอนการเปลี่ยนพารามิเตอร์อื่น

1. เปลี่ยนค่าแรงดันจากแหล่งจาก  $2.2 \text{ V}$  เป็น  $3.0 \text{ V}$  และ  $5.0 \text{ V}$
2. วัดโดยการเปลี่ยนแปลงอุณหภูมิ ซึ่งในที่นี้ไม่ได้วัด
3. วัดวงจรถรวมตัวอื่นๆ ที่ผลิตในครั้งเดียวกัน

### 5.7 สรุป

ในบทนี้ได้กล่าวถึงการวาดลายวงจรถ(Layout) ของวงจรถทั้งส่วนแอนะล็อกและส่วนดิจิตอล โดยส่วนแอนะล็อกจะวาดโดยผู้ใช้ ที่ละวงจรถและนำมาประกอบกัน แต่ในส่วนดิจิตอลและแพดจะใช้โปรแกรม L-edit สร้าง Layout จากไลบรารีเซลล์มาตรฐานที่ได้จากบริษัทผู้ผลิตวงจรถรวม จากนั้นจึงนำวงจรถส่วนแอนะล็อก, ดิจิตอลและแพดมารวมกัน เป็น Layout รวม พร้อมทั้งเลือกแพ็คเกจที่จะบรรจุวงจรถรวมโดยในที่นี้เลือกแพ็คเกจแบบ DIL 40 ก่อนที่จะส่งข้อมูลทั้งหมดไปผลิตวงจรถรวมต้นแบบต่อไป

ในระหว่างที่รอการผลิตวงจรถรวมต้นแบบซึ่งใช้เวลาประมาณ 3 เดือน จะทำการออกแบบแผ่นวงจรถเพื่อใช้ทดสอบวงจรถรวม เนื่องจากวงจรถรวมที่ออกแบบได้รวมอุปกรณ์ที่จำเป็นสำหรับการทำงานของระบบไว้แล้ว ดังนั้นแผ่นทดสอบจึงมีอุปกรณ์เพียงบางอย่างที่ไม่สามารถอยู่ในตัวถังวงจรถรวมได้เช่นสวิทช์กด และจอแบบผลึกเหลว

## บทที่ 6

### ผลการวัดคุณสมบัติของวงจรรวม

ในบทนี้จะกล่าวถึงเครื่องมือและวิธีการวัดสัญญาณต่างๆ จากวงจรรวมต้นแบบ จากนั้นจะแสดงรายละเอียดผลการวัดและการวิเคราะห์ผลการวัดของวงจรแต่ละส่วนตามลำดับ โดยในการวัดจะวัดวงจรรวมต้นแบบทั้ง 8 ตัวที่มี แต่จะนำผลการวัดของวงจรรวมต้นแบบเพียงตัวเดียวมาแสดงเนื่องจากผลการวัดวงจรรวมแต่ละตัวจะใกล้เคียงกัน

#### 6.1 เครื่องมือที่ใช้ในการวัด

การวัดลักษณะสมบัติของวงจรรวมต้นแบบ จะใช้แผนทดสอบวงจรรวมที่ออกแบบไว้ในบทที่ 5 กับเครื่องมือวัดที่มีคุณสมบัติตามที่ระบุไว้ในคู่มือของเครื่องมือวัดแต่ละเครื่อง คือ

1. “Tektronix” Digitizing Oscilloscope รุ่น TDS 524A

คุณสมบัติ - Bandwidth 500 MHz. - DC Gain Accuracy  $\pm 1\%$   
- Vertical Resolution 8 Bits - Time base accuracy  $\pm 25$  ppm ในช่วง เวลา  $\geq 1$  ms

ใช้ในการวัดสัญญาณแรงดันไฟตรงและรูปคลื่นสัญญาณในเชิงเวลา

2. “Keithley” Autoranging Picometer รุ่น 485

คุณสมบัติ - Accuracy 0.1%  $\pm 1$  count (Last Digit)

ใช้ในการวัดการกินกระแสของวงจร

3. “ Philips “ Automatic RCL Meter รุ่น PM 6303A

คุณสมบัติ - Accuracy  $\pm 0.25\%$  ( $R < 4M\Omega$ ) ,  $\pm 1\%$  ( $4M\Omega < R < 10M\Omega$ )

ใช้ในการวัดค่าตัวต้านที่เข้าจำลองแทนหัววัด

4. เครื่องนับความถี่ 1MHz - 10 GHz

คุณสมบัติ - Accuracy 0.05 % - 8 Digits Display

ใช้ในการวัดความกว้างของสัญญาณแรงดัน โดยวิธีนับจำนวนพัลส์

#### 6.2 วงจรส่วนแอนะล็อก

วงจรแอนะล็อกจะประกอบด้วย 3 ส่วน คือ วงจรไบอัส, วงจรรับกระแสจากหัววัด และวงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัล โดยคุณสมบัติเบื้องต้นที่สำคัญ คือ ความสามารถในการทำงานได้ (Functionality) และความเป็นเชิงเส้น (Linearity) ของวงจร

##### 6.2.1 วงจรไบอัสและวงจรรับกระแสจากหัววัด

เงื่อนไขในการวัด - วัดแรงดันไฟตรงด้วยออสซิลโลสโคป โดยใช้วิธีให้ออสซิลโลสโคปแสดงค่าเฉลี่ยของรูปคลื่นที่วัด

ผลการวัด - สามารถวัดแรงดันที่จุดต่างๆ ของวงจรได้ดังตารางที่ 6.1

ตารางที่ 6.1 ผลการวัดวงจรไบอัสและวงจรรับกระแสจากหัววัด

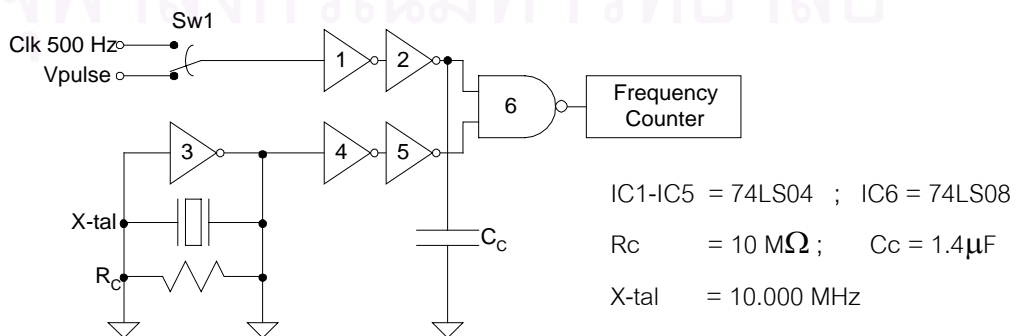
แรงดัน	$V_{DD} = 2.20 \text{ V}$		$V_{DD} = 3.30 \text{ V}$		$V_{DD} = 4.50 \text{ V}$	
	ค่าจากการวัด	ค่าจากการจำลองการทำงาน	ค่าจากการวัด	ค่าจากการจำลองการทำงาน	ค่าจากการวัด	ค่าจากการจำลองการทำงาน
สัญญาณนาฬิกา 500 Hz	ทำงาน	-	ทำงาน	-	ทำงาน	-
Vb0 (V)	0.978	0.97	0.972	0.97	0.976	0.97
Vb1 (V)	1.170	1.17	1.170	1.17	1.173	1.17
Vb2 (V)	0.734	1.00	1.820	1.90	3.010	3.10
Vb3 (V)	1.200	1.20	2.060	2.10	3.250	3.30
Vleft ,sensor (V)	0.580	0.70	0.580	0.70	0.583	0.70
Vright,sensor (V)	0.381	0.50	0.380	0.50	0.383	0.50

จากผลการวัดในตารางที่ 6.1 จะเห็นว่าเมื่อป้อนสัญญาณนาฬิกาความถี่ 500 kHz เข้าสู่วงจรรวม วงจรหาร 1000 สามารถสร้างสัญญาณนาฬิกาที่มีความถี่ 500 Hz เพื่อใช้ในการอินทิเกรตกระแสของวงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัลได้ และผลการวัดค่าแรงดันทั้ง 4 จุดของวงจรไบอัสจะมีค่าใกล้เคียงกับค่าจากการจำลองการทำงาน แต่แรงดันที่จุดต่อกับหัววัดที่วัดได้จะต่างจากค่าที่คำนวณและจำลองการทำงานไว้ ทั้งนี้อาจเนื่องมาจากทรานซิสเตอร์ M1 และ M6 ในรูปที่ 3.11ก) ซึ่งทำหน้าที่คงแรงดันคร่อมหัววัด ทำงานในช่วงซบเทรชโวลต์และแบบจำลองระดับ 3 ที่ใช้จำลองการทำงานไม่ได้ Optimize สำหรับการดำเนินงานในช่วงนี้ของทรานซิสเตอร์ อย่างไรก็ตาม แรงดันคร่อมหัววัด (Vleft-Vright) ยังคงได้ค่า 0.2 V ตามที่ออกแบบไว้จึงไม่มีปัญหาในการใช้งานจริง

6.2.2 วงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัล

เงื่อนไขในการวัด - ใช้แรงดันไฟเลี้ยง 3.30 V

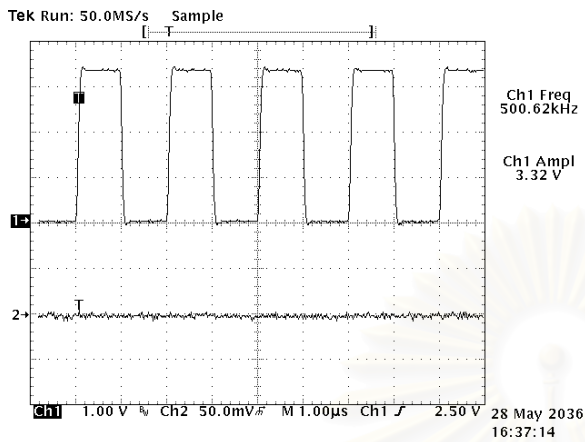
- ใช้วงจรวัดในรูปที่ 6.1 โดยขา Vpulse คือ ขาที่ 24 ของวงจรรวม(ดูรูปที่ 5.11) ซึ่งเป็นแรงดันที่ โนด Vind
- ก่อนวัดจะเปรียบเทียบกระแสออฟเซตของวงจรโดยไม่ใส่ตัวต้านทานแทนหัววัด ( $I_s = 0 \text{ nA}$ ) จากนั้นเปรียบเทียบอัตราขยายด้วยตัวต้านทานค่า 10 MΩ คิดเป็นกระแสในการเปรียบเทียบ 20 nA



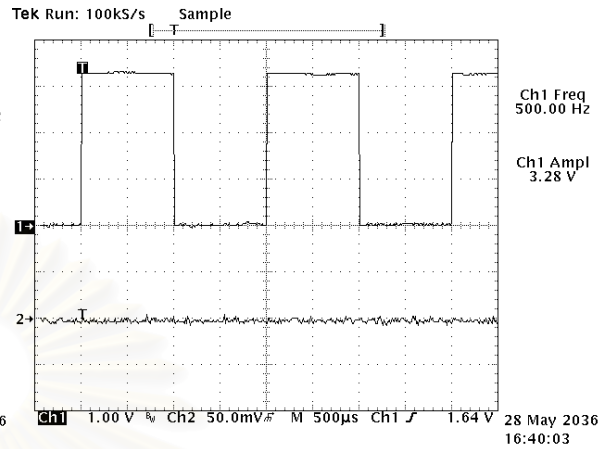
รูปที่ 6.1 วงจรที่ใช้ในการวัดความกว้างพัลส์ที่ได้จากวงจรในส่วนแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัล

ผลการวัด

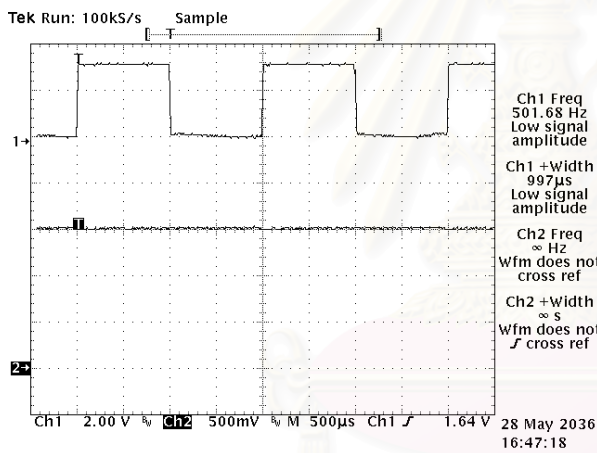
สัญญาณขณะปรับเทียบ - สามารถวัดสัญญาณในเชิงเวลาที่จุดต่างๆ ของวงจรได้ดังรูปที่ 6.2 ถึง 6.6



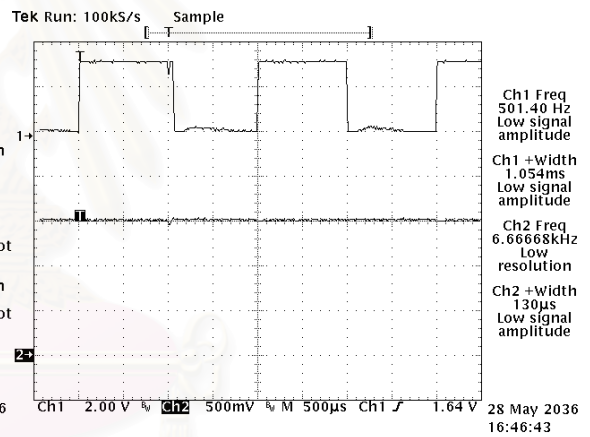
รูปที่ 6.2 สัญญาณนาฬิกา 500 kHz ที่ป้อนแก่วงจร



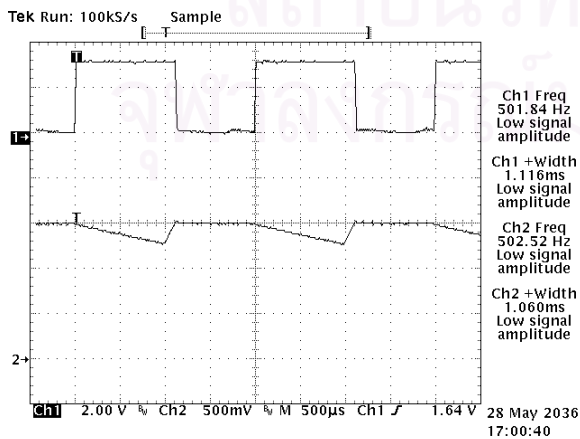
รูปที่ 6.3 สัญญาณนาฬิกา 500 Hz ที่วงจรสร้างขึ้น



รูปที่ 6.4 สัญญาณที่โหนด Vind (บน) และโหนด Vc (ล่าง) หลังจากที่ถูกปุ่ม Reset



รูปที่ 6.5 สัญญาณที่โหนด Vind (บน) และโหนด Vc (ล่าง) หลังจากที่ถูกปุ่ม Offset Calibration



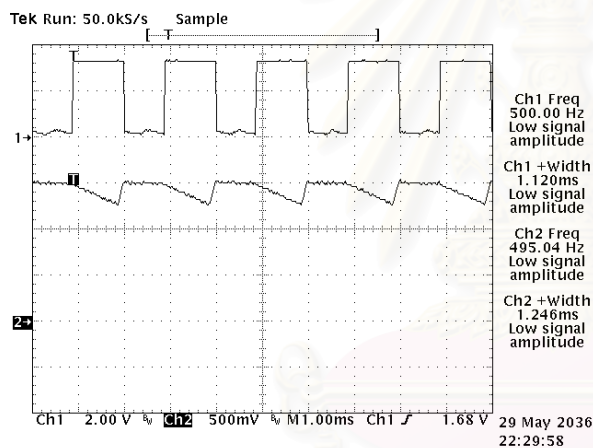
รูปที่ 6.6 สัญญาณที่โหนด Vind (บน) และโหนด Vc (ล่าง)

Vc (ล่าง) หลังจากที่ถูกดปุ่ม Gain Calibration

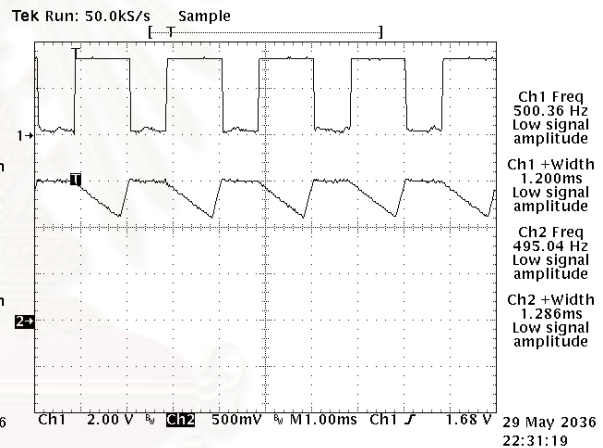
รูปที่ 6.2 และ 6.3 แสดงสัญญาณนาฬิกาที่จำเป็นในการทำงานของวงจรโดยมีลักษณะตามที่ได้ออกแบบไว้ และก่อนจะใช้หัววัดจะต้องมีการปรับเทียบก่อนดังขั้นตอนในรูปที่ 2.11 โดยปุ่มที่ต้องกดเรียงตามลำดับคือปุ่ม Reset, Offset Calibration และ Gain Calibration หลังจากกดปุ่มทั้ง 3 แล้ววงจรจึงพร้อมที่จะทำการวัด โดยสัญญาณหลักที่ต้องตรวจสอบ คือ สัญญาณที่โหนด Vc ซึ่งเป็นโหนดคร่อมตัวเก็บประจุที่เกิดการอินทิเกรตตามการทำงานของวงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัล และ สัญญาณที่โหนด Vind ซึ่งเป็นสัญญาณพัลส์ที่มีค่าเป็น  $V_{DD}$  เฉพาะในช่วงเวลาที่ Vc มีค่าน้อยกว่าค่าแรงดันอ้างอิง (1.5V) โดยช่วงเวลาดังกล่าวจะมีความสัมพันธ์กับค่ากระแสจากหัววัด

ลักษณะแรงดันที่โหนดทั้งสองขณะปรับเทียบแสดงได้ดังรูปที่ 6.4, 6.5 และ 6.6 จะเห็นว่ารูปที่ 6.4 และ 6.5 แสดงสัญญาณที่โหนด Vc ขณะที่ยังไม่มีการแสไปประจุตัวเก็บประจุทำให้ไม่เกิดการอินทิเกรต Vc จึงมีค่าคงที่ แต่ในรูปที่ 6.6 เมื่อกดปุ่ม Gain Calibration จะเกิดการอินทิเกรตโดยเวลาที่ใช้ในการคายประจุ T2 จะมีค่าประมาณ 100  $\mu$ s

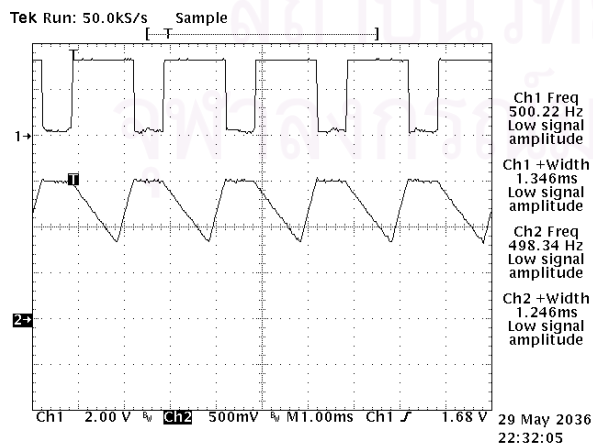
สัญญาณขณะวัดกระแส - สามารถวัดสัญญาณในเชิงเวลาที่จุดต่างๆ ของวงจรได้ดังรูปที่ 6.7 ถึง 6.10 โดยในกราฟรูปบนคือสัญญาณจากโหนด Vind และรูปล่างคือสัญญาณจากโหนด Vc



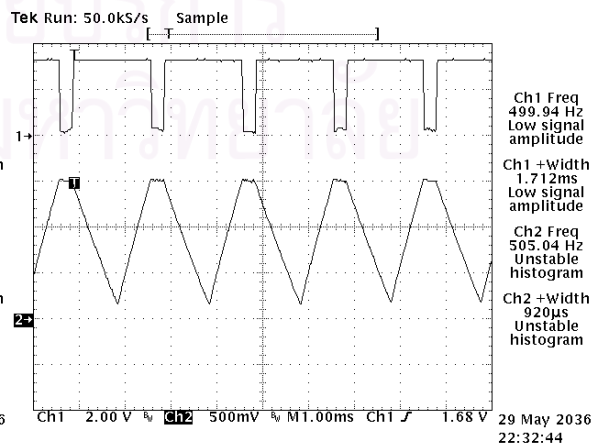
รูปที่ 6.7 สัญญาณที่โหนด Vind และโหนด Vc  
เมื่อ  $I_s = 22.9$  nA



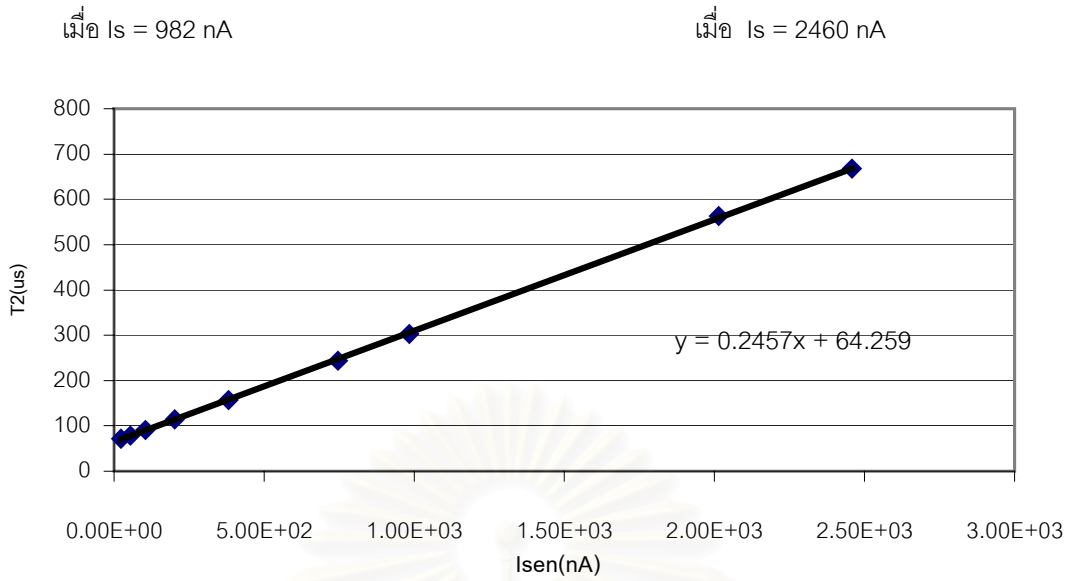
รูปที่ 6.8 สัญญาณที่โหนด Vind และโหนด Vc  
เมื่อ  $I_s = 382$  nA



รูปที่ 6.9 สัญญาณที่โหนด Vind และโหนด Vc



รูปที่ 6.10 สัญญาณที่โหนด Vind และโหนด Vc



รูปที่ 6.11 ความกว้างของสัญญาณพัลส์ ( $T_2$ ) ที่แปรตามค่ากระแสจากหัววัด ( $I_s$ )

จากรูปที่ 6.7 ถึง 6.10 จะเห็นว่าเมื่อกระแสจากหัววัดซึ่งไปกระตุ้นกับประจุมีค่ามากขึ้น จะเกิดการ อินทิเกรตแรงดันคร่อมตัวเก็บประจุมากขึ้น ดังนั้นเวลาในการคายประจุ ( $T_2$ ) จึงนานขึ้นทำให้พัลส์ที่โหนด Vind มีความกว้างมากขึ้นด้วย เมื่อวัดความกว้างของพัลส์ที่โหนด Vind ด้วยวงจรมัลติไมเตอร์ในรูปที่ 6.1 จะได้ความสัมพันธ์ดังแสดงในกราฟรูปที่ 6.11 โดยมีสมการแบบเชิงเส้นแสดงความสัมพันธ์เป็น

$$T_2 = 0.2457(I_{sen}) + 64.26 \quad ; \quad T_2 \text{ (}\mu\text{s)}, I_{sen} \text{ (nA)} \quad (6.1)$$

จากสมการ 6.1 จะนำไปคำนวณเป็นค่าในสดมภ์"สมการ" ของตารางที่ 6.2 ซึ่งจะต่างจากค่าที่วัดได้โดยเฉลี่ยเล็กน้อย

ตารางที่ 6.2 ผลการวัดการทำงานวงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัล

Isen (nA)	T2 (us)			
	วัด	สมการ	ความผิดพลาด	%ความผิดพลาด
2.29E+01	71.71	69.89	1.82	2.61
5.33E+01	79.06	77.36	1.71	2.21
1.03E+02	90.44	89.64	0.80	0.89
2.02E+02	114.46	113.93	0.54	0.47
3.82E+02	156.62	158.15	-1.52	-0.96
7.46E+02	244.10	247.48	-3.38	-1.37
9.82E+02	302.80	305.61	-2.81	-0.92
2.01E+03	562.58	559.22	3.36	0.60
2.46E+03	667.69	668.17	-0.48	-0.07

\*หมายเหตุ : % ความผิดพลาดคิดเทียบค่าที่วัดได้กับค่าที่ได้จากสมการ

จากตารางที่ 6.2 จะได้ว่าวงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัลทำงานได้ดี โดยมีความไม่เป็นเชิงเส้นน้อยกว่า 3% ซึ่งอยู่ในเกณฑ์ที่ยอมรับได้ แม้ว่าการออกแบบจะออกแบบให้มีความไม่เป็นเชิงเส้นน้อยกว่า 1% ก็ตาม จากสมการที่ 6.1 จะได้ว่าวงจรมีอัตราขยาย 0.2475 เท่า ซึ่งแสดงว่าหัววัดที่ใช้ในขณะเปรียบเทียบ (ในที่นี้ใช้ตัวต้านทานแทน) มีความไว  $2.0/2.475 = 0.808$  เท่าซึ่งไม่ตรงกับค่าที่คำนวณไว้ เนื่องจากกระแสที่ใช้เปรียบเทียบอัตราขยายมีค่า 20 nA ซึ่งเทียบเท่ากับหัววัดที่มีความไว  $20/100 = 0.2$  เท่า ซึ่งจะเห็นได้ว่าวงจรเปรียบเทียบชดเชยอัตราขยายได้ไม่มากพอ นอกจากนี้จะเห็นว่าค่ากระแสออฟเซตที่มีในระบบ คือ 64.26 nA แสดงว่าวงจรเปรียบเทียบกระแสออฟเซตไม่สามารถชดเชยกระแสออฟเซตค่าดังกล่าวได้ ดังนั้นสรุปได้ว่าทั้งวงจรเปรียบเทียบอัตราขยายและวงจรเปรียบเทียบกระแสออฟเซตไม่ทำงานตามที่ได้ออกแบบไว้

### 6.3 วงจรส่วนเปรียบเทียบ

วงจรในส่วนเปรียบเทียบจะประกอบด้วยทั้งส่วนแอนะล็อกและดิจิทัล แบ่งเป็น 2 ส่วน คือวงจรเปรียบเทียบกระแสออฟเซต และ วงจรเปรียบเทียบอัตราขยาย

#### 6.3.1 วงจรเปรียบเทียบกระแสออฟเซต

เงื่อนไขในการวัด - ใช้แรงดันไฟเลี้ยง 3.30 V

- การวัดการทำงานของวงจรเปรียบเทียบกระแสออฟเซตสามารถทำได้ 2 วิธี คือ

วิธีที่ 1 : สังเกตการทำงานจากการเปลี่ยนแปลงแรงดันที่โหนด Vint และ Vind เมื่อกดปุ่มเปรียบเทียบกระแสออฟเซต

วิธีที่ 2 : สังเกตผลการเปรียบเทียบจากสมการแสดงความสัมพันธ์ระหว่างเวลา  $T_2$  และกระแสจากหัววัด(Is)

ผลการวัด

วิธีที่ 1 : จากการเปลี่ยนตัวต้านทานที่ใช้แทนหัววัดหลายๆ ค่า เมื่อกดปุ่ม Offset Calibration ไม่สามารถสังเกตเห็นการเปลี่ยนแปลงแรงดันที่โหนด Vint และ Vind ได้และการวัดค่าความกว้างของช่วงเวลา  $T_2$  ว่าเป็นศูนย์จริงหรือไม่ทำได้ลำบากเนื่องจากเป็นช่วงเวลาที่น้อยมาก

วิธีที่ 2 : เมื่อทดลองให้กระแส Is ที่มีค่าน้อยเพื่อแทนกระแสออฟเซตของระบบโดยใช้  $I_s = 22.9$  nA และ 53.3 nA แล้วกดปุ่มเปรียบเทียบกระแสออฟเซต จากนั้นทำการวัดตามขั้นตอนในหัวข้อที่ 6.2.2 จะได้ความสัมพันธ์ระหว่างเวลา  $T_2$  และกระแส Is ที่มีค่าใกล้เคียงกับสมการที่ 6.1

โดยจากสมการที่ 6.1 จะได้เวลา  $T_2$  ซึ่งเป็นเวลาออฟเซต 64.26  $\mu$ s แต่ที่ถูกต้องน่าจะเป็น 32  $\mu$ s ตามที่ได้ออกแบบไว้จึงเป็นไปได้ว่า วงจรเปรียบเทียบกระแสออฟเซตในส่วนดิจิทัลไม่ทำงาน ทำให้วงจรดึงกระแสปรับเทียบค่าคงตัวออกจากวงจรวัดหลักเสมอและเกิดเวลา  $T_2$  ออฟเซตคงที่ค่า 64.26  $\mu$ s ไม่ว่ากระแสออฟเซตจริงจะมีค่าเท่าใด หรือกล่าวอีกนัยหนึ่งคือว่าแม้ว่าจะมีการกดปุ่มเปรียบเทียบกระแสออฟเซต แต่วงจรจะไม่ตอบสนองต่อการกดปุ่มดังกล่าวและยังคงทำงานเหมือนว่ากำลังวัดกระแสตามปรกติ ดังนั้นจึงทำการหาที่มาข้อผิดพลาด โดยมีขั้นตอน คือ

1. จากการวัดสัญญาณที่ขา 21 ของวงจรรวม (รูปที่ 5.11) พบว่าสัญญาณสโตรบ Off cal. จากการกดปุ่มสั่งให้วงจรปรับเทียบกระแสออฟเซตเข้าไปภายในวงจรรวมได้ (สัญญาณ Off cal. ผ่าน Lead frame ได้)
2. จากภาพถ่ายภายในตัวถัง (ภาคผนวก ก) และการวัดวงจรรวมตัวอื่นพบว่าไม่มีปัญหาของการเชื่อมสาย(Wire bond) ระหว่าง Padframe ของ Die และ Lead frame
3. จากการตรวจสอบ Layout พบว่าไม่มีการขาดของสายสัญญาณ Off cal. ระหว่าง Padframe และ Core cell และ ไม่มีการขาดของสายสัญญาณ So1 – So8 (ดูรูปที่ 3.19) ระหว่างวงจรในส่วนดิจิทัลและแอนะล็อก

4. จากการที่วงจรวอร์เรนซ์ล็อกในส่วนไบอัสและส่วนรับกระแสจากหัววัดทำงานได้ถูกต้อง วงจรวอร์เรนซ์ล็อกในส่วนจ่ายกระแสของวงจรรีบเทียบกระแสออฟเซต ก็น่าจะทำงานได้ถูกต้องด้วย
5. จากข้อ 1-4 ส่วนที่ผิดพลาดน่าจะอยู่ภายในวงจรวอร์เรนซ์ล็อก Core cell
6. เนื่องจากไม่ได้มีการเชื่อมสัญญาณจากส่วนดิจิทัลของระบบปรับเทียบกระแสออฟเซตออกมาวัดนอกตัวถึงวงจรรวม ดังนั้นจึงไม่สามารถระบุจุดเสียที่แน่ชัดได้

6.3.2 วงจรรีบเทียบอัตราขยาย

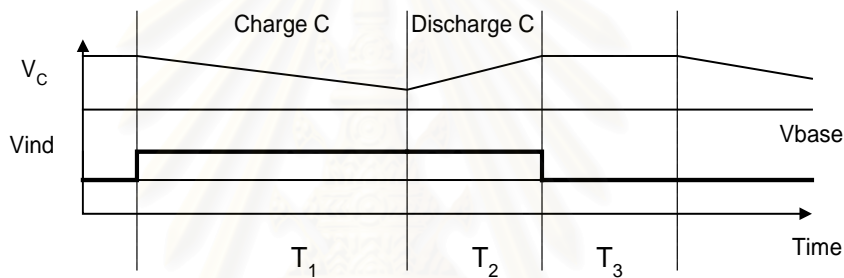
เงื่อนไขในการวัด - ใช้แรงดันไฟเลี้ยง 3.30 V

- ใช้วงจรวัดในรูปที่ 6.1

- ก่อนวัดปรับเทียบกระแสออฟเซตของวงจรรีบเทียบด้วยการใช้ตัวต้านทานแทนหัววัด ( $I_S = 0 \text{ nA}$ )

จากนั้นปรับเทียบอัตราขยายด้วยตัวต้านทานค่าต่างดังระบุในตารางที่ 6.3 แถวที่ 1

- ใช้ตัวต้านทานค่าต่างๆ แทนหัววัดในสแตมป์ที่ 1 เพื่อให้ได้กระแส Isen ค่าต่างในสแตมป์ที่ 2 และทำการวัดความกว้างของพัลส์ Vind เฉพาะช่วงเวลา  $T_2$  ที่มีการคายประจุด้วยออกซิลโลสโคป



รูปที่ 6.12 สัญญาณในช่วงเวลา 1 คาบการวัด

ผลการวัด

ตารางที่ 6.3 ผลการวัดเวลา T2 เมื่อใช้ตัวต้านทานในการปรับเทียบอัตราขยายค่าต่างๆ

กระแสจากหัววัดขณะวัด (A)	เวลาในการคายประจุ ( $T_2$ )						เฉลี่ย
	$R_{gaincal} = 9.88M$	$R_{gaincal} = 3.93M$	$R_{gaincal} = 1.98M$	$R_{gaincal} = 943k$	$R_{gaincal} = 530 \text{ k}$	$R_{gaincal} = 81.6k$	
2.29E-08	70.66	68.92	71.29	73.34	72.84	73.24	71.71
5.33E-08	77.99	76.22	78.99	80.24	80.45	80.50	79.06
1.03E-07	89.82	88.29	90.12	91.66	91.46	91.29	90.44
2.02E-07	114.52	111.47	113.74	115.55	115.60	115.89	114.46
3.82E-07	156.65	153.70	156.57	157.28	156.99	158.55	156.62
7.46E-07	244.34	240.22	243.87	244.76	246.01	245.41	244.10
9.82E-07	301.26	299.06	303.32	304.10	303.80	305.27	302.80
2.01E-06	561.33	560.11	563.86	563.23	563.13	563.81	562.58
2.46E-06	667.45	665.73	669.18	666.50	668.32	668.98	667.69



จากตารางที่ 6.3 จะเห็นว่าวงจรเปรียบเทียบอัตราขยายไม่ทำงาน เนื่องจากถ้าใช้ตัวต้านทานในการปรับเทียบค่าต่างๆกัน จะทำให้วงจรวัดมีอัตราขยายต่างกัน แต่จากการวัดดังกล่าวไม่ว่าจะเปลี่ยนตัวต้านทานในการปรับเทียบไปอย่างไร ค่าเวลา  $T_2$  (เวลาที่ใช้ในการคายประจุของตัวเก็บประจุ) ก็มีค่าใกล้เคียงกัน

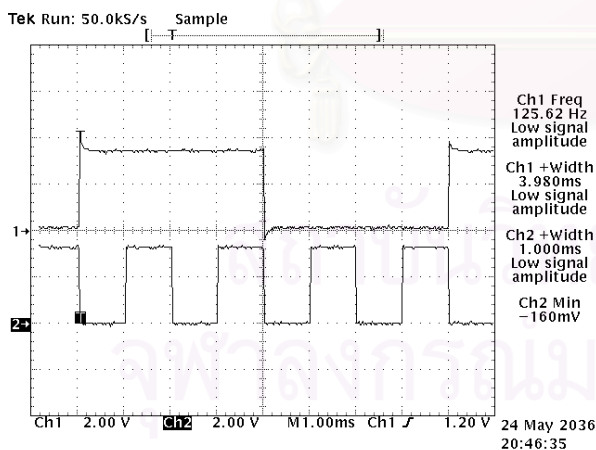
ข้อผิดพลาดดังกล่าวมีลักษณะคล้ายกับข้อผิดพลาดของวงจรเปรียบเทียบกระแสออฟเซ็ท กล่าวคือว่าแม้ว่าจะมีการกดปุ่มปรับเทียบอัตราขยายและใช้ค่ากระแสในการปรับเทียบอัตราขยายต่างๆ กัน แต่วงจรจะไม่ตอบสนองต่อการกดปุ่มดังกล่าวและยังคงทำงานเหมือนที่กำลังวัดกระแสตามปกติ ดังนั้นจึงทำการหาที่มาของความผิดพลาดด้วยขั้นตอนที่เหมือนกับของวงจรเปรียบเทียบกระแสออฟเซ็ท ซึ่งได้สาเหตุมีลักษณะคล้ายกันคือ น่าจะเกิดจากความผิดพลาดของวงจรปรับเทียบอัตราขยายในส่วนดิจิทัล

### 6.4 วงจรส่วนดิจิทัล

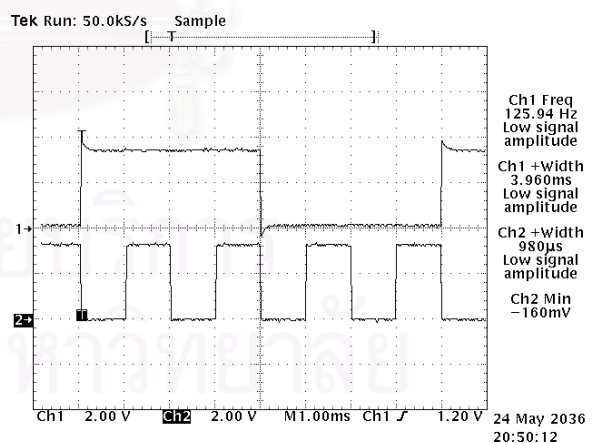
วงจรส่วนดิจิทัลประกอบด้วยวงจรสร้างสัญญาณนาฬิกาความถี่ต่างๆ, วงจรนับ และวงจรแปลงรหัส BCD เป็นรหัสเพื่อขับจอแบบผลึกเหลว แต่เนื่องจากขณะที่ออกแบบจะเน้นการวัดสัญญาณออกจากวงจรในส่วนแอนะล็อกเป็นหลัก ดังนั้นสัญญาณที่วัดได้ของวงจรส่วนดิจิทัลจึงมีจำกัด โดยสัญญาณที่วัดได้คือสัญญาณนาฬิกาบางความถี่ และสัญญาณที่ใช้ขับจอแบบผลึกเหลว 7 ส่วน

- เงื่อนไขในการวัด - ใช้แรงดันไฟเลี้ยง 3.30 V
- มีจอแบบผลึกเหลวต่ออยู่จริงในขณะที่ทำการวัด
  - วัดแรงดันที่จุดต่างๆ ด้วยออสซิลโลสโคป

ผลการวัด - รูปที่ 6.13 และ 6.14 แสดงผลการวัดวงจรส่วนดิจิทัลโดยกราฟบนคือสัญญาณสำหรับขับจอแบบผลึกเหลว และกราฟล่างคือสัญญาณนาฬิกา 500 Hz ของระบบ



รูปที่ 6.13 สัญญาณ CLK 500Hz และสัญญาณ Backplane ของจอแบบผลึกเหลว 125Hz



รูปที่ 6.14 สัญญาณ 125 Hz ที่ใช้ขับส่วน(Segment) หนึ่งของจอแบบผลึกเหลวในหลักหน่วย

รูปที่ 6.13 และ 6.14 แสดงสัญญาณที่ใช้ในการจับจอบแบบผลึกเหลว โดยแบ่งการทำงานเป็น 2 สถานะ คือ

1. เมื่อสัญญาณขับ Back plane กับสัญญาณขับ Segment โดยมีเฟสตรงกัน Segment นั้นจะไม่ทำงานเนื่องจากแรงดันคร่อม Segment นั้นจะเป็นไฟตรงที่มีค่าประมาณ 0 V ซึ่งรูปที่ 6.13 และ 6.14 จะเป็นกรณีนี้

2. เมื่อสัญญาณขับ Back plane กับสัญญาณขับ Segment โดยมีเฟสกลับกัน Segment นั้นจะทำงานเนื่องจากแรงดันคร่อม Segment นั้นจะเป็นไฟสลับที่มีค่า RMS เป็น 2 เท่า ของค่าแรงดันแหล่งที่ใช้

ถ้าวจรทำงานถูกต้อง เมื่อผู้ใช้กดปุ่ม “Reset Display” วงจรจะนำค่าที่นับได้จาก Decade Counter ทั้ง 3 หลักไปเก็บไว้ที่ Latch และค่าที่ได้จาก Latch จะผ่านวงจรถอดรหัส และขับกระแส เพื่อแสดงผลเป็นตัวเลขให้ผู้ใช้งานทราบ

แต่จากการทดสอบการทำงานของวงจรในส่วนดิจิทัล โดยการดูค่าเลขที่แสดงผลออกมาทางจอแบบผลึกเหลว ปรากฏว่าค่าที่แสดงจะออกมาเป็น 488-499 ตลอด ซึ่งเป็นค่าเต็มสเกลที่สามารถวัดได้เสมอ ไม่ว่าจะค่าตัวต้านทานที่ใช้แทนหัววัดจะมีค่าเท่าไรก็ตาม ข้อผิดพลาดดังกล่าวอาจเกิดขึ้นมาจากวงจรในส่วน “Reset Display” โดยเมื่อกดปุ่ม Reset Display ค่าแรงดันที่โหนด Vind ที่เคยเป็นพัลส์ที่มีความกว้างขึ้นค่ากระแสเข้าจากหัววัดจะเปลี่ยนค่าเป็น Vdd คงที่ตลอดคาบทันที ซึ่งทำให้ดูเหมือนว่าพัลส์ ที่วัดได้มีความกว้างเต็มสเกล จอแบบผลึกเหลวจึงแสดงตัวเลขดังกล่าว

## 6.5 การกินกระแสของวงจรที่สถานะต่างๆ

เนื่องจากการสร้างวงจรรวมที่กินกำลังงานต่ำเป็นเป้าหมายหลักอย่างหนึ่งของวิทยานิพนธ์นี้ ดังนั้นการวัดกระแสเข้าวงจรที่สถานะการทำงานต่างๆ จึงมีความสำคัญมาก โดยจากการวัดจะได้ผลดังตารางที่ 6.4

เงื่อนไขในการวัด – ใช้ Picometer ในการวัด

ผลการวัด

ตารางที่ 6.4 การกินกระแสโดยรวมของวงจรที่สถานะการทำงานต่างๆ

ช่วงเวลา	I <sub>input</sub> (μA)		
	Vdd=2.20 V	Vdd=3.30 V	Vdd=4.50 V
หลังกดปุ่ม Reset	99.3	126.0	492.4
หลังกดปุ่ม Offset Cal.	99.3	125.7	492.4
หลังกดปุ่ม Gain Cal.	99.2	118.6	492.4
หลังกดปุ่ม Reset Digital	99.2	118.6	492.4
ขณะวัดที่ Full load(81.37kΩ)	99.0	114.3	492.4

\* หมายเหตุ : เนื่องจากวงจรส่วนแอนะล็อก ซึ่งมีวงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัลรวมอยู่ด้วยต้องการสัญญาณนาฬิกา 500 Hz จากวงจรดิจิทัล ดังนั้นจึงไม่สามารถแยกวัดการกินกระแสของวงจรในส่วนแอนะล็อกจากดิจิทัลได้

จากตารางที่ 6.4 เมื่อคิดที่แรงดันแหล่ง 3.30 V เฉพาะช่วงที่วัดวงจรจะกินกระแสประมาณ 114 μA หรือคิดเป็นกำลังงาน 377 μWatt

## 6.6 สรุป

ในบทนี้ได้กล่าวถึงการวัดการทำงานของวงจรรวมต้นแบบที่สร้างขึ้นทีละส่วน และพบว่าวงจรส่วนที่ทำงานได้ตามที่ได้ออกแบบไว้ คือ วงจรไปอีส์, วงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัล และวงจรับกระแสจากหัววัด และ วงจรบางส่วนไม่ทำงาน คือ วงจรส่วนดิจิทัล และวงจรถ่ายเทียบทั้งกระแสออฟเซตและอัตราขยายของหัววัด ข้อผิดพลาดดังกล่าวน่าจะเกิดจากวงจรในส่วนดิจิทัลที่ควบคุมการจ่ายหรือดึงกระแสจากวงจรวัดหลัก แต่การหาจุดผิดพลาดที่แน่นอนทำได้ยาก เนื่องจากสัญญาณจากวงจรส่วนดิจิทัลที่ต่อออกมาวัดนอกตัวถึงวงจรรวมมีจำนวนน้อย



สถาบันวิทยบริการ  
จุฬาลงกรณ์มหาวิทยาลัย

## บทที่ 7

### ข้อสรุปและข้อเสนอแนะ

#### 7.1 ข้อสรุป

งานวิจัยนี้กล่าวถึงการออกแบบและการจำลองการทำงานของวงจรรีเซตที่รับกระแสจากหัววัดแบบแอมเพอโร-เมตริกและแสดงค่าที่วัดได้เป็นตัวเลขทางจอแบบผลึกเหลว โดยมีระบบปรับเทียบเพื่อชดเชยความผิดพลาดในการวัดที่เกิดจากความแตกต่างของลักษณะสมบัติของหัววัดแต่ละตัวด้วย รวมทั้งการวาดลายวงจรเพื่อนำไปผลิตเป็นวงจรรวมต้นแบบและการวัดลักษณะสมบัติของวงจรรวมต้นแบบที่ได้ โดยมีสาระที่สรุปได้ดังต่อไปนี้

1. ได้ออกแบบวงจรรีเซตที่รับกระแสจากหัววัดแบบแอมเพอโรเมตริกและแสดงค่าที่วัดได้เป็นตัวเลขทางจอแบบผลึกเหลว โดยใช้เทคโนโลยีการผลิตแบบ CMOS(NWELL) 0.7  $\mu\text{m}$  ของบริษัท Alcatel Microelectronics โดยวงจรรีเซตออกแบบมีคุณสมบัติที่สำคัญคือ

- สามารถรับกระแสจากหัววัดแบบแอมเพอโรเมตริกได้ในช่วง 1- 2000 nA
- มีระบบปรับเทียบเพื่อชดเชยกระแสออฟเซตและความไวของหัววัด โดยสามารถชดเชยกระแสออฟเซตได้ในช่วง 1- 240 nA และ ชดเชยความไวของหัววัดได้ในช่วง 0.5 – 5 เท่า
- วงจรสามารถให้สัญญาณออกเป็นสัญญาณเพื่อขับจอแบบผลึกเหลว 7 ส่วน ที่มี 3 ½ หลัก ได้โดยตรง
- วงจรสามารถทำงานโดยใช้แรงดันแหล่งจ่ายไฟ 2.2 – 4.8 V ซึ่งเหมาะสมในการใช้งานกับแหล่งจ่ายแบตเตอรี่แบบเซลล์แห้ง 2-3 ก้อน และกินกำลังงานประมาณ 200  $\mu\text{Watt}$  ที่แรงดันแหล่ง 3.0 V

2. ได้จำลองการทำงานของวงจรรีเซตที่ออกแบบไว้ด้วยโปรแกรม TSPICE เพื่อพิสูจน์การทำงานของวงจรรีเซตที่ออกแบบไว้และเพื่อออกแบบค่าบางค่าของวงจรในรายละเอียด จากผลการจำลองการทำงานพบว่าวงจรรีเซตที่รับกระแสจากหัววัดและวงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัลที่ออกแบบมีความไม่เป็นเชิงเส้นรวมน้อยกว่า 3% และวงจรรีเซตเทียบสามารถทำงานได้ตามที่ออกแบบไว้โดยมีการชดเชยออฟเซตและความไวที่ได้จากลักษณะถ่ายโอนของหัววัดได้อย่างถูกต้อง และวงจรรวมทำงานได้ถูกต้องที่แรงดันแหล่งในช่วง 2.2-5.0V และกินกำลังงานประมาณ 180  $\mu\text{Watt}$  ที่แรงดันแหล่ง 3.0 V

3. ได้สร้าง Layout ของวงจรรีเซตที่ได้ออกแบบและจำลองการทำงานไว้ โดยวงจรในส่วนแอนะล็อกวาดทรานซิสเตอร์แต่ละตัวทั้งหมด แต่วงจรในส่วนดิจิทัลและแพดจะใช้การสร้าง Layout แบบอัตโนมัติ(SPR) จากนั้นนำ Layout ของวงจรรีเซตทั้งแอนะล็อก, วงจรดิจิทัลและแพดมารวมกันและเลือกแพ็คเกจแบบ Dual Inline 40 ขา แล้วส่งข้อมูลดังกล่าวไปผลิตเป็นวงจรรวมต้นแบบ

4. ได้ทำการวัดคุณสมบัติของวงจรรวมต้นแบบที่ได้ และพบว่าวงจบบางส่วนทำงานได้โดยมีคุณสมบัติตามที่ได้ออกแบบไว้ คือ วงจรไบแอส วงจรรีเซตที่รับกระแสจากหัววัด และ วงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัล ในขณะที่วงจบบางส่วนไม่สามารถทำงานได้ คือ วงจรในส่วนดิจิทัลที่ใช้ในการปรับเทียบกระแสออฟเซตและอัตราขยาย นอกจากนี้ยังพบว่าวงจรรวมต้นแบบมีการกินกำลังงานต่ำตามที่ออกแบบไว้คือ กินกำลังงานประมาณ 300  $\mu\text{Watt}$  ที่แรงดันแหล่งจ่าย 3.0 V

## 7.2 ข้อเสนอแนะ

1. จากการวัดวงจรรวมต้นแบบทั้ง 8 ตัวที่ได้พบว่า ส่วนเปรียบเทียบกระแสออฟเซตและอัตราขยายของวงจรรวมทุกตัวไม่ทำงานตามที่ได้ออกแบบไว้ดังนั้น ซึ่งวิธีการป้องกัน/ แก้ไขทำได้หลายวิธี คือ

### ในขั้นตอนการออกแบบ

- ไม่ควรให้มีส่วนของวงจรที่ไม่จำเป็นมากนัก เช่น ไม่ควรใช้บัฟเฟอร์หรือ Latch กับสัญญาณดิจิทัลที่จะนำมาวัดนอกตัวถัง เนื่องจากเราอาจจะใช้ขาดังกล่าวเพื่อป้องกันแรงดันย้อนกลับเข้าไปในวงจรได้

### ในขั้นตอนการจำลองการทำงาน

- ควรมีการจำลองการทำงานของวงจรทุกส่วนที่รวมเป็นระบบร่วมกันทั้งหมด ทั้งนี้อาจต้องหาโปรแกรมที่ใช้ในการจำลองการทำงานที่เหมาะสมด้วย

### ในขั้นตอนการวาด Layout

- ควรให้มีสัญญาณในส่วนดิจิทัลออกมาวัดนอกตัวถังวงจรรวมมากขึ้น
- 2. การออกแบบวงจรทั้งวงจรส่วนรับกระแสจากหัววัด, วงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัล อาจใช้แบบอื่นนอกจากที่ใช้ในวิทยานิพนธ์ฉบับนี้ โดยวงจรแบบอื่นได้เสนอไว้ในบทที่ 2
- 3. การจำลองการทำงาน ควรใช้แบบจำลองให้เหมาะสมกับโมดการทำงานของทรานซิสเตอร์ ทั้งนี้ขึ้นกับว่าทางบริษัทผู้ผลิตวงจรรวมจะให้แบบจำลองมาหรือไม่ด้วย
- 4. การวาด Layout กรณีที่วงจรใช้กับสัญญาณความถี่สูง จะต้องคำนึงถึงค่า Stray capacitance ด้วย
- 5. กรณีที่สร้างวงจรที่ทำหน้าที่พื้นฐานในการวัดและการปรับเทียบได้แล้ว อาจปรับปรุงวงจรบางส่วนให้ดีขึ้น เช่น การใช้สัญญาณเพื่อขับจอยแบบผลึกเหลวที่มีมัลติเพล็กซ์เซอร์เพื่อลดจำนวนสัญญาณออกจากตัวถังลง
- 6. อาจสร้างวงจรเพื่อทำหน้าที่เพิ่มเติมดังที่ได้เสนอไว้ในหัวข้อ 2.7 ของบทที่ 2

## รายการอ้างอิง

- [1] สุรางค์ อนุกุล. ปฏิบัติการเคมีคุณภาพวิเคราะห์. พิมพ์ครั้งที่ 2. กรุงเทพมหานคร: สำนักพิมพ์แห่งจุฬาลงกรณ์มหาวิทยาลัย, 2542.
- [2] มานะ ศรียุทธศักดิ์. ตัวตรวจวัดชีวภาพ : ไบโอสเซนเซอร์. เอกสารประกอบการสอนวิชาไบโอสเซนเซอร์(2102589). กรุงเทพมหานคร: คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย, 2534.
- [3] Low cost digital panel meters designs and complete instructions for LCD and LED kits. Intersil's datasheet. 1999, p. AN203
- [4] Deniac, D. D. et al. A Comparison of dual-slope, switched capacitor, and PWM solid state relative humidity sensor system. Proceeding of the Circuit and System 32<sup>nd</sup> Midwest Symposium. 1989 , pp. 693-696.
- [5] Bakker, A. and Bellekom, A. A., et al. Low-offset low-noise 3.5 mW CMOS spinning-current hall effect sensor with integrated chopper amplifier. Eurosensor XIII-European Conference on Solid-State Transducers. Tokyo: 1999, pp.1045-1048.
- [6] Vogt, R. Najafi, K. A low-drift differential double hall sensor with on-chip CMOS circuitry. IEEE Journal of Solid-State Circuits. Vol. SC- 32.
- [7] Horn, G.V. Huijsing, L.H. Integrated smart sensors. Netherlands: Kluwer academic publishers, 1998.
- [8] Ismail, M. Fiez, T. Analog VLSI : signal and information processing. Singapore: McGrawHill, 1994 , pp.311-348
- [9] Delapierre, G. MEMS and microsensors : from laboratory to industry. Digest of Technical Paper on 10<sup>th</sup> International Conference on Solid-State Sensors and Actuators. Sendai: The institute of electrical engineers of Japan, 1999.
- [10] Hagleitner, C. Koll, A. CMOS capacitive chemical microsystem with active temperature control for discrimination of organic vapors. Eurosensor XIII-European Conference on Solid-State Transducers, Tokyo: 1999.
- [11] Lange, D. Hagleitner, C. CMOS resonant beam gas sensor with integrated preamplifier. Eurosensor XIII-European Conference on Solid-State Transducers. Tokyo: 1999.
- [12] Mana Sriyudthsak, Tara Cholapranee and Montree Sawadsaringkarn. Enzyme-epoxy membrane based glucose analyzing system & medical applications. Biosensors & Bioelectronics Vol. 11. No.8 (1996).
- [13] บุญชัย บุญชู, ประยูร จวงจันทร์ และ พลผดุง ผดุงกุล. วงจรคุณลักษณะแอนะล็อก 4 ควอดแรนท์ด้วยวิธีการควอดเรอร์สแควร์ทำงานที่ระดับแรงดัน 1.5 V (EL053). การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 21 กรุงเทพมหานคร: Technology Promotion Association , 2542, pp.270-273.

## รายการอ้างอิง (ต่อ)

- [14] อธิพิงศ์ ชัยสายัณห์, นุฎล สุวรรณชาติ, สมเกียรติ เพ็ญพานทอง และกอบชัย เดชหาญ. วงจรควบคุมสัญญาณที่ใช้แรงดันไฟเลี้ยงต่ำ (EL010). การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 21. กรุงเทพมหานคร : Technology Promotion Association, 2541, pp.293-296.
- [15] นุญชัย นุญชู, ประสutti เดชสุวรรณ และพลผดุง ผดุงกุล. วงจรควบคุมแอนะล็อก DELTA ควอดรอนท์จากโครงสร้างวงจรถายผลต่างแบบ Rail-to-Rail (EL017). การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 22 กรุงเทพมหานคร : Physics Center Press Limited Partnership (ธันวาคม 2541), pp.288-290.
- [16] ไว จามรมาน. ทฤษฎีธุรกิจขนาดกลางย่อม. พิมพ์ครั้งที่ 2. กรุงเทพมหานคร: สำนักพิมพ์รัฐแจ้ง, 2542 หน้า 2-6
- [17] Gregorian, R. Temes, G.C. Analog MOS integrated circuits for signal processing. Singapore: John Wiley & Sons, Inc., 1986. pp. 500-513.
- [18] Bauling. All Shore Industries datasheet : Part No. ASI-107Z. All shore Industries Inc., 1997.
- [19] Fowler. Electricity : Principle and applications. 3<sup>rd</sup> editon. Singapore: McGrawHill, 1989, p. 55.
- [20] John, D. and Martin, K. Analog integrated circuit design. United States of America: John Wiley & Sons, Inc., 1996, pp. 256-259.
- [21] Basir, A.H. The art of simulation using PSPICE analog and digital. CRC Press, Inc., 1995.
- [22] Connelly and Choi. Macromodeling with SPICE. Singapore: Prentice-Hall, 1992.
- [23] T-spice™ User Manual. United States of America: Tanner Research, Inc., 1996.
- [24] Technology and design kit documentation : Alcatel Microelectronics 0.7 μm CMOS. Belgium : IMEC, 1999.
- [25] Uyemura, J.P. Physical design of CMOS integrated circuits using L-edit™. United states of America: PWS publishing, 1995.

## บรรณานุกรม

Laker, K.R. and Sansen, W.M.C. Design of analog integrated circuits and system. Singapore: McGrawHill. Singapore, 1994.

Geiger, R.L. Allen, P.E. and Strader, N.R. VLSI design techniques for analog and digital circuits. Singapore:McGraw-Hill. 1990.

Gray, P.R. and Meyer, R.G. Analysis and design of analog integrated circuits. 3<sup>rd</sup> edition. United States of America: John Wiley & Sons, Inc. 1993.

Streetman, B.G. Solid state electronics devices. 4<sup>th</sup> edition. New jersey: Prentice-Hall. 1995.



สถาบันวิทยบริการ  
จุฬาลงกรณ์มหาวิทยาลัย



## รายชื่อการเผยแพร่ผลงานวิจัย

มานะ เมฆถาวรวัฒนา, รศ.ดร. มานะ ศรียุทธศักดิ์ และ ดร. นัยวุฒิ วงษ์โคเมท. การออกแบบวงจรรวมใช้กำลังงานต่ำสำหรับแปลงสัญญาณแอนะล็อกจากหัววัดแบบแอมเพอโรเมตริกเพื่อแสดงผลทางจอแบบผลึกเหลว. การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 22 ณ มหาวิทยาลัยเกษตรศาสตร์ กรุงเทพฯ (2 ธันวาคม 2542) : EL-012



สถาบันวิทยบริการ  
จุฬาลงกรณ์มหาวิทยาลัย



ภาคผนวก

สถาบันวิทยบริการ  
จุฬาลงกรณ์มหาวิทยาลัย

# การออกแบบวงจรรวมใช้กำลังงานต่ำสำหรับแปลงสัญญาณแอนะล็อกจากหัววัดแบบแอมเพอโรเมตริก เพื่อแสดงผลทางจอแบบผลึกเหลว

## A Design of Low-power Monolithic Analog-to-LCD Interface for Amperometric Sensors

มานะ เมฆถาวรวัฒนา มานะ ศรีพุทธศักดิ์ และ นัยวุฒิ วงษ์โคเมท  
ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย  
ถนน พญาไท เขตปทุมวัน กรุงเทพฯ 10330  
โทร (02) 2186523 E-mail:b0464221@student.chula.ac.th

### บทคัดย่อ

บทความนี้นำเสนอการออกแบบและการจำลองการทำงานของวงจรรวมซึ่งทำหน้าที่รับสัญญาณแอนะล็อกจากหัววัดแบบแอมเพอโรเมตริก เช่น หัววัดน้ำตาลกลูโคส แล้วแสดงผลเป็นตัวเลขทางจอแบบผลึกเหลว วงจรมีส่วนประกอบ 4 ส่วนหลัก คือ วงจรรับกระแสจากหัววัด วงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัลแบบ Dual slope วงจรปรับเพื่อชดเชยออฟเซตและความไวของหัววัด และวงจรขับภาคแสดงผล วงจรนี้ถูกออกแบบให้เหมาะสมกับการใช้งานในระบบวัดแบบพกพา ดังนั้นจึงสามารถใช้กับแรงดันแหล่งจ่ายในช่วง 2.2-5.0 V และยังใช้กำลังงานน้อยกว่า 300  $\mu$ W ที่แรงดันแหล่งจ่าย 3.0 V วงจรรวมนี้ออกแบบโดยใช้เทคโนโลยี CMOS 0.7  $\mu$ m สามารถรับและแสดงผลค่ากระแสที่ได้จากหัววัดได้ในช่วง 1-750 nA ปรับออฟเซตได้ในช่วง 0-220 nA และปรับความไวได้ในช่วง 0.5-5 nA/(mg/dl) โดยมีความผิดพลาดน้อยกว่า 3%

### Abstract

This paper presents a design and simulation results of a low-power analog-to-LCD monolithic interface for amperometric sensors such as glucose sensors. The circuit consists of four parts : a sensor interface front-end, a dual-slope analog-to-digital converter, an offset and sensitivity calibration circuit, and a display driver. In order to be suitable for portable applications, the circuit integrates all the necessary electronics in an amperometric measurement system, operates with a wide supply range of 2.2 to 5.0 volt, and consumes less than 300  $\mu$ W at a supply voltage of 3.0 volt. The circuit is implemented in 0.7  $\mu$ m CMOS technology and can measure sensor current from 1 to 750 nA, calibrate offset from 0-220 nA and calibrate sensitivity from 0.5-5 nA/(mg/dl) with distortion less than 3%.

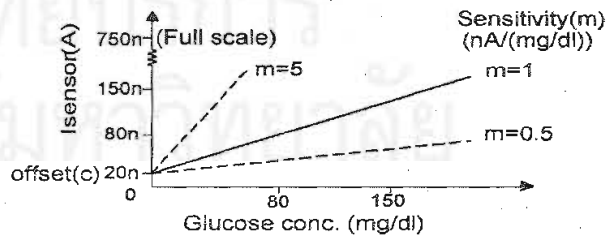
### 1. คำนำ

ในปัจจุบันมีการนำเอาหัววัดความวัดปริมาณทางเคมีและทางชีวภาพเพื่อแทนกระบวนการวัดแบบเก่าที่มีความยุ่งยาก ใช้เวลานาน และ

สิ้นเปลืองค่าใช้จ่ายในการวัด หัววัดกลุ่มหนึ่งที่นำมาใช้มากคือหัววัดแบบ “แอมเพอโรเมตริก” หัววัดแบบนี้จะวัดความเข้มข้นของสารตัวอย่างและแสดงผลออกมาในรูปของกระแสไฟฟ้า ตัวอย่างหัววัดแบบนี้ได้แก่หัววัดออกซิเจน หัววัดน้ำตาลกลูโคส สัญญาณกระแสจากหัววัดนี้จะต้องถูกนำมาแปลงผลให้อยู่ในลักษณะที่เหมาะสมเพื่อการนำไปใช้งาน เช่น การแปลงสัญญาณแอนะล็อกเป็นสัญญาณดิจิทัล และการแสดงผลออกทางจอภาพ ที่ผ่านมาวงจรที่ทำหน้าที่เหล่านี้มักจะทำจากอุปกรณ์หลายชิ้นนำมาต่อกันบนแผ่นวงจรพิมพ์ ทำให้มีขนาดใหญ่และกินกำลังงานมาก ไม่เหมาะสำหรับการพัฒนาเป็นเครื่องวัดแบบพกพา (portable)

บทความนี้นำเสนอการออกแบบวงจรรวมต้นแบบสำหรับหัววัดน้ำตาลกลูโคสเพื่อวัดน้ำตาลในเลือด โดยวงจรนี้สามารถนำไปประยุกต์ใช้กับหัววัดแอมเพอโรเมตริกชนิดอื่นๆ ได้ต่อไป หัววัดน้ำตาลกลูโคสที่ใช้ในงานวิจัยนี้ถูกพัฒนาและผลิตขึ้นในประเทศไทย [1] เพื่อให้เหมาะสมกับการประยุกต์ใช้ในเครื่องมือวัดแบบพกพา วงจรรวมที่ออกแบบนี้ได้รวมวงจรอิเล็กทรอนิกส์ส่วนต่างๆ ที่จำเป็นไว้บนชิปเดียว กินกำลังงานต่ำ และใช้แรงดันได้ในช่วงกว้าง 2.2-5.0 V เพื่อให้เหมาะสมกับการใช้งานแบตเตอรี่เซลล์แห้งจำนวน 2-3 ก้อน

### 2. ลักษณะถ่ายโอนของหัววัดน้ำตาลกลูโคส

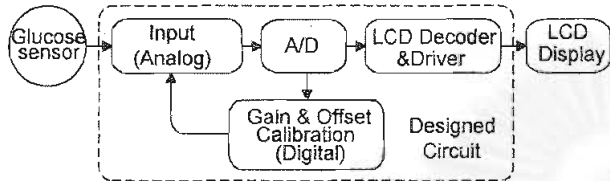


รูปที่ 1 กราฟลักษณะถ่ายโอนของหัววัดน้ำตาลกลูโคส

ลักษณะถ่ายโอนของหัววัดน้ำตาลกลูโคสที่ใช้ในงานวิจัยนี้ได้แสดงในกราฟรูปที่ 1 [1] หัววัดนี้มีความเป็นเชิงเส้นที่ดี มีกระแสออฟเซตไม่เกิน 20 nA มีค่าความไว(กระแสออก/ความเข้มข้นของน้ำตาลกลูโคส) อยู่ในช่วง 0.5 ถึง 5 nA/(mg/dl) เนื่องจากระดับความเข้มข้น

ของน้ำตาลในเลือดคนปกติจะอยู่ในช่วง 80-150 mg/dl ดังนั้นวงจรนี้จึงถูกออกแบบให้รับกระแสได้ในช่วง 1nA-750 nA และมีความผิดพลาดน้อยกว่า 3% ซึ่งเพียงพอที่จะตรวจสอบความผิดปกติของระดับน้ำตาลในเลือดได้

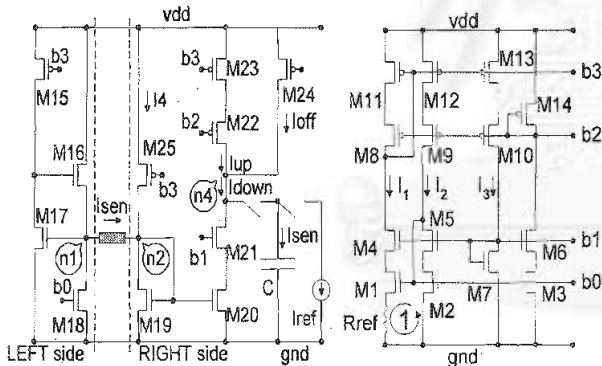
3. วงจรและการทำงาน



รูปที่ 2 แผนภาพของค้ประกอบของระบบโดยรวม

วงจรสำหรับวัดน้ำตาลกลูโคสที่ออกแบบขึ้นนี้แบ่งออกเป็น 4 ส่วน ดังแสดงในส่วนเส้นประในรูปที่ 2 คือ วงจรรับกระแสไฟฟ้าจากหัววัด วงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัล วงจรปรับชดเชยออฟเซตและความไวของหัววัด และวงจรขับภาคแสดงผล

3.1 วงจรไบแอสและรับกระแสจากหัววัด



รูปที่ 3 วงจรรับกระแสจากหัววัด

รูปที่ 4 วงจร ไบแอส

วงจรในรูปที่ 3 ทำหน้าที่ไบแอสแรงดันคร่อมหัววัดและส่งผ่านกระแสจากหัววัดไปยังวงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัล วงจรด้านซ้ายประกอบด้วยทรานซิสเตอร์ M16 และ M17 ต่อกันเป็นแหล่งจ่ายแรงดันที่มีความต้านทานขาออกที่โหนด n1 ค่า วงจรนี้ถูกดัดแปลงมาจากกรต่อ M17 เป็นไดโอด ซึ่งจะให้ความต้านทานขาออกเป็น  $1/g_{m17}$  การเพิ่ม M16 เข้ามาเพื่อช่วยจ่ายกระแสให้แก่หัววัดทำให้แรงดัน  $V_{GS}$  ของ M17 คงที่ขึ้น ผลก็คือความต้านทานขาออกที่โหนด n1 ลดลง เป็น  $1/(g_{m17}A_v)$  เมื่อ  $A_v$  คืออัตราขยายแรงดันวงรอบปิดของ M16 และ M17 วงจรทางด้านขวาซึ่งทำหน้าที่ไบแอสอีกขั้วหนึ่งของหัววัดและผ่านกระแสของหัววัด ประกอบด้วยทรานซิสเตอร์ M19 ซึ่งต่อเป็นไดโอดมีความต้านทานขาเข้าที่โหนด n2 เป็น  $1/g_{m19}$  ซึ่งมีค่าสูงกว่าด้านซ้าย แต่สามารถ

ทำให้ลดลงจนอยู่ในช่วงที่ยอมรับได้ด้วยการเพิ่มขนาด  $W/L$  ของ M19 และเพิ่มกระแส  $I_d$  กระแสที่ไหลผ่าน M19 ซึ่งเป็นผลรวมของกระแส  $I_{sen}$  และ  $I_d$  จะถูกสะท้อนไปยัง M20 และเมื่อปรับค่า  $I_{off}$  ให้เหมาะสมจะได้  $I_{sen}$  ออกมาเพื่อนำไปประจุตัวเก็บประจุในการทำงานแบบ Dual slope ต่อไป

3.2 วงจรไบแอส

วงจรไบแอสทำหน้าที่สร้างแรงดันไบแอสสำหรับวงจรรับกระแสที่กล่าวถึงในหัวข้อ 3.1 โดยวงจรที่ใช้แสดงในรูปที่ 4 [2] กระแสอ้างอิงของวงจรนี้สร้างด้วย M1, M2 และ  $R_{ref}$  จาก KVL รอบ loop I โดยละเลย body effect ของ M1 ที่ทำให้  $V_{TM1} > V_{TM2}$  ประมาณ 5% จะได้

$$I_1 R_{ref} = V_{GS,M2} - V_{GS,M1} = \sqrt{\frac{I_2}{k_n(W/L)_{M2}}} - \sqrt{\frac{I_1}{k_n(W/L)_{M1}}} \quad (1)$$

โดยที่  $k_n$  คือ ค่าคงตัว Transconductance coefficient ของ MOS จะเห็นได้ว่ากระแส bias ไม่ขึ้นกับแรงดันแหล่งจ่าย

จากรูป ทรานซิสเตอร์ M8, M9, M11 และ M12 ต่อเป็นวงจรสะท้อนกระแสแบบ cascode ผลที่ได้คือกระแส  $I_1 = I_2$  ในกรณีที่ออกแบบให้  $(W/L)_{M1} = 4(W/L)_{M2}$  จะได้

$$I_1 = I_2 = \frac{I}{4k_n(W/L)_{M2} R_{ref}^2} \quad (2)$$

ทรานซิสเตอร์ M2, M5 และ M7 ต่อกันเป็นวงจร high-swing cascode พิจารณาแรงดันที่โหนด b1 ซึ่งใช้ไบแอส M21 ของวงจรในรูปที่ 3 แรงดัน b1 ควรทำให้ M20 อยู่ในช่วงอิ่มตัวพอดี เพื่อเพิ่มช่วงของการ swing ของแรงดันที่โหนด n4 ถ้าออกแบบให้  $I_2 = I_3$  และ  $(W/L)_{M5} = 4(W/L)_{M7}$  จะได้ [2]

$$k_n(W/L)_7(V_{GS,M7} - V_T)^2 = k_n(W/L)_5(V_{GS,M5} - V_T)^2 \quad (3)$$

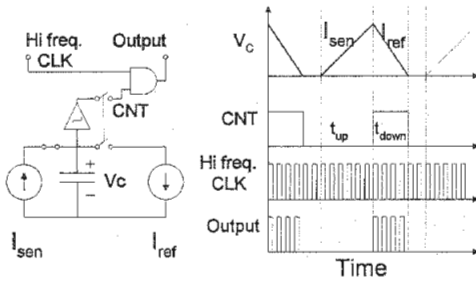
$$(V_{GS,M7} - V_T) = 2(V_{GS,M5} - V_T) \quad (4)$$

$$V_{DS,M2} = V_{GS,M7} - V_{GS,M5} = (V_{GS,M5} - V_T) \approx 0.2 V \quad (5)$$

สำหรับแรงดันไบแอส PMOS ถูกสร้างด้วย M8, M11, M14 โดยการทำงานจะเหมือนกับ M2, M5, M7 ซึ่งทำหน้าที่ไบแอส NMOS

3.3 วงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัล

วงจรแปลงผันสัญญาณแอนะล็อกเป็นดิจิทัลจะใช้แบบ Dual slope ดังรูปที่ 5 ซึ่งทำงานโดยอาศัยการเก็บและคายประจุของตัวเก็บประจุเป็นคาบ ดังนั้นความไม่แม่นยำเชิงเส้นของตัวเก็บประจุจะหักล้างกันเองในแต่ละคาบการอินทิเกรต ทำให้วงจรแบบนี้มีความเป็นเชิงเส้นที่ดี โดยสามารถแสดงค่าแรงดันคร่อมตัวเก็บประจุ ( $V_C$ ) ดังสมการที่ 6



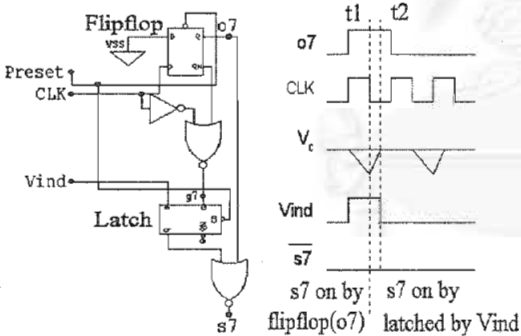
รูปที่ 5 วงจรและแรงดัน ณ จุดต่างๆ เมื่อทำงานแบบ Dual slope

$$V_c = \frac{Q}{C} = \frac{I_{sen} t_{up}}{C} = \frac{I_{ref} t_{down}}{C} \tag{6}$$

$$t_{down} = \frac{t_{up}}{I_{ref}} \cdot I_{sen} \tag{7}$$

โดยความถี่ที่เลือกใช้ในการอินทิเกรตเท่ากับ 500 Hz เมื่อนำสัญญาณพัลส์ที่มีความกว้างเท่ากับ  $t_{down}$  (CNT) และสัญญาณนาฬิกาความถี่ 500 kHz ซึ่งได้จาก Crystal Oscillator ไปผ่านเกตแอนด์ จะได้จำนวนพัลส์ขาออกแปรตามเวลา  $t_{down}$  (และแปรตาม  $I_{sen}$ ) โดยมีจำนวนพัลส์สูงสุด(เต็มสเกล) 500 พัลส์ ถ้าคิดความผิดพลาดสูงสุด เป็น 1 พัลส์ จะได้ความผิดพลาด 0.2 %

3.4 วงจรในส่วนเปรียบเทียบ



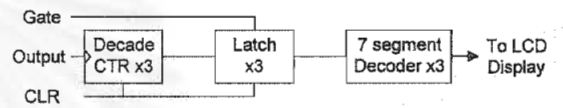
รูปที่ 6 วงจรในส่วนเปรียบเทียบภาคดิจิทัล 1 บิต

เนื่องจากหัววัดน้ำตาแลกคูโคสเป็นหัววัดชีวภาพที่มีอายุการใช้งานจำกัดจึงต้องมีการเปลี่ยนเมื่อใช้งานไประยะหนึ่ง แต่หัววัดแต่ละตัวจะมีลักษณะออฟเซตและความไวที่ต่างกันจึงต้องมีการปรับเทียบก่อนการใช้ จากรูปที่ 1 จะเห็นว่ากราฟลักษณะถ่ายโอนของหัววัดมีลักษณะเป็นเชิงเส้น ซึ่งมีรูปสมการ  $I = mx + c$  ดังนั้นวงจรจำเป็นต้องทำการปรับเทียบ 2 ครั้ง เพื่อชดเชยตัวแปร 2 ตัวคือ ค่าความไว (m) และค่าออฟเซต (c) ในการปรับครั้งแรกเพื่อปรับเทียบค่าออฟเซต หัววัดจะถูกนำไปวัดสารละลายน้ำตาแลกคูโคสความเข้มข้น 0 mg/dl หรือน้ำเปล่า(c) ระบบปรับเทียบที่ประกอบด้วยแหล่งกระแส 8 ตัวที่มีการเพิ่มค่าแบบ binary (ค่ากระแสเป็น  $k(2^N)$ ;  $N=0, 1, 7, k = 1nA$ ) จะเพิ่มกระแส  $I_{off}$  เข้าไปในวงจรปรับกระแสในรูปที่ 3 โดยการควบคุมของฟลิปฟล็อปที่ต่อแบบ

Shift register จำนวน 8 บิต (รูปที่ 6 แสดงเพียง 1 บิต) และเมื่อถึงเวลาที่กำหนดโดย CLK(t1) วงจรจะตรวจดูว่าให้กระแสมากหรือน้อยไปโดยพิจารณาจากแรงดันที่จุด  $V_{ind}$  แล้วทำการลดหรือเพิ่มกระแสทีละบิตด้วยกระบวนการ binary search จนชดเชยค่าออฟเซตได้ในช่วง 0-220 nA

ในการปรับครั้งที่สอง หัววัดจะถูกจุ่มลงในสารละลายความเข้มข้นค่าหนึ่ง โดยทั่วไปจะใช้ค่ากลางของช่วงที่ใช้วัดปกติ เช่น 100 mg/dl แล้วทำการปรับเทียบค่าความไว(m) ซึ่งจะมิ่วงจรและการทำงานคล้ายกับการปรับเทียบออฟเซตในครั้งแรก แต่จะเป็นการปรับกระแส  $I_{ref}$  ในรูปที่ 5 แทนการปรับ  $I_{off}$  โดยใช้ shift register จำนวน 8 บิต ในการปรับเช่นกัน ซึ่งจะชดเชยความไวได้ในช่วง 0.5-5 nA/(mg/dl)

3.5 วงจรส่วนดิจิทัล อื่นๆ และวงจรขับออบเมทริกเหลว



รูปที่ 7 วงจรในส่วนดิจิทัลอื่นๆ

วงจรในรูปที่ 7 ทำหน้าที่นับสัญญาณพัลส์จากสัญญาณ Output วงจรประกอบด้วยวงจรรนับแบบหาร 10 จำนวน 3 ตัว เนื่องจากความเข้มข้นที่ต้องการแสดงผลอยู่ในช่วง 0-150 mg/dl สัญญาณที่ได้จากวงจรรนับจะถูกส่งไปยังวงจรถ่าย Latch เพื่อคงค่าให้ผู้ใช้เห็นการเปลี่ยนแปลงของตัวเลขในช่วงเวลาที่เหมาะสม สัญญาณจากวงจรถ่าย Latch จะส่งไปยังวงจรถ่าย BCD-to-7 segment decoder และแสดงผลทางจอแบบเมทริกเหลวต่อไป

จอแบบเมทริกเหลวที่ใช้จะเป็นแบบ 7-segment ซึ่งกินกระแสต่ำ (น้อยกว่า 15  $\mu A$  เมื่อทุก segment แสดงผลหมด, แรงดันขับ 5.0 Vrms) แต่ละ segment ขับได้ด้วยไฟสลับความถี่ 50-240 Hz [3] ในที่นี้จะใช้ความถี่ 125 Hz ซึ่งได้จากการหารความถี่ที่ใช้ในการ อินทิเกรตด้วย 4

4. ผลการจำลองการทำงานของวงจร

วงจรรวมที่ใช้หัววัดน้ำตาแลกคูโคสนี้ ออกแบบด้วยเทคโนโลยี CMOS 0.7  $\mu m$  ของ Alcatel [4] โดยเขียน schematic ของวงจรด้วยโปรแกรม S-Edit Win32 6.00 และจำลองการทำงานด้วยโปรแกรม T-SPIICE V 6.0 นอกจากนี้วงจรดิจิทัลออกแบบโดยใช้ library ของ Alcatel ชุด MTC-22000 [4]

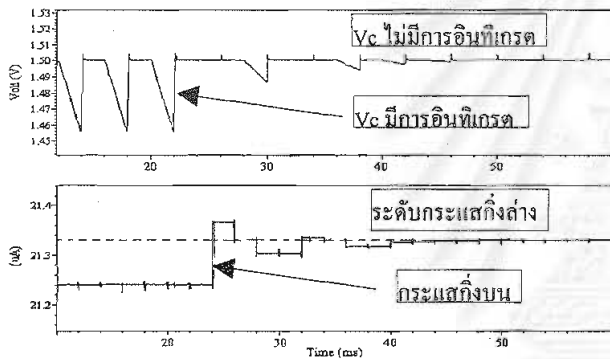
วงจรไบแอสหัววัดในรูปที่ 3 มีหน้าที่ไบแอสแรงดันคงที่ประมาณ 0.2V คร่อมหัววัด จากการทำงานของวงจรเมื่อกระแสผ่านหัววัดเปลี่ยนไปในช่วง 0-1000 nA แรงดันคร่อมหัววัดจะเปลี่ยนไป คิดเป็น -0.775% ที่แรงดันไฟเลี้ยง 2.2 V และ -0.770% ที่แรงดันไฟเลี้ยง 5.0 V

วงจรแปลงค่านสัญญาณแอนะล็อกเป็นดิจิทัลแบบ Dual slope ในรูปที่ 5 ทำหน้าที่ให้พัลส์ที่มีจำนวนแปรตามกระแส (Output) ที่ได้จากวงจรไบแอส จากตารางที่ 1 ผลการจำลองกับการคำนวณ เกิดความผิดพลาดน้อยกว่า 1 %

ตารางที่ 1 กระแสจากหัววัดและจำนวนพัลส์ที่นับได้

Isen (nA)	จำนวนพัลส์	
	คำนวณ	จำลองการทำงาน
1	1	1
50	50	50
200	200	202
1000	1000	1002

ในขณะที่วงจรปรับเทียบค่าออฟเซต เมื่อจุ่มหัววัดในสารที่มีกลูโคสเข้มข้น 0 mg/dl วงจรต้องปรับให้ Isen=0 nA โดยการเพิ่ม Ioff ในรูปที่ 3 จนกระทั่ง Iup=Idown จากรูปที่ 8 จะเห็นว่ากระแส Iup (เส้นทึบ) ค่อยปรับเข้าหา Idown (เส้นประ) และเมื่อกระแสทั้งสองนี้ใกล้กัน (แตกต่างกันน้อยกว่า 1 nA ) แรงดันคร่อมตัวเก็บประจุจะคงที่

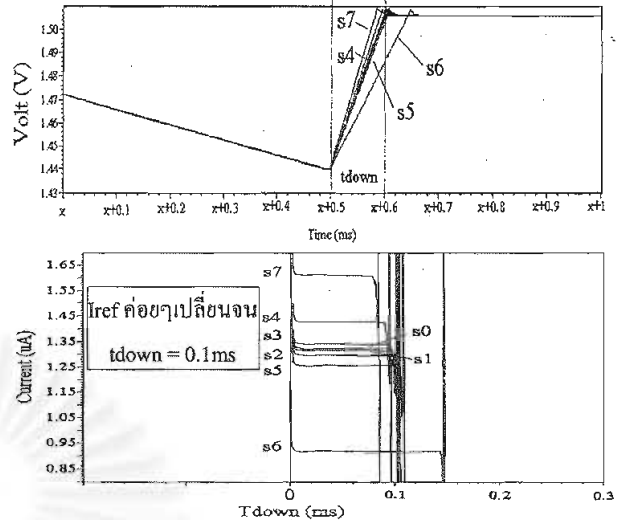


รูปที่ 8 แรงดันคร่อมตัวเก็บประจุอินทิเกรต และ กระแสชดเชยที่เปลี่ยนไปในช่วงที่มีการปรับเทียบค่า c ที่ได้จากการจำลองการทำงาน

ในขณะที่ปรับเทียบค่าความไวของหัววัด (m) วงจรจะปรับค่ากระแสที่ใช้ในการคายประจุแก่ตัวเก็บประจุ (Iref) (ดูสมการที่ 6) จนกระทั่งเวลาที่ใช้ในการคายประจุเท่ากับค่ากำหนดหนึ่งซึ่งในที่นี้กำหนดเป็น 0.1 ms จากรูปที่ 9 จะเห็นว่าค่ากระแสค่อยๆ ปรับจนกระทั่งเวลาในการคายประจุเป็น 0.1 ms โดย Sn คือการเปลี่ยนแปลงเมื่อมีการปรับเทียบในบิตที่ n (n = 7, 6, 5, 4, 3, 2, 1, 0 ตามลำดับ)

ตารางที่ 2 คุณสมบัติโดยรวมของวงจร

คุณสมบัติ	ค่าจากการ ออกแบบคร่าวๆ	ค่าจากการจำลองการทำงาน
ความผิดพลาดในการวัด	< 3%	< 1%
แรงดัน ไฟเลี้ยง	2.2-5.0 V	2.1-5.0 V
กินกระแส	ให้มีค่าน้อยที่สุด	< 100 uA
-ส่วนรับกระแสจากหัววัด	35 uA	45 uA
-ส่วน Dual slope A/D	16 uA	20 uA
-ส่วนดิจิทัล และ จอ LCD	-	< 35 uA



รูปที่ 9 แรงดันคร่อมตัวเก็บประจุอินทิเกรต และ กระแสชดเชยที่เปลี่ยนไปในช่วงที่มีการปรับเทียบค่า m ที่ได้จากการจำลองการทำงาน

### 5. สรุป

บทความนี้กล่าวถึงการออกแบบและการจำลองการทำงานของวงจรที่ใช้รับกระแสจากหัววัดแบบแอมเพอโรเมตริก และแสดงค่าที่วัดได้เป็นตัวเลขทางจอแบบผลึกเหลว โดยมีระบบปรับเทียบเพื่อให้ระบบวัดค่าได้ถูกต้องด้วย จากผลการจำลองการทำงาน พบว่าวงจรที่ออกแบบมีความผิดพลาดน้อยกว่า 3% และสามารถทำงานได้ตามที่ออกแบบไว้ โดยมีการชดเชยออฟเซตและความไวที่ได้จากลักษณะถ่ายโอนของหัววัดได้อย่างถูกต้อง โดยสามารถทำงานที่แรงดันในช่วง 2.2-5.0 V และกินกำลังงานน้อยกว่า 300 uW ที่ แรงดันไฟเลี้ยง 3.0 V

### 6. กิตติกรรมประกาศ

ขอขอบคุณโครงการ “ศึกษากันงูฏี” ที่ให้การสนับสนุนทุนการศึกษา และ ดร.อากรณ์ ชีรมงคลศรีม สำหรับความเอื้อเฟื้อต่อารที่หาขายและ คำแนะนำเชิงเทคนิคโดยรวม

### เอกสารอ้างอิง

- [1] Sriyudthsak M., Cholapranee T., & Sawadsaringkarn M., “Enzyme-epoxy membrane based glucose analyzing system & medical applications”, Biosensors & Bioelectronics Vol. 11, No.8, 1996, pp 735-742.
- [2] David J., and Martin K., “Analog Integrated Circuit Design”, John Wiley & Sons Inc., United States of America, 1996.
- [3] Bauling, “All Shore Industries datasheet : Part No. ASI-1077”, All shore Industries Inc., 1997.
- [4] Europractice ASIC service Dep., “Alcatel Microelectronics 0.7um CMOS Documentation”, IMEC, Leuven , Belgium, 1999.

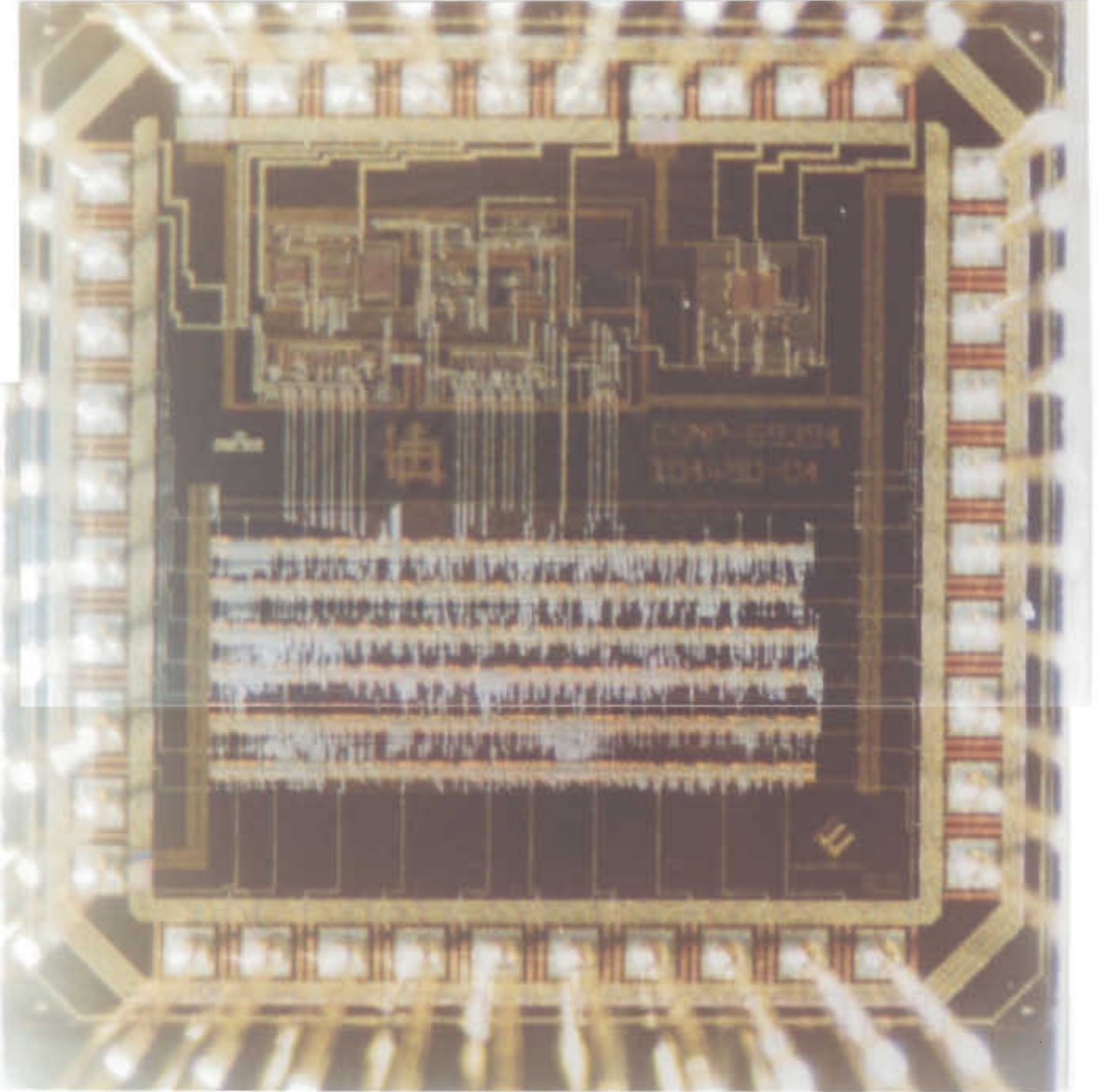


ภาคผนวก ข

ภาพถ่ายวงจรรวมต้นแบบ

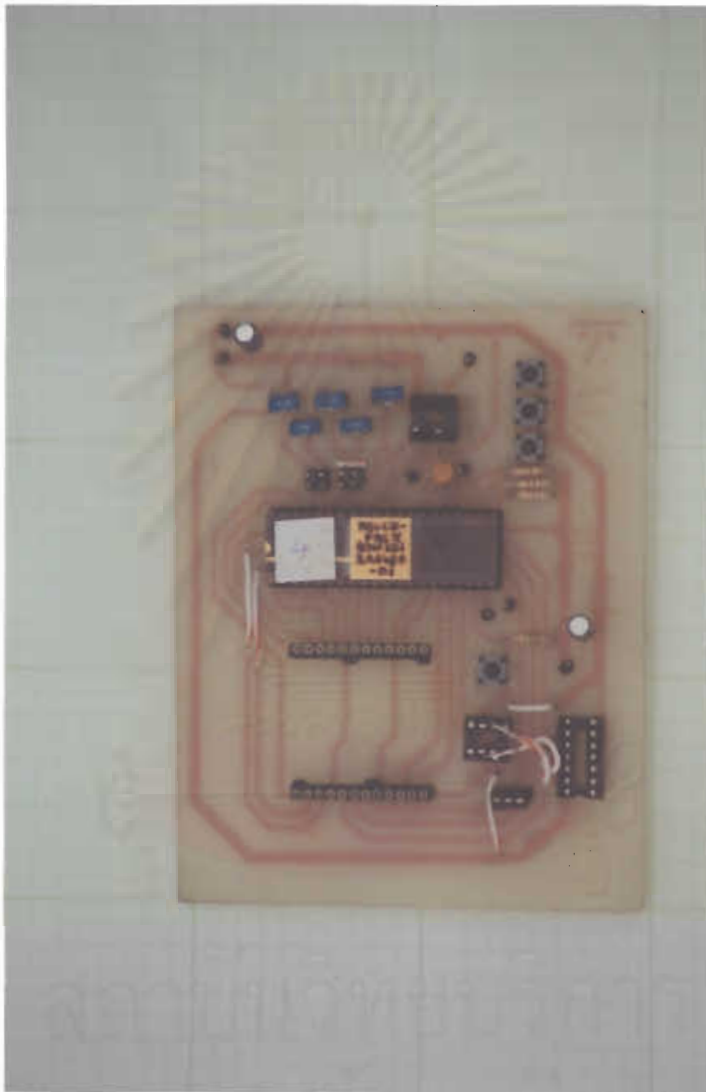
สถาบันวิทยบริการ  
าลงกรณ์มหาวิทยาลัย

1. รูปถ่าย Die ของวงจรรวมต้นแบบด้วยกล้องขยาย 70 เท่า





2. รูปถ่ายแผ่นทดสอบวงจรรวม



ผลงานของวิทยานิพนธ์  
จุฬาลงกรณ์มหาวิทยาลัย

## ประวัติผู้เขียน

นายมานะ เมฆธาวรัตน์ เกิดวันที่ 28 กรกฎาคม พ.ศ. 2520 ที่กรุงเทพมหานคร สำเร็จการศึกษาปริญญาตรีวิศวกรรมศาสตรบัณฑิต ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย ในปีการศึกษา 2540 ได้เข้าศึกษาต่อในระดับปริญญาโทบริหารบัณฑิต หลักสูตรวิศวกรรมศาสตรมหาบัณฑิต สาขาไบโออิเล็กทรอนิกส์ ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย ในปีการศึกษา 2541.



สถาบันวิทยบริการ  
จุฬาลงกรณ์มหาวิทยาลัย