บทที่ 3

ข้อมูลเฉพาะและสภาพปัญหาของโรงงานตัวอย่าง

3.1 ข้อมูลของโรงงานตัวอย่าง

โรงงานตัวอย่างเป็นโรงงานผลิตอุปกรณ์ อิเล็คทรอนิกประเภท IC (Integrated circuit) ที่ประกอบกันบนแผ่นวงจรพิมพ์ ซึ่งเริ่มก่อตั้งเมื่อปี พ. ศ. 2527

3.1.1 ผลิตภัณฑ์

ผลิตภัณฑ์ของโรงงานตัวอย่างแบ่งตามลักษณะการใช้งาน มี 2 ประเภทใหญ่ๆ คือ

1. Programmable Logic Devices

เป็นวงจรรวมที่นำไปใช้งานได้หลายรูปแบบ ซึ่งเป็นโปรแกรมที่สามารถกำหนดการทำงานและควบคุมระบบได้

2. Memory Devices

เป็นวงจรรวมที่เกี่ยวกับระบบหน่วยความจำ

3.1.2 รูปแบบของผลิตภัณฑ์

รูปแบบของผลิตภัณฑ์ คือ รูปร่างภายนอกของผลิตภัณฑ์ซึ่งโรงงานตัวอย่างมีรูปร่างดังนี้

1. Plastic Dual In-Line Package (P-DIP)

P-DIP เป็น IC (Integrated circuit) ที่มีรูปร่างแบบตีนตะขาบ เป็นตัวถังสี่เหลี่ยมมีขาเรียงกันเป็น 2 แถวปลายขาตรง ทางโรงงานตัวอย่างผลิต P-DIP มีจำนวนขาคือ 20Lead 24Lead 28Lead 32Lead 40Lead

2. Plastic Leaded Chip Carrier (PLCC)

PLCC เป็น IC (Integrated circuit) ที่มีรูปร่างแบบตัวถังสี่เหลี่ยมจัตุรัส มีขาเรียงกันรอบตัวถัง ปลายขางอ ซึ่งเรียกลักษณะขางอ ว่าเป็นส่วน J-bent ทางโรงงานตัวอย่างเรียก PLCC ว่า PL ซึ่งผลิต PL หรือ PLCC มีจำนวนขาคือ 20Lead 24Lead 28 Lead 32Lead 44Lead

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

3. Small Outline (SO)

SO เป็น IC (Integrated circuit) ที่มีลักษณะเหมือนกับ Plastic Dual In-Line Package (P-DIP) แต่จะมีทิศทางการวางขาอยู่คนละด้านกับ P-DIP ทางโรงงานตัวอย่างผลิต Small Outline (SO) มีจำนวนขาคือ 32Lead 48Lead

4. Fine Pitch Ball Grid Array (FBGA)

เป็นรูปร่างของเทคโนโลยีใหม่ในการผลิต IC ซึ่งรูปร่างจะเป็นลักษณะสี่เหลี่ยมไม่มีขา แต่จะเป็นลักษณะของลูกบอลเล็กๆ ที่อยู่บริเวณด้านพื้นของตัวถัง โดยลูกบอลเล็กเปรียบเสมือนขาของ IC

3.1.3 ส่วนประกอบของผลิตภัณฑ์ Plastic Leaded Chip Carrier (PLCC)

พิจารณาส่วนประกอบหลักๆ จากภายนอกซึ่งประกอบด้วย 2 ส่วน คือ พลาสติกผสม (Compound) และ ขาโลหะที่เคลือบผิวด้วยตะกั่วและดีบุก (Metal-Pin with Solder Plating of Pb-Sn) และทั้งสองมีส่วนประกอบดังตารางที่ 3.1 และ 3.2

3.1.4 กระบวนการผลิต

กระบวนการผลิตของผลิตภัณฑ์แต่ละชนิด โดยพื้นฐานแล้วจะมีขั้นตอนการผลิตที่คล้ายกัน ขั้นตอนหลักมีดังนี้ และกระบวนการผลิต IC แสดงดังรูปที่ 3.2

1. Wafer

เป็นแผ่น Wafer ที่ประกอบด้วย die หลายๆชิ้นติดกันอยู่

2. Wafer Mount

นำแผ่น Wafer มาขึงติดกับ ring frame เพื่อเตรียมพร้อมสำหรับการตัดออกมาเป็น die

3. Inspection

ตรวจสอบคุณภาพการ mount

4. Wafer Saw

ทำการตัดแผ่น wafer ให้เป็น die แต่ละชิ้นโดยที่ die ทั้งหมดยังติดอยู่บน ring frame

5. Die Attach

ทำการหยิบ die จาก wafer มาวางบน frame (ทำจากทองแดง) โดยจำนวน unit ต่อ frame ขึ้นอยู่กับประเภทของ product

6. Inspection

ตรวจสอบคุณภาพการ attach

7. Wire Bond

ทำการเชื่อม pad และขาของ unit ด้วยลวดทอง

8. Mold

ทำการฉีดเรซิน (compound) ห่อหุ้มวงจรภายในไว้โดย unit ยังติดอยู่บน frame

9. Solder Plate

ทำการชุบ frame ด้วยสารประกอบของ Pb และ Sn เพื่อให้ขาของ unitมีคุณสมบัตินำไฟฟ้าและป้องกัน oxidation ของทองแดง

10. Deform Trim and Form Process (DFTS)

ทำการตัด unitแต่ละตัวออกมาจาก frame แล้วดัดขาให้มีรูปร่างตามต้องการ

11. Finish Out Going Inspection (FOI)

ตรวจสอบคุณภาพพื้นฐาน เช่น รอยขีดข่วนจากการดัดขา

12. Test

ทดสอบคุณสมบัติไฟฟ้าซึ่งจะตรวจสอบที่อุณหภูมิเดียวคืออุณหภูมิห้องปกติ

13. Laser Mark

ทำการยิง laserลงบนผิว(compound) ของ unit ให้เป็นตัวอักษรตามต้องการ

14. Quality Control Test (QC Test)

ทำการสุ่มตรวจอุณหภูมิโดยทำการสุ่มตรวจและทำการตรวจที่ 3 อุณหภูมิคือ Hot, Cool และ Room

15. Visual Mechanical (VM)

ตรวจสอบคุณภาพด้วยตาเปล่าซึ่งดูลักษณะโดยทั่วไปของตัวชิ้นงาน เช่น การบิดเบี้ยวของขาLead, รูปร่างของตัวหนังสือที่ทำการ Mark

16. Quality Control Test (QC Test)

ตรวจสอบคุณภาพด้วยตาเปล่าซึ่งสุ่มจาก VM อีกครั้ง

17. Lead Inspection

ตรวจสอบขาของ unit ว่ามีคุณภาพตามต้องการหรือไม่ เช่น ขาเอียงหรือเปล่า

18. Pack

ทำการบรรจุงานใส่กล่อง

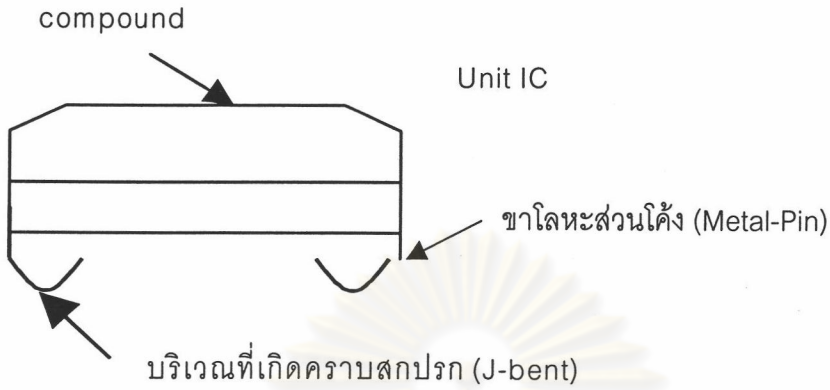
19. Quality Control Pack Test

ทำการตรวจสอบการ pack และรายละเอียดทั่วไปของ paper review

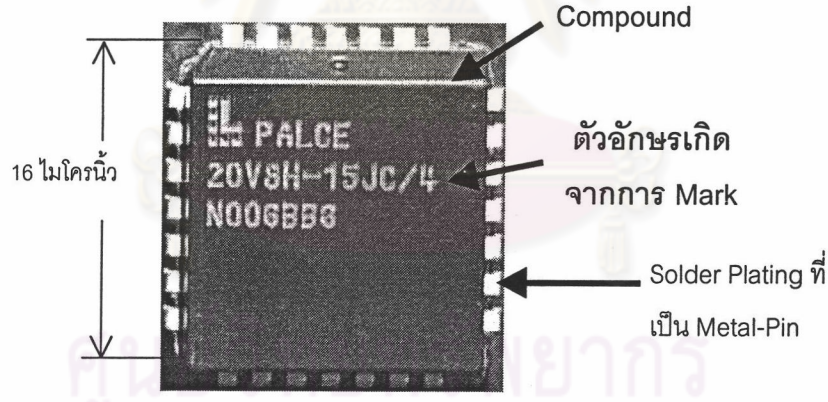
20. Shipping

งานสำเร็จรูปรอส่งให้ลูกค้า

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย



ก. แสดงส่วนประกอบของพลาสติกผสม(Compound) และขาโลหะ



ข. แสดงบริเวณพลาสติกผสม (Compound)

รูปที่ 3.1 ภาพแสดงส่วนประกอบของผลิตภัณฑ์ PLCC

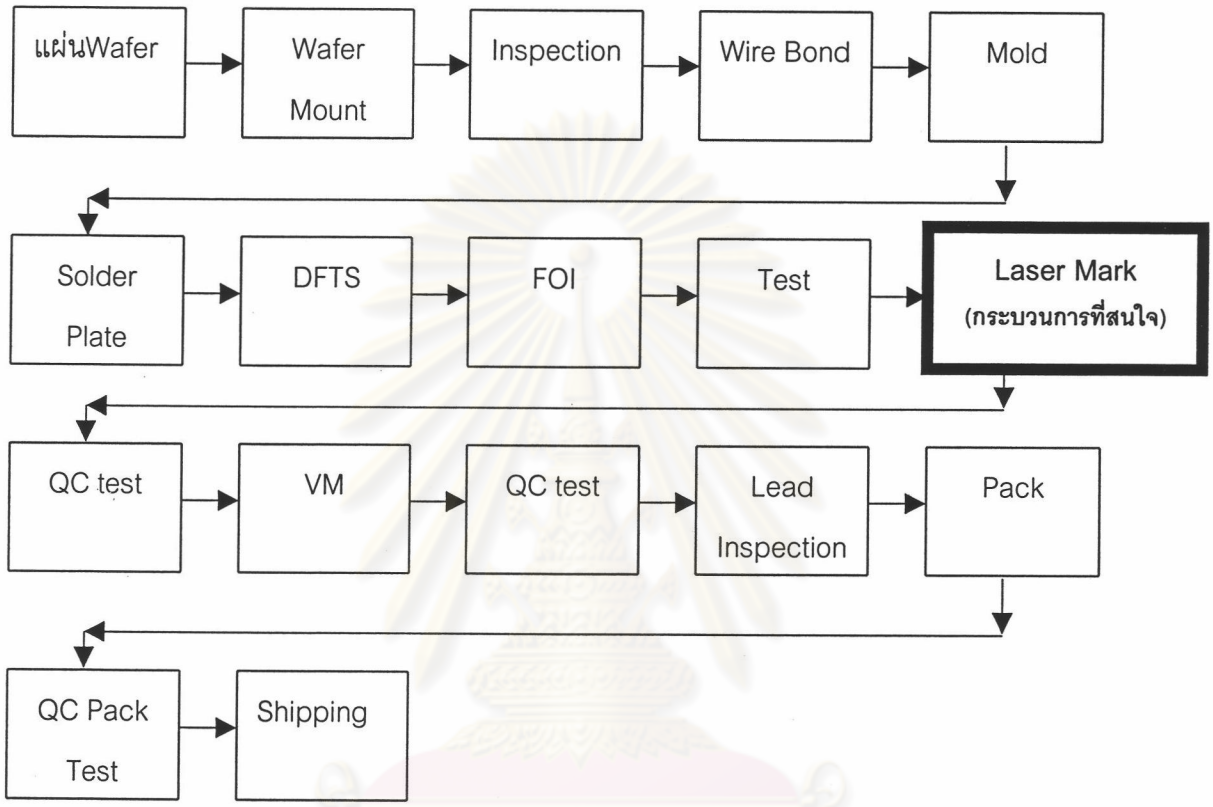
ตารางที่ 3.1 แสดงส่วนประกอบของ พลาสติกผสม (Raw Materials in Molding Compound)

Raw Material	Examples	% Weight
Epoxy Resin	Cresol Novolac , Bi-Phenyl	5 – 10
Hardener	Phenol Novolac , Elastic Hardener	6-10
Filler	Silica SiO2 , Alumina Nitrida AIN	60-90
Flame Retardant	Brominated Epoxy , Sb2O3	<10
Catalyst	Amine, Phospherous	<1
Coupling Agent	Epoxy Silane, Amino Silane	<1
Releasing Agent	Natural Wax, Synthetic Wax	<1
Others	Colorant, Low Stress Additive	<1

ตารางที่ 3.2 แสดงส่วนประกอบของ Solder Plating (Raw Materials in (Sn 85 / Pb15)

Raw Material	%
Tin	85 +/- 0.5 %
Aluminum	< 0.005 %
Antimony	< 0.03 %
Arsenic	< 0.03 %
Bismuth	< 0.25 %
Cadmium	< 0.001 %
Copper	< 0.08 %
Iron	< 0.02 %
Silver	< 0.015 %
Zinc	< 0.005 %
Nickel	< 0.02 %
Gold	< 0.02 %
Phosphorus	< 0.01 %
Sulphur	< 0.001 %
Lead	Balance (14%)

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย



รูปที่ 3.2 กระบวนการผลิตอย่างคร่าวๆ

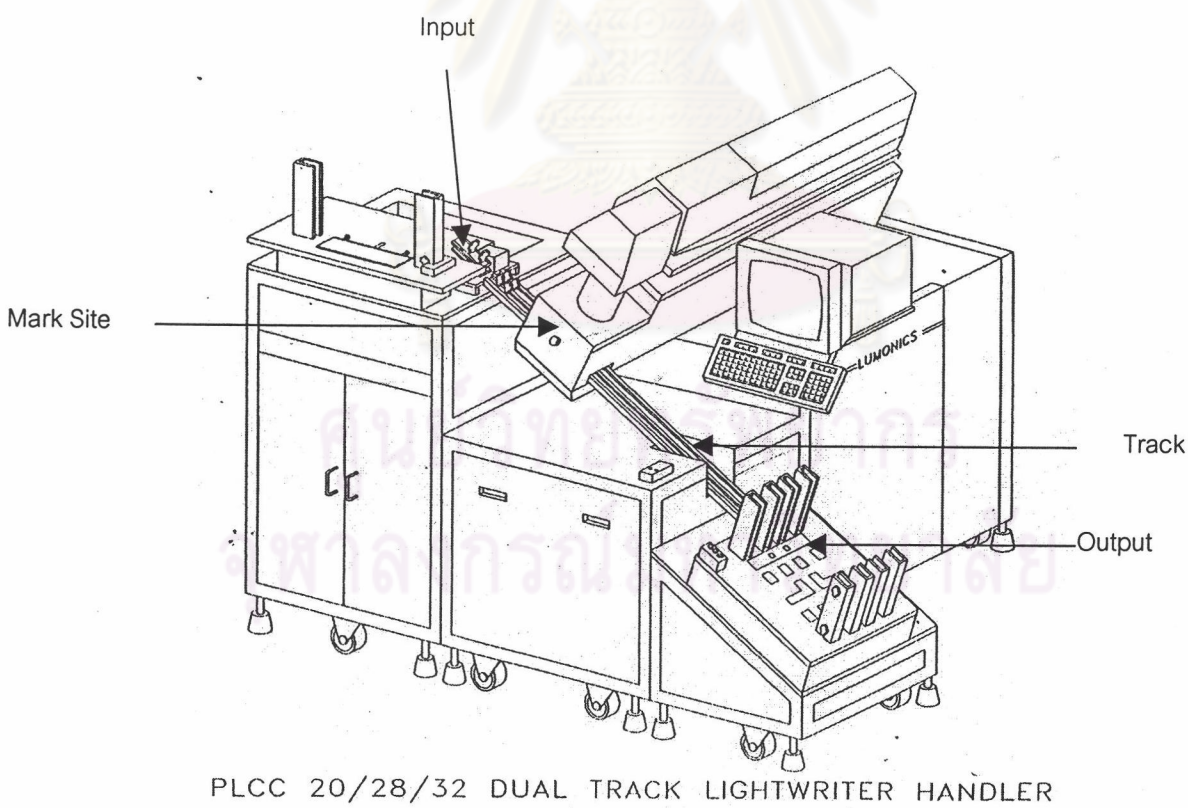
ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

3.1.5 กระบวนการทำงานของเครื่อง Laser Mark

สำหรับหลักการทำงานคร่าวๆของเครื่อง Laser Mark มีขั้นตอนดังนี้

1. พนักงานทำการ Load unit ที่เรียงอยู่ใน Tube เข้าทาง Input ของเครื่อง Laser Mark
2. Unit แต่ละตัวจะไหลไปตาม Mark track โดย Mark track จะทำมุมเอียงลงจาก Input ไปยัง Output ของเครื่อง Laser Mark
3. เมื่อ Unit ไหลมาถึงบริเวณ Mark site ซึ่งภายในจะมีตัว Clamp , Stop (ระบบ pneumatic) ทำหน้าที่หยุดและจับ unit ให้ได้ตำแหน่งเพื่อรอการ mark
4. หลังจากได้ตำแหน่งแล้ว Laser Head จะทำการยิง Laser beam ลงมาที่ผิวด้านบนโดยจะทำการ burn ผิวหน้าของ compound ให้เป็นตัวอักษรตามที่ต้องการ
5. เมื่อ Unit ผ่านการ mark ก็จะถูกปล่อยออกไปทาง Output ลงสู่ Tube หรือ container ต่อไป

หมายเหตุ : ภายใน Mark site จะมีลมเป่าจากNozzleและลมดูดจากExhaust เพื่อทำความสะอาดฝุ่นที่เกิดจากการ mark



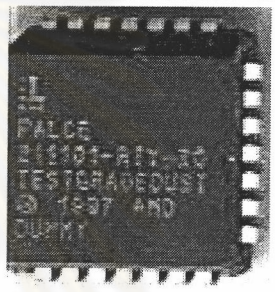
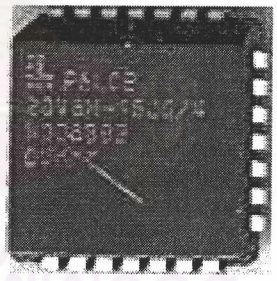
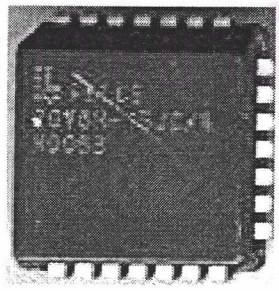
รูปที่ 3.3 แสดงส่วนประกอบเครื่อง Laser Marking

T 005446038

3.1.6 ตัวอย่างรูปแบบผลิตภัณฑ์

ในโรงงานตัวอย่างมีรูปแบบผลิตภัณฑ์มากมาย ซึ่งรูปแบบผลิตภัณฑ์ที่ศึกษา คือ ผลิตภัณฑ์ PLCC มี 28 ขา หรือ PL 28 มีรูปแบบและจำนวนตัวอักษรและสัญลักษณ์ที่ Markมีความแตกต่างกัน ดังตัวอย่างรูปแบบตัวอักษรและสัญลักษณ์ที่ Mark ดังตารางที่ 3.3

ตารางที่ 3.3 แสดงตัวอย่างรูปแบบตัวอักษรและสัญลักษณ์ที่ Mark

รูปแบบตัวอักษรและสัญลักษณ์ที่ Mark	ตัวอักษรและสัญลักษณ์ที่ Mark	ภาพแสดงตัวอย่าง
แบบ A	PALCE 211101-RTY-IO TESTGRADEDUST Ⓜ 1997 AMD DUMMY	
แบบ B	PALCE 20V8H-15JC/4 NOO6BBB DUMMY	
แบบ C	PALCE 20V8H-15JC/4 NOO6B	

3.1.7 ค่าพารามิเตอร์เครื่อง Laser Mark

ในการศึกษา ได้ทำการศึกษารูปแบบผลิตภัณฑ์ PL 28 และ PL 20 และในรูปแบบผลิตภัณฑ์ทั้งสอง มีค่าพารามิเตอร์ของเครื่อง Laser Mark ตาราง 3.4 และ 3.5

ค่าพารามิเตอร์ของเครื่อง Laser Mark เป็นค่าที่กำหนดในส่วนของโปรแกรมควบคุมเครื่อง ซึ่งควบคุมด้วย วิศวกร

ตารางที่ 3.4 ค่า GENERAL PARAMETERS

Product	PL28		PL20	
Parameter Group	1	2	1	2
Font	LTS26_B2 1	3-4PT	LTS26_B2 1	2PTNEW2
Mark Speed	16500	12000	16500	12000
Rep. Rate	13000	9500	13000	10000
CO2 Duty Cycle	0	0	0	0
Text Rotation	1	1	1	1
Orientation	N	N	N	N
X Position	-961	-895	-877	-817
Y Position	1210	1210	1116	1116
Char. Width	45	14.5	45	11
Char. Sep.	0	12	0	10.8
Line Sep.	0	18	0	15
S&R Lot Size	1	1	1	1
S&R Rows	1	1	1	1
S&R Columns	1	1	1	1
S&R Row Sp.	0	0	0	0
S&R Column Sp.	0	0	0	0

ตารางที่ 3.5 ค่า GENRAL NUMERIC VARIABLES

Product	PL28	PL20
Power Check Star Time	7	7
Power Check Total Time	10	10
Lower Job Power Limit	54.5	54.5
Upper Job Power Limit	70.3	70.3
Auto Power Check Count	500	500
Job Laser Power Current	35.1	35.1
Idle to Full Power Time	200	200
Full Power to Idle Time	30000	30000
Power Monitor X-Position	1900	1900
Power Monitor Y-Position	1900	1900
Shutter Open Time Delay	5	5
Shutter Closer Timeout	6000	6000
First Segment Start Time	1500	1500
Running Start Time	50	50
Bracing Factor	0	0
Shorten Linked Segment	1	1
Shorten Linked Arc	2	2
X Segment Lag	43	43
Y Segment Lag	43	43
X Radial Phase	42	42
Y Radial Phase	42	42
X Radial Amplitude	1150	1250
Y Radial Amplitude	1150	1250
Galvo Update Rate	8500	8500
Laser Spot Diameter	3	3
Number of Passes	1	1
Lot Count	0	0
Lot Maximum	6000	6000
Batch Size	2	2
Batch Number of Rows	2	2
Batch Number of Columns	1	1
Batch Row Spacing	-1383	-1283
Batch Column Spacing	0	0

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

3.2 การศึกษาสภาพปัญหาปัจจุบัน

จากการศึกษาถึงปัญหาที่ลูกค้าร้องเรียนมาเป็นผลิตภัณฑ์ประเภท Plastic Leaded Chip Carrier (PLCC)มี 28Lead พบคราบสกปรกที่เกิดบริเวณส่วนโค้งของขา (J-bent) ดังรูปที่ 3.4, 3.5, 3.6 และ 3.7

จากการพิจารณากระบวนการทั้งหมด ได้พิจารณากระบวนการผลิตที่มีการสัมผัสกับ ส่วน J-bent ซึ่งพบ 2 กระบวนการ คือ Deform Trim and Form Process (DFTS) และ กระบวนการ Laser Marking จึงทำการตรวจสอบเบื้องต้นพบว่า ไม่พบคราบสกปรกหลังจากกระบวนการ Deform Trim and Form Process (DFTS) แต่หลังจากผ่านกระบวนการ Laser Marking โดยเครื่อง Laser Marking รุ่น Lamonics พบว่า พบคราบสกปรกเกิดขึ้น และนำงานที่ลูกค้าส่งกลับคืน มาเปรียบเทียบกันกับที่ชิ้นงานที่เกิดคราบสกปรกหลังการผ่านกระบวนการ Laser Mark พบว่าลักษณะคล้ายกันมาก ดังรูปที่ 3.6 และ 3.7

สรุปเบื้องต้นได้ว่า การเกิดคราบสกปรกนั้นเกิดมาจากกระบวนการ Laser Marking และทำการเก็บผลเบื้องต้นการเกิดคราบสกปรกของหลากหลายรูปแบบผลิตภัณฑ์ โดยฝ่าย Quality control (QC) หลังจากกระบวนการ Laser Marking ประมาณ 18 วัน ได้ผลดังตารางที่ 3.6

จากตารางจะได้ ระดับการเกิดคราบสกปรกในกระบวนการคือ

- ไม่พบระดับคราบสกปรก(CL)มีค่าเฉลี่ยคือ 882,176 ppm หรือ 88.22%มีค่า Standard Deviation(SD) คือ 79,313
- พบคราบสกปรกมีขนาด 1 / 3 ต่อพื้นที่บริเวณ J – bent (A)มีค่าเฉลี่ยคือ46,095 ppm หรือ 4.71%ค่า SD คือ 28,905
- พบคราบสกปรกมีขนาด 2 / 3 ต่อพื้นที่บริเวณ J – bent (B)มีค่าเฉลี่ยคือ 39,254 ppm หรือ 3.93%ค่า SDคือ 31,771
- พบคราบสกปรกมีขนาด 3 / 3 ต่อพื้นที่บริเวณ J – bent (C)มีค่าเฉลี่ยคือ 32,475 ppm หรือ 3.25%ค่า SDคือ 27,555

โรงงานตัวอย่างได้กำหนดหลักในการพิจารณาคราบสกปรกเป็น 4 ระดับคือ CL, A, B และ C โดยรายละเอียดอยู่ในตารางที่ 3.7

และหากพบระดับคราบสกปรกเป็น C ทางโรงงานจะต้อง reject ชิ้นงานนั้น ฉะนั้นจำนวนการ reject ชิ้นงานที่พบเนื่องมาจากการเกิดคราบสกปรกอยู่ที่ 32,475 ppm หรือ 3.25%

โดยข้อมูลที่ทำการเก็บได้แบ่งระดับของคราบสกปรกที่เกิดขึ้น ดังตารางที่ 3.7

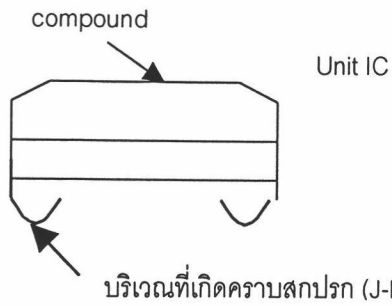
และวิธีการตรวจจะทำการตรวจทุกขา IC ภายใต้กล้องส่องขยายกำลัง 40 x หากพบระดับคราบสกปรกที่ร้ายแรงที่สุด มากกว่าหรือเท่ากับ 1 ขา ก็ให้ Unit นั้นเป็นระดับคราบสกปรกนั้น และทางโรงงานได้มีการกำหนดวิธีปฏิบัติเมื่อพบคราบสกปรกนั้น ดังตารางที่ 3.7

ซึ่งจะเห็นได้ว่าในการแก้ปัญหาเบื้องต้นทำให้เสียเวลา และเสียค่าใช้จ่ายเป็นอย่างมากจึงต้องทำการหาปัจจัยที่มีอิทธิพลต่อ การเกิดคราบสกปรกที่เกิดบริเวณส่วนโค้งของขา IC (J-bent) และเงื่อนไขที่เหมาะสม เพื่อลดปริมาณคราบสกปรกที่เกิดขึ้น

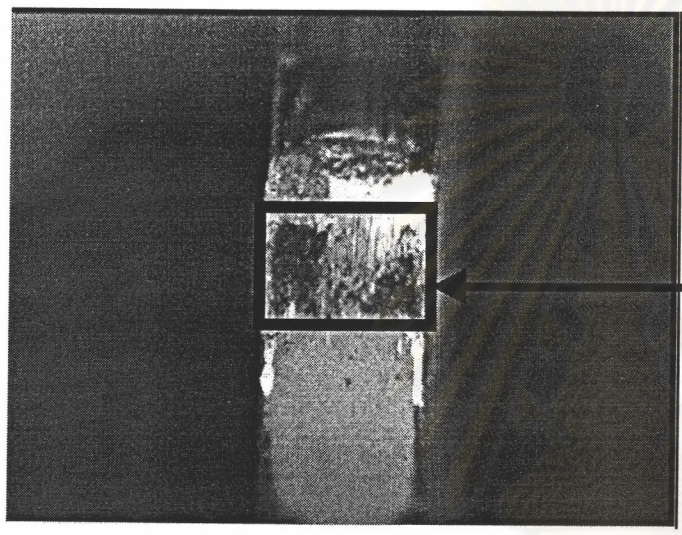
และจากการพิจารณาเครื่อง Laser Mark และกระบวนการทำงานของเครื่อง Laser Mark ได้ข้อสังเกตดังนี้

1. พบฝุ่นบริเวณ Mark site มีลักษณะเป็น เม็ดเล็กๆ เหมือนผง มีสีค่อนข้างเหลืองอมเขียว โดยฝุ่นเหล่านี้เกิดจากการที่ Laser Mark ยิงบน Compound เกิดการเซาะเนื้อของ Compound ออกเป็นผง
2. หลังจากที่ Unit ผ่านกระบวนการ Laser Mark คือ ขา Unit บริเวณ J-bent สัมผัสกับรางที่ฝุ่นแล้ว ทำให้ Unit ที่ออกมาจากกระบวนการ Laser Mark เกิดคราบสกปรก
3. ถึงแม้ว่าจะมีการทำความสะอาดขณะ Mark คือมีลมเป่าฝุ่น (nozzle) ทุกๆ 500 Units และลมดูดฝุ่น (exhaust) ตลอดเวลาก็ยังพบฝุ่นบริเวณ Mark site อยู่ ดังรูปที่ 3.10
4. บริเวณ Track พบว่ามีรอยบริเวณรางซึ่งเป็นรอยของขา IC เกิดจากแรงกดที่เกิดจากการ Clamp งานและ Mark งาน ดังรูปที่ 3.11
5. คราบมีการยึดเกาะ ไม่สามารถใช้ลมเป่าเพียงอย่างเดียว เพื่อทำให้หลุดออกได้

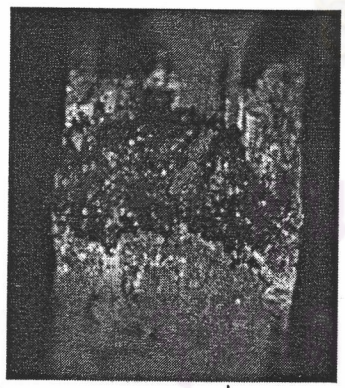
จากการวิเคราะห์เบื้องต้นจะได้ว่า คราบสกปรกเกิดที่ บริเวณ J-bent ของขา IC มีการสัมผัสกับราง ซึ่งมีผงฝุ่นที่ตกค้างอยู่ และมีแรงกระทำอันเนื่องจากตัวจับชิ้นงานและการไถลของงาน ทำให้เกิดการฝังตัวของผงฝุ่นจึงทำให้เกิดคราบ



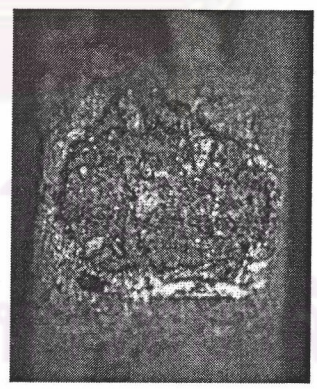
รูปที่ 3.4 จุดที่พบคราบสกปรก



รูปที่ 3.5 แสดงพื้นที่ J - bent



รูปที่ 3.6 คราบสกปรกที่พบบริเวณส่วนโค้งของขา(J-bent) หลังจากผ่านกระบวนการ Laser Mark ของโรงงาน

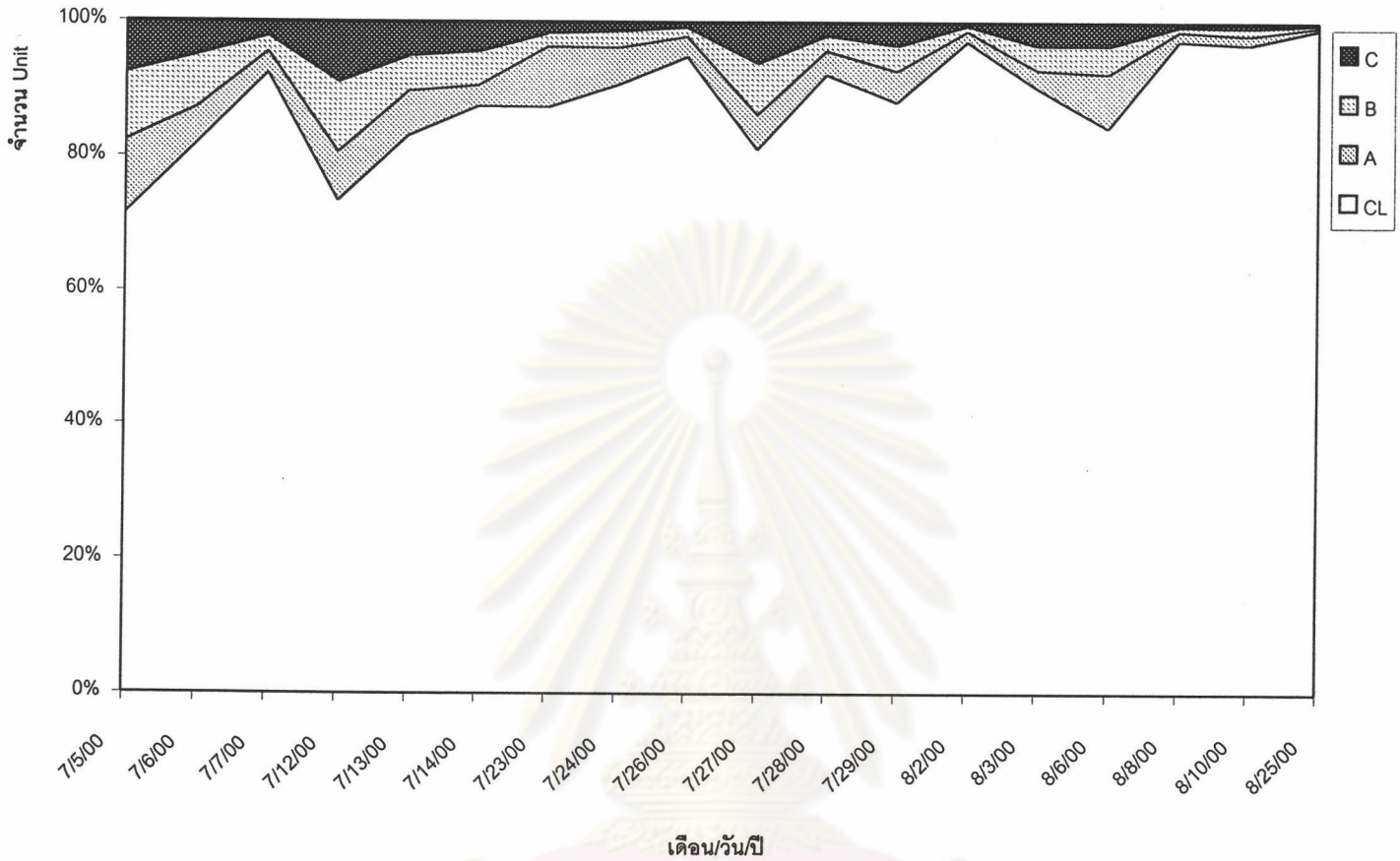


รูปที่ 3.7 คราบสกปรกที่พบบริเวณส่วนโค้งของขา(J-bent) จากชิ้นงานที่ลูกค้าส่งคืน

ตารางที่ 3.6 แสดงบันทึกผลการเกิดคราบสกปรก ของผลิตภัณฑ์หลากหลายรูปแบบใน 18วัน ตั้งแต่ประมาณวันที่ 5ก.ค. 43 –25ส.ค.43

เดือน / วัน / ปี ที่ทำการเก็บข้อมูล	ปริมาณ Unitทั้งหมด ที่ทำการตรวจ (units)	จำนวน Unit ที่พบในแต่ละระดับความสกปรก											
		ของดี (Conformance)									ของเสีย (Reject)		
		CL			A			B			C		
		units	ppm	%	units	ppm	%	units	ppm	%	units	ppm	%
7/5/00	6452	4618	715747	71.58	694	107564	10.76	650	100744	10.07	490	75946	7.6
7/6/00	1566	1282	818646	81.87	85	54278	5.43	120	76628	7.66	79	50447	5.04
7/7/00	2161	1996	923646	92.37	67	31004	3.1	50	23137	2.31	48	22212	2.22
7/12/00	2384	1748	733221	73.32	172	72148	7.21	250	104866	10.49	214	89765	8.97
7/13/00	1987	1649	829894	82.99	133	66935	6.69	103	51837	5.18	102	51334	5.13
7/14/00	4820	4214	874274	87.43	148	30705	3.07	244	50622	5.06	214	44398	4.44
7/23/00	5143	4489	872837	87.28	464	90220	9.02	98	19055	1.91	92	17888	1.79
7/24/00	1331	1206	906086	90.61	74	55597	5.56	32	24042	2.40	19	14275	1.43
7/26/00	2464	2337	948458	94.85	75	30438	3.04	31	12581	1.26	21	8522.7	0.85
7/27/00	3552	2877	809966	81.00	185	52083	5.21	271	76295	7.63	219	61655	6.16
7/28/00	4030	3715	921836	92.18	145	35980	3.6	88	21836	2.18	82	20347	2.03
7/29/00	4656	4101	880799	88.08	218	46821	4.68	174	37371	3.74	163	35009	3.5
8/2/00	1912	1857	971234	97.12	30	15690	1.57	15	7845.2	0.78	10	5230.1	0.52
8/3/00	11087	10002	902138	90.21	296	26698	2.67	405	36529	3.65	384	34635	3.47
8/6/00	5878	4950	842123	84.21	478	81320	8.13	244	41511	4.15	206	35046	3.5
8/8/00	5715	5557	972353	97.24	82	14348	1.43	40	6999.1	0.70	36	6299.2	0.63
8/10/00	1869	1807	966827	96.68	26	13911	1.39	20	10701	1.07	16	8560.7	0.86
8/25/00	5036	4981	989079	98.91	20	3971.4	0.4	20	3971.4	0.40	15	2978.6	0.3
Max	11087	10002	989079	98.91	694	107564	4.61	650	104866	10.49	551	98613	7.73
Min	1331	1206	715747	71.58	20	3971.4	0.4	15	3971.4	0.40	10	1985.7	0.2
Mean	**4002.39**	**3521.4**	**882176**	**88.22**	**188.44**	**46095**	**4.71**	**158.61**	**39254**	**3.93**	**133.89**	**32475**	**3.25**
SD	2434.36	2171.8	79313	7.93	184.25	28905	2.89	166	31771	3.18	137.28	27555	2.76

หมายเหตุ : SD หมายถึง Standard Deviation



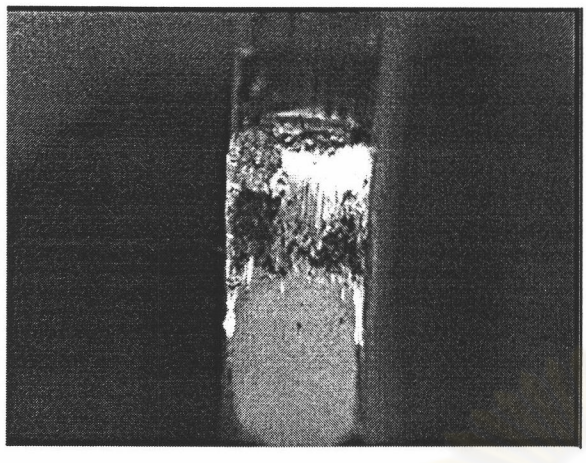
รูปที่ 3.8 กราฟแสดงปริมาณต่างๆของระดับสกปรกที่พบที่ขา IC

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

ตารางที่ 3.7 แสดงสัญลักษณ์ที่ใช้แทนระดับคราบสกปรกและวิธีปฏิบัติเมื่อพบคราบสกปรก

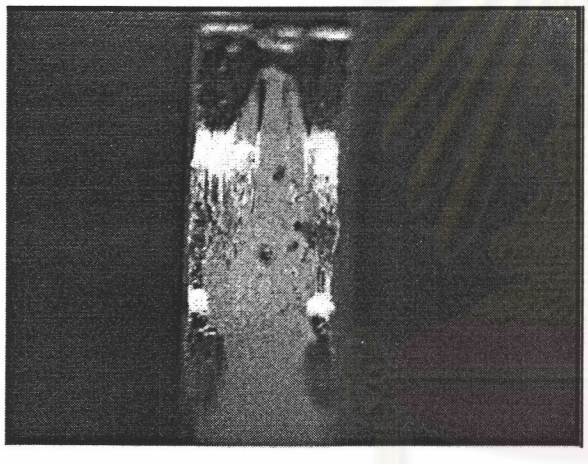
สัญลักษณ์ บอกระดับคราบ	ผลของ Unit	ระดับค่าของคราบเมื่อนำไปหากราฟ	ส่องผ่านกล้องจุลทรรศน์กำลังขยาย 40 x และพื้นที่คราบสกปรกมีขนาดตามที่พบ	แสดงวิธีปฏิบัติเมื่อพบคราบสกปรกที่ระดับต่างๆ
CL	Good	0	ไม่พบคราบสกปรก	ดำเนินงานตามปกติ
A	Good	1	พบคราบสกปรกมีขนาด 1 / 6 ต่อพื้นที่บริเวณ J – bent	ฝ่าย QC ทำการReworkชิ้นงานโดยใช้แปรงปัด
		2	พบคราบสกปรกมีขนาด 2 / 6 ต่อพื้นที่บริเวณ J – bent	ฝ่าย QC ทำการReworkชิ้นงานโดยใช้แปรงปัด
B	Good	3	พบคราบสกปรกมีขนาด 3 / 6 ต่อพื้นที่บริเวณ J – bent	ฝ่าย QC ทำการแยกงานออกจาก LOT Rework ชิ้นงานและ Clean เครื่อง Mark
		4	พบคราบสกปรกมีขนาด 4 / 6 ต่อพื้นที่บริเวณ J – bent	ฝ่าย QC ทำการแยกงานออกจาก LOT Rework ชิ้นงานและ Clean เครื่อง Mark
C	Reject	5	พบคราบสกปรกมีขนาด 5 / 6 ต่อพื้นที่บริเวณ J – bent	ฝ่าย QC ทำการแยกงานออกจาก LOT , VM ทำการดู 100% ใต้กล้องและ Technician ทำการ Clean เครื่อง TEST และ Mark หรือทำการ Hold lot และ reject ชิ้นงานที่พบคราบสกปรก
		6	พบคราบสกปรกมีขนาด 6 / 6 ต่อพื้นที่บริเวณ J – bent	ฝ่าย QC ทำการแยกงานออกจาก LOT , VM ทำการดู 100% ใต้กล้องและ Technician ทำการ Clean เครื่อง TEST และ Mark หรือทำการ Hold lot และ reject ชิ้นงานที่พบคราบสกปรก

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

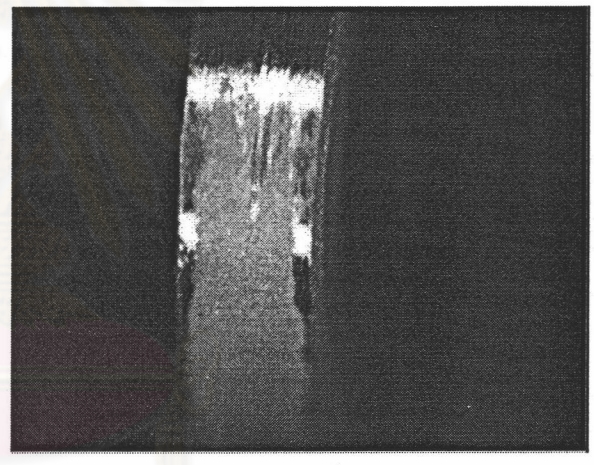


ก

ข



ค



ง

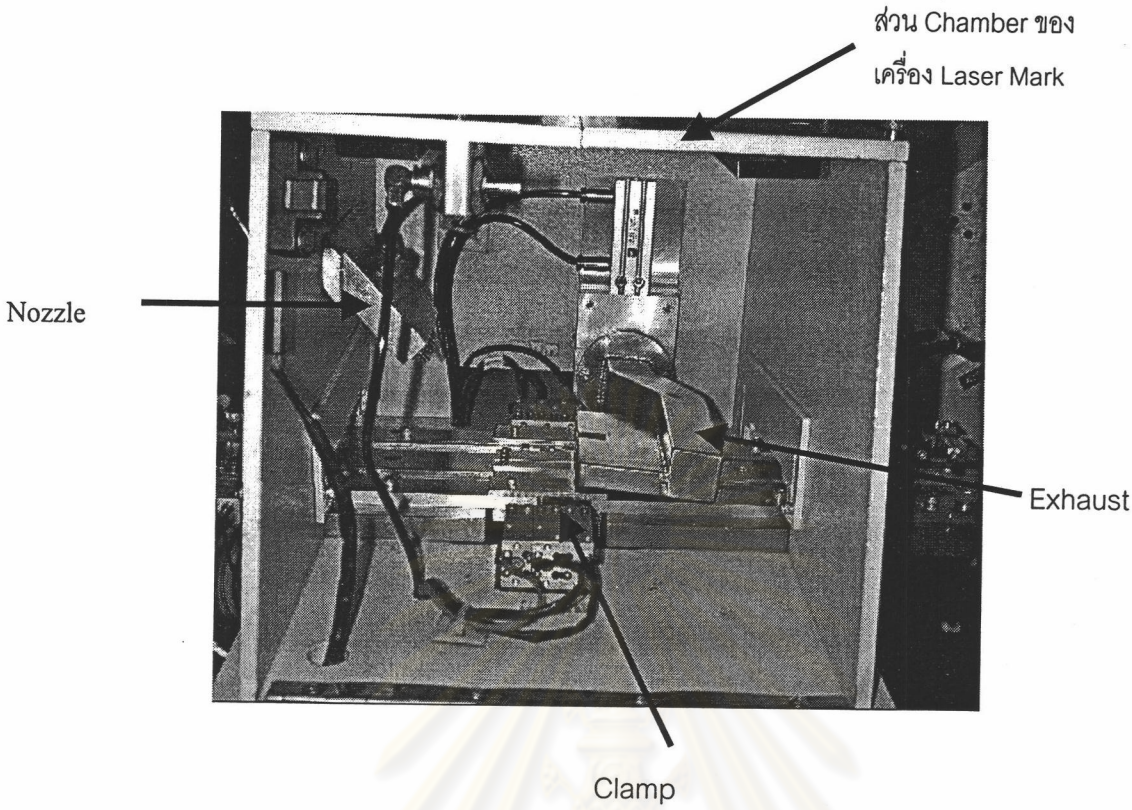
ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

รูปที่ 3.9 ก แสดงคราบสกปรกระดับ C

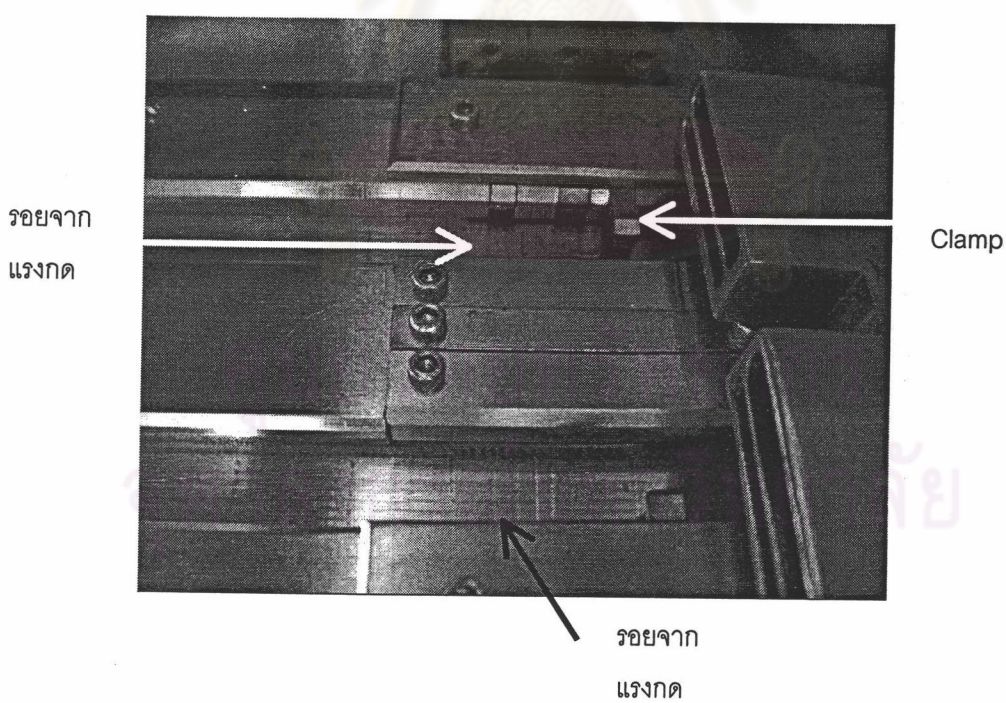
ข แสดงคราบสกปรกระดับ B

ค แสดงคราบสกปรกระดับ A

ง แสดงคราบสกปรกระดับ CL



รูปที่ 3.10 แสดงบริเวณ Mark Site



รูปที่ 3.11 แสดงบริเวณ Track และตัว Clamp