บทที่ 4
อุปกรณ์บริวาร

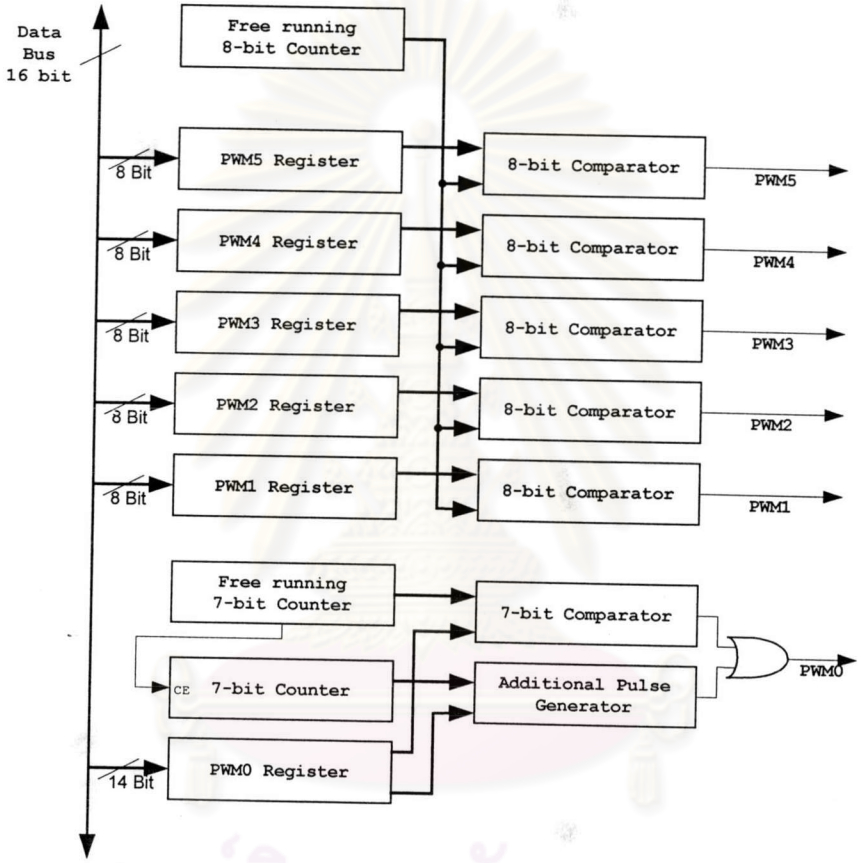
อุปกรณ์บริวารของ Q-Chip ในรูปที่ 3.1 ประกอบด้วย วงจรกำเนิดสัญญาณ มอดูเลตความกว้างพัลส์ วงจรตั้งเวลา-วงจรนับ วงจรพอร์ตอินพุต-เอาต์พุต วงจรแปลงสัญญาณแอนาลอกเป็นดิจิตัล และ วงจรเปรียบเทียบแรงดันแอนาลอก ซึ่งมีตำแหน่งที่ใช้อ้างถึงในตารางที่ 4.1

ตารางที่ 4.1 ตำแหน่งของอุปกรณ์บริวาร

ตำแหน่ง	ชื่อ	หน้าที่การทำงาน
0000H	PWM0	PWM ช่องสัญญาณ 0 (14 บิต)
0001H	PWM1	PWM ช่องสัญญาณ 1 (8 บิต)
0002H	PWM2	PWM ช่องสัญญาณ 2 (8 บิต)
0003H	PWM3	PWM ช่องสัญญาณ 3 (8 บิต)
0004H	PWM4	PWM ช่องสัญญาณ 4 (8 บิต)
0005H	PWM5	PWM ช่องสัญญาณ 5 (8 บิต)
0006H	-	สงวนไว้
0007H	-	สงวนไว้
0008H	HSSR	
0009H	-	สงวนไว้
000AH	-	สงวนไว้
000BH	PB_CT	ควบคุมการทำงานพอร์ต B
000CH	ACMP	ควบคุมวงจรเปรียบเทียบแรงดัน
000DH	ADC_CT	ควบคุมวงจรแปลงสัญญาณแอนาลอกเป็นสัญญาณดิจิตัล
000EH	-	สงวนไว้
000FH	-	สงวนไว้
0010H	ADC0	ข้อมูล ADC ช่องสัญญาณ 0
0011H	ADC1	ข้อมูล ADC ช่องสัญญาณ 1
0012H	ADC2	ข้อมูล ADC ช่องสัญญาณ 2
0013H	ADC3	ข้อมูล ADC ช่องสัญญาณ 3
0014H	PA_CT	ควบคุมการทำงานพอร์ต A
0015H	PA_WR	ข้อมูลขาออกพอร์ต A
0016H	PA_RD	ข้อมูลขาเข้าพอร์ต A
0017H	PB_WR	ข้อมูลขาออกพอร์ต B
0018H	TC0_CT	ควบคุมการทำงาน TC0
0019H	TC0_DT	ข้อมูลตัวนับ TC0
001AH	-	สงวนไว้
001BH	-	สงวนไว้
001CH	TC1_CT	ควบคุมการทำงาน TC1
001DH	TC1_DT	ข้อมูลตัวนับ TC1
001EH	TC1_OC	ข้อมูลเปรียบเทียบเอาต์พุตของ TC1
001FH	TC1_IC	ข้อมูลตรวจจับอินพุตของ TC1

4.1 วงจรกำเนิดสัญญาณมอดูเลตความกว้างพัลส์

วงจรกำเนิดสัญญาณมอดูเลตความกว้างพัลส์ ประกอบด้วยตัวกำเนิดสัญญาณมอดูเลตความกว้างพัลส์ความละเอียด 8 บิตจำนวน 5 ตัวคือ PWM1 – PWM5 และตัวกำเนิดสัญญาณมอดูเลตความกว้างพัลส์ความละเอียด 14 บิต ที่มีการกระจายพัลส์แบบพิเศษ จำนวน 1 ตัวคือ PWM0

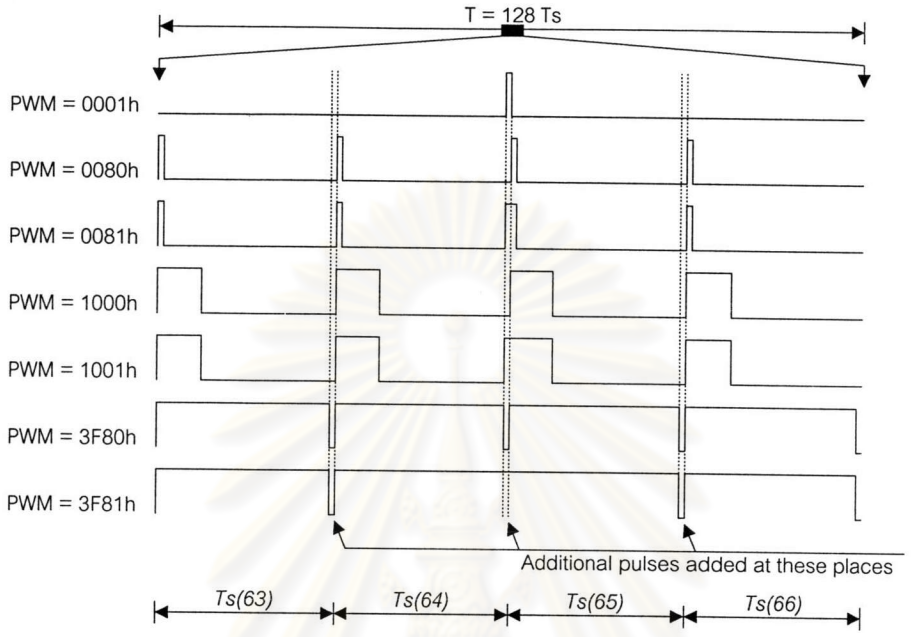


รูปที่ 4.1 วงจรกำเนิดสัญญาณมอดูเลตความกว้างพัลส์

หลักการสร้าง PWM1-PWM5 ใช้วงจรนับขึ้นขนาด 8 บิต นับด้วยสัญญาณนาฬิกาความถี่ 12 MHz เป็นตัวสร้างค่าที่ใช้เปรียบเทียบกับค่าในรีจิสเตอร์ PWM1-PWM5 ช่วงที่ค่าจากวงจรนับมีค่าน้อยกว่าค่าในรีจิสเตอร์ ผลลัพธ์จากวงจรเปรียบเทียบขนาด 8 บิต จะมีค่าเป็น '1'

ส่วน PWM0 ความละเอียด 14 บิต สร้างจากวงจรสองส่วน โดยแยกข้อมูลในรีจิสเตอร์ PWM0 ออกเป็น 7 บิตบน และ 7 บิตล่าง ข้อมูล 7 บิตบนถูกนำไปสร้างสัญญาณ PWM เช่นเดียว

กับ PWM1 – PWM 5 แต่มีเปรียบเทียบกับวงจรนับ 7 บิต ส่วนข้อมูลใน 7 บิตล่างใช้เป็นข้อมูลในการเพิ่มพัลส์พิเศษในช่วงท้ายคาบเรียกว่า Special Distributed Pulses Technique



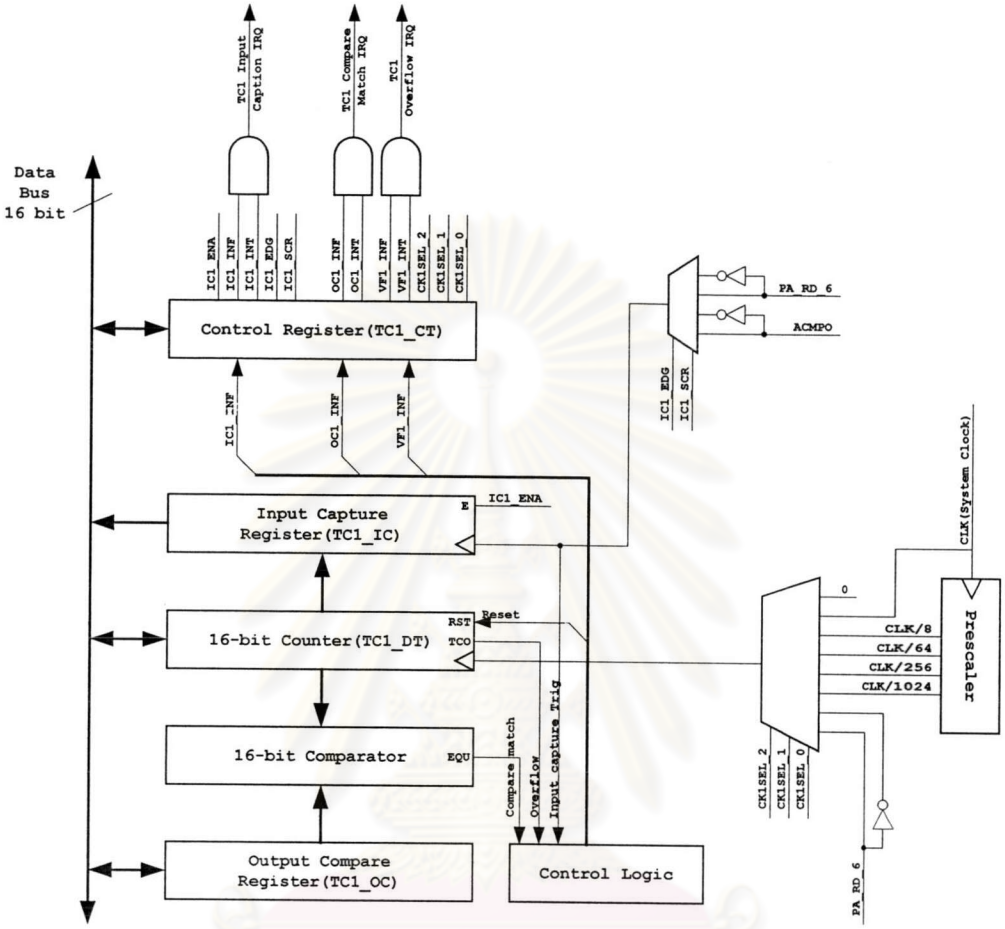
รูปที่ 4.2 การเติมพัลส์ในช่วงท้ายคาบของสัญญาณมอดูเลตความกว้างพัลส์ความละเอียด 14 บิต

ตารางที่ 4.2 ตำแหน่งคาบย่อย Ts ที่จะมีพัลส์เพิ่มเติม [14]

ตำแหน่ง "1"	ตำแหน่งคาบย่อย (T_S) ที่จะมีพัลส์เพิ่มเติม
บิตที่ 0	64
บิตที่ 1	32, 96
บิตที่ 2	16, 48 , 80, 112
บิตที่ 3	8, 24, 40, 56, 72, 88, 104, 120
บิตที่ 4	4, 12, 20, 28, ..., 100, 108, 116, 124
บิตที่ 5	2, 6, 10, 14, 18, 22, ..., 106, 110, 114, 118, 122, 126
บิตที่ 6	1, 3, 5, 7, 9, 11, 13, ...,117, 119, 121, 123, 125, 127

การใช้วิธี Special Distributed Pulses Technique[14] นี้ ทำให้ต้องฟิลเตอร์สัญญาณพัลส์ที่มีคาบสั้นกว่าปกติถึง 128 เท่า ซึ่งช่วยให้สัญญาณที่ผ่านฟิลเตอร์นั้น มีความแม่นยำใกล้เคียงความละเอียด 14 บิต มากกว่ากรณีที่มอดูเลตด้วยวิธีปกติซึ่งสัญญาณจะมีความถี่ต่ำมาก

4.2 วงจรนับและวงจรตั้งเวลา



รูปที่ 4.3วงจรตั้งเวลา-วงจรนับ (ชุดที่ 1)

วงจรตั้งเวลา-วงจรนับ ขนาด 16 บิต มีจำนวน 2 ชุดทำงานอิสระต่อกัน มีโครงสร้างแบบเดียวกัน ประกอบด้วยรีจิสเตอร์ควบคุม (TC1_CT) สำหรับเก็บค่าข้อมูลที่ระบุโหมดการทำงานของวงจร รีจิสเตอร์ตัวนับ (TC1_DT) เป็นวงจรนับขนาด 16 บิต ที่นับโดยสัญญาณนาฬิกาภายในที่ผ่านการทำ Pre-scale มาก่อน หรือเลือกจากสัญญาณภายนอกหรือผลลัพธ์จากวงจรเปรียบเทียบแรงดัน โดยสามารถเลือกขอบของสัญญาณที่ใช้ในการนับได้ หน่วยประมวลผลกลางสามารถอ่านค่าในรีจิสเตอร์ TC1_DT ได้ และสามารถรีเซตค่าโดยการเขียนข้อมูลใด ๆ ลงในรีจิสเตอร์ TC1_DT เมื่อรีจิสเตอร์ตัวนับ TC1_DT นับเกินช่วงเกิดโอเวอร์โฟวล์ จะทำให้บิต VF1_INF ถูกเซตเป็น '1' และถ้าบิต VF1_INT มีค่าเป็น '1' อยู่ด้วย วงจรตั้งเวลา-วงจรนับ ทำการร้องขอขัดจังหวะ

I20468982

ส่วนรีจิสเตอร์ TC1_OC เป็นรีจิสเตอร์ขนาด 16 บิต ใช้เพื่อกำหนดค่าเปรียบเทียบกับค่าในรีจิสเตอร์ตัวนับ TC1_DT เมื่อค่าในรีจิสเตอร์ตัวนับมีค่าเท่าค่าในรีจิสเตอร์ TC1_OC แล้วจะทำให้บิต OC1_INF ถูกเซตเป็น '1' และสามารถร้องขอขัดจังหวะได้ถ้าบิต OC1_INT มีค่าเป็น '1'

รีจิสเตอร์ TC1_IC ทำหน้าที่เป็นรีจิสเตอร์ตรวจจับอินพุต (Input capture) เมื่อเกิดขอบของสัญญาณตามที่ระบุไว้ในรีจิสเตอร์ควบคุม TC1_CT ค่าในรีจิสเตอร์ตัวนับ TC1_DT จะถูกโหลดเข้าไว้ใน TC1_IC และบิต IC1_INF ถูกเซตเป็น '1' และสามารถร้องขอขัดจังหวะได้ถ้าบิต IC1_INT มีค่าเป็น '1'

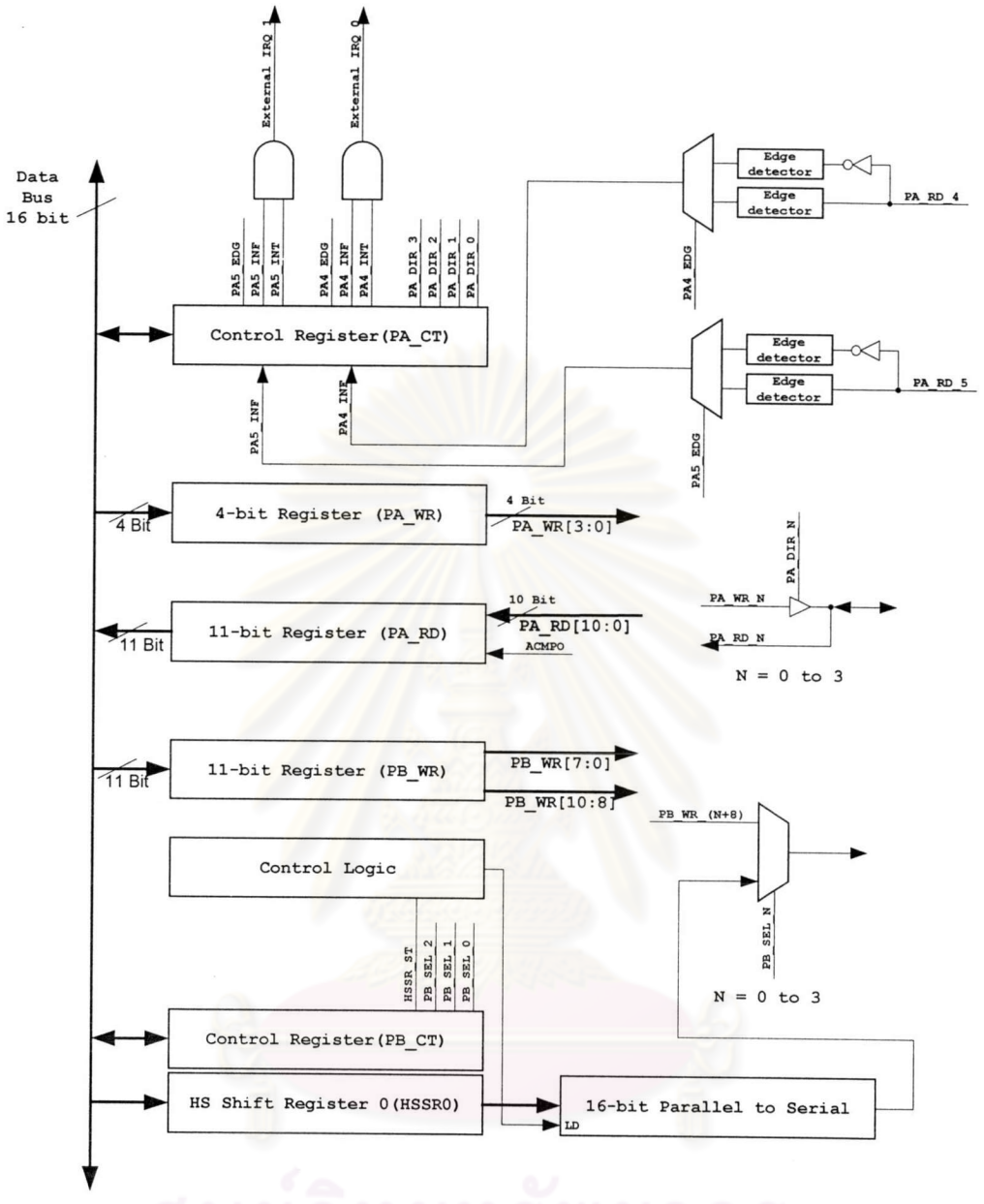
4.3 วงจรพอร์ตอินพุตเอาต์พุต

วงจรพอร์ตแบ่งออกเป็นสองพอร์ต คือ PORT A เป็นพอร์ตอินพุต และ PORT B เป็นพอร์ตเอาต์พุต

PORT A เป็นพอร์ตขนาด 10 บิต โดย 4 บิตล่าง (PA3-PA0) เป็นพอร์ตสองทิศทาง สามารถส่งข้อมูลออกโดยการเขียนลงรีจิสเตอร์ PA_WR ขนาด 4 บิต ส่วนการนำข้อมูลเข้าทางพอร์ตโดยการอ่านค่าผ่านรีจิสเตอร์ PA_RD ขนาด 11 บิต ซึ่งได้ข้อมูล 10 บิตจาก PORT A และข้อมูลอีก 1 บิตจากผลลัพธ์ของวงจรเปรียบแรงดัน การควบคุม PORT A ด้วยการเขียนค่าลงรีจิสเตอร์ควบคุม PA_CT ซึ่งควบคุมทิศทางของ 4 บิตล่างของ PORT A ด้วยบิต PA_DIR3-PA_DIR0 และควบคุมการร้องขอขัดจังหวะ ซึ่งสามารถกำหนดให้ PA4 และ PA5 ร้องขอขัดจังหวะได้ เมื่อเกิดขอบขาขึ้นหรือขอบขาลงของสัญญาณที่ต่อเข้ากับ PA4 และ PA5 เช่น ต้องการให้ PA4 ร้องขอขัดจังหวะเมื่อเกิดขอบขาลงของสัญญาณ ต้องเซตบิต PA4_INT เป็น '1' และ PA4_EDG เป็น '0' และเมื่อเกิดขอบขาลง บิต PA4_INF จะเซตเป็น '1' โดยอัตโนมัติ สัญญาณ IRQ0 จะตื่นตัวทำการร้องขอขัดจังหวะ

ส่วน PORT B เป็นพอร์ตเอาต์พุตขนาด 11 บิต การส่งข้อมูลออกทางพอร์ตทำโดยเขียนข้อมูลลงในรีจิสเตอร์ PB_WR แต่ 3 บิตบนของ PORT B คือ PB10-PB8 สามารถเลือกค่าที่ส่งออกได้โดยเลือกจากรีจิสเตอร์ PB_WR หรือจากวงจรเลื่อนบิตข้อมูล โดยค่าในรีจิสเตอร์ควบคุม PB_CT เป็นตัวเลือก

สัญญาณขาออกของวงจรเลื่อนข้อมูล ที่ส่งออกทาง 3 บิตบนของ PORT B นั้นเป็นข้อมูลแบบอนุกรมที่ได้จากข้อมูลในรีจิสเตอร์ HSSR ข้อมูลดังกล่าวถูกเลื่อนออกด้วยสัญญาณนาฬิกาความถี่ 12 MHz ซึ่งนำไปประยุกต์สำหรับการแสดงผลหน้าจอ (หัวข้อ 5.2.4)



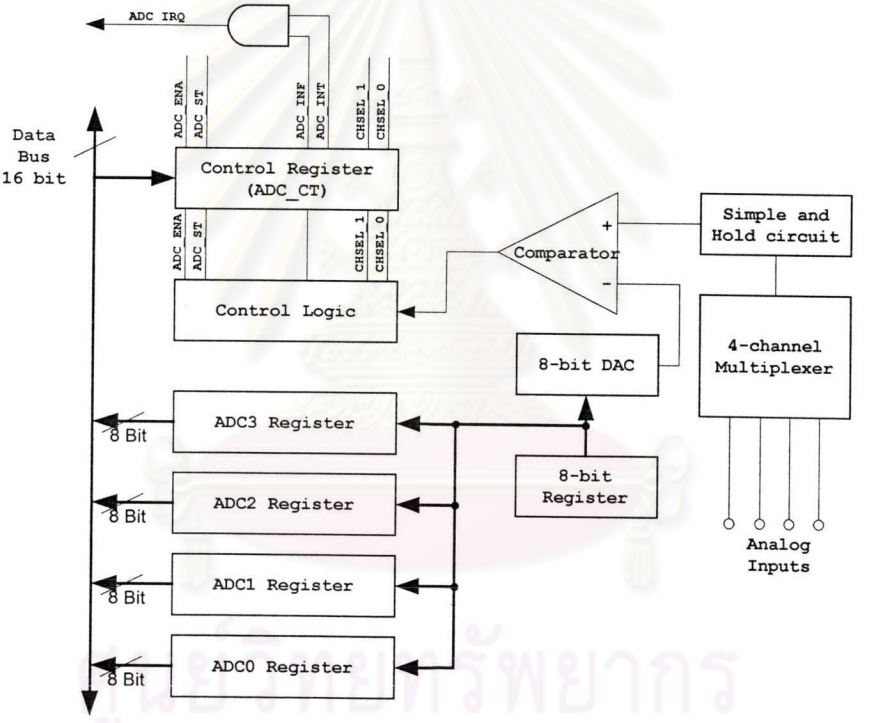
รูปที่ 4.4 วงจรพอร์ตอินพุต – เอาต์พุต

4.4 วงจรแปลงสัญญาณเชิงแอนาลอกเป็นดิจิตัล

วงจรแปลงสัญญาณเชิงแอนาลอกเป็นดิจิตัล ขนาด 8 บิต จำนวน 4 ช่องสัญญาณ เป็นตัวแปลงแบบ Successive Approximation สัญญาณแอนาลอกถูกเลือกผ่าน Multiplexer เข้าสู่วงจรสุ่มและคงค่า (Sample and Hold circuit) ในช่วงการแปลงสัญญาณ แรงดันจากวงจรคงค่าถูกเปรียบเทียบกับแรงดันจากวงจรแปลงสัญญาณดิจิตัลเป็นแอนาลอกขนาด 8 บิต (8-bit DAC) ผลลัพธ์จากวงจรเปรียบเทียบแรงดันส่งให้วงจรควบคุม และเป็นผลลัพธ์ของการแปลงสัญญาณ ใน

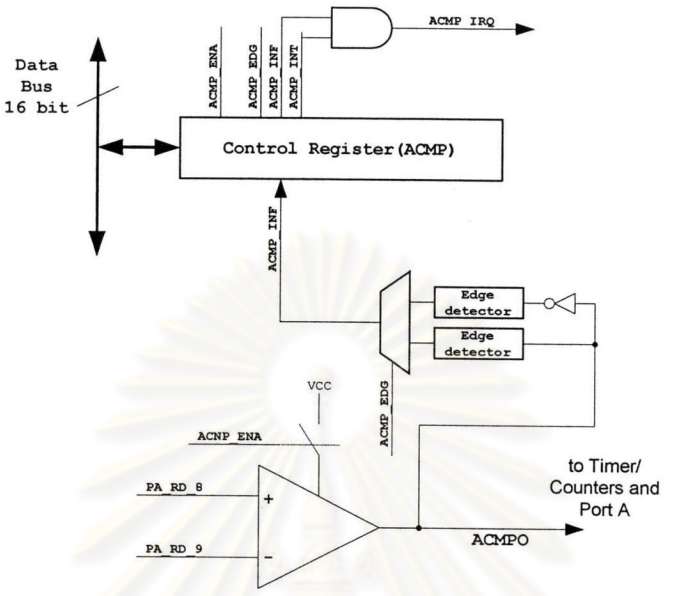
การแปลง 1 ช่องสัญญาณแอนาลอกใช้เวลา 11 รอบสัญญาณนาฬิกาของสัญญาณนาฬิกาความถี่ 500 kHz ค่าผลลัพธ์ของการแปลงถูกเก็บไว้ในรีจิสเตอร์ ADC3 – ACD0 ขึ้นอยู่กับช่องสัญญาณแอนาลอกที่ถูกเลือกเข้ามา ข้อมูลที่ใช้เลือกช่องสัญญาณคือบิต CHSEL_1 และ CHSEL_0 ในรีจิสเตอร์ควบคุม ADC_CT

เมื่อทำการแปลงสัญญาณเสร็จ บิต ADC_INF จะถูกเซตเป็น '1' โดยอัตโนมัติ และสามารถร้องขอขัดจังหวะได้ถ้าบิต ADC_INT มีค่าเป็น '1' และวงแปลงสัญญาณแอนาลอกเป็น ดิจิตัลจะหยุดทำงาน จนกว่ามีการสั่งเริ่มทำงานใหม่อีกครั้งโดยการเซตบิต ADC_ST ให้เป็น '1' อีกครั้ง ส่วนบิต ADC_ENA ถ้ามีค่าเป็น '0' เป็นการตัดกระแสไบอัสในส่วนวงจรแอนาลอก เพื่อเป็นการประหยัดพลังงานในกรณีที่ไม่ได้ใช้งานวงจรแปลงสัญญาณแอนาลอกเป็นดจิตัล



รูปที่ 4.5 วงจรแปลงสัญญาณแอนาลอกเป็นดิจิตัล

4.5 วงจรเปรียบเทียบแรงดัน



รูปที่ 4.6 วงจรเปรียบเทียบแรงดันแอนาลอก

วงจรเปรียบเทียบแรงดันทำหน้าเปรียบเทียบแรงดันแอนาลอกที่รับจากภายนอกชิป โดยสัญญาณที่นำมาเปรียบเทียบต่อผ่านขาของ PORT A บิต 9 และ บิต 8 ส่วนผลลัพธ์ของการเปรียบเทียบสามารถอ่านได้จากบิตสูงสุดของรีจิสเตอร์ PA_RD ของ PORT A

การควบคุมวงจรเปรียบเทียบแรงดัน ใช้ค่าในรีจิสเตอร์ควบคุม ACMP โดยมีบิต ACMP_ENA ใช้ควบคุมการไบอัสวงจร ส่วนบิตที่เหลือใช้ควบคุมการร้องขอขัดจังหวะการทำงาน บิต ACMP_EDG ใช้เลือกขอบของสัญญาณขาออกของวงจรเปรียบเทียบ และ บิต ACMP_INF ถูกเซตเป็น '1' เมื่อเกิดขอบของสัญญาณที่เลือกไว้ และ ร้องขอขัดจังหวะได้เมื่อค่าของบิต ACMP_INT มีค่าเป็น '1' เช่นเดียวกับการร้องขอขัดจังหวะของอุปกรณ์บริวารอื่น ๆ

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย