พลสมุทรกลาง สถาบันวิทยบริการ จุฬาลงกรณ์มหาวิทยาลัย

บทที่ 2

ลักษณะสมบัติ และโมเดลของวงจรตรรกะ

ในการวิเคราะห์การทำงานของวงจรตรรกะนั้น เราจะต้องเข้าใจถึงลักษณะสมบัติและการทำงานของวงจรตรรกะที่จะทำการวิเคราะห์ ในบทนี้เราจึงกล่าวถึงลักษณะสมบัติและการทำงานของวงจรตรรกะ รวมทั้งปัญหาต่าง ๆ ที่เกิดขึ้นในการทำงานของวงจรตรรกะ เพื่อเป็นพื้นฐานสำหรับการพัฒนาวิธีวิเคราะห์การทำงานของวงจรตรรกะซึ่งจะกล่าวถึงในบทต่อไป

วงจรตรรกะเป็นวงจรอิเล็กทรอนิกส์เชิงเลข (digital electronic circuit) ซึ่งมีการทำงานที่ขึ้นกับระดับแรงดัน 2 ช่วง จึงต่างกับวงจรเชิงอุปมาน (analog circuit) ซึ่งทำงานกับสัญญาณที่มีการเปลี่ยนแปลงอย่างต่อเนื่อง เรามักใช้สัญลักษณ์ 0 และ 1 หรือ H และ L ในการแทนช่วงระดับแรงดันที่ใช้กับวงจรตรรกะ และถือว่าวงจรตรรกะ มีสัญญาณเข้าในรูปของค่าทางตรรกะเหล่านี้และมีสัญญาณออก ซึ่งเป็นฟังก์ชั่นของสัญญาณเข้าในรูปของค่าทางตรรกะเหล่านี้ด้วย

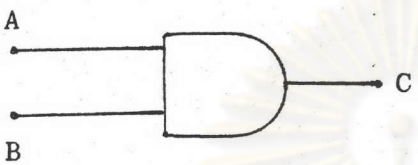
วงจรตรรกะแบ่งออกเป็น 2 ชนิด คือ วงจรแบบจัดหมู่ (combinational) และวงจรแบบลำดับ (sequential)

2.1 วงจรตรรกะแบบจัดหมู่

วงจรตรรกะแบบจัดหมู่ (Combinational Circuit) คือ วงจรตรรกะซึ่งสัญญาณออกของวงจรจะขึ้นกับสัญญาณหรือค่าตรรกะที่เข้าสู่วงจรแต่เพียงอย่างเดียว ซึ่งตารางที่แสดงค่าของสัญญาณออกที่ขึ้นกับสัญญาณเข้าทุกค่านั้นเรียกว่า ตารางค่าความจริง (truth table)

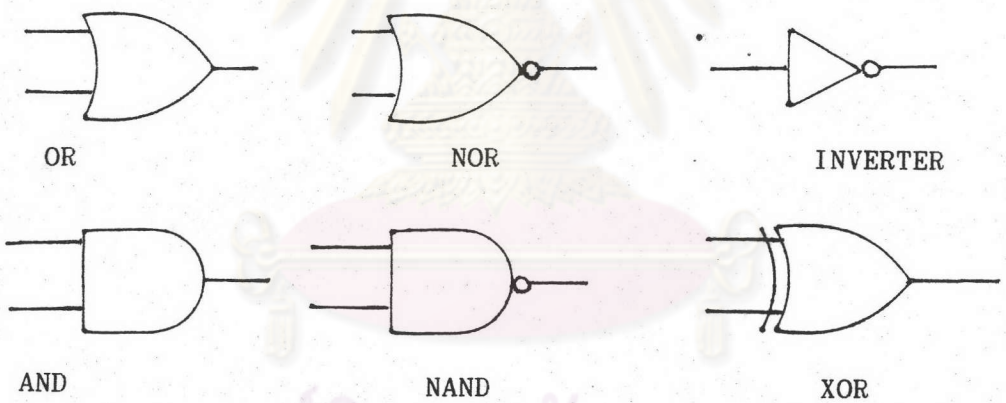
วงจรตรรกะแบบจัดหมู่นั้น อุปกรณ์ซึ่งเป็นพื้นฐานที่สุดเรียกว่า เกต (gate) ดังในรูปที่ 2.1 ซึ่งแสดงถึงเกต AND พร้อมทั้งตารางค่าความจริงจะเห็นได้ว่าเราสามารถที่จะทราบค่าสัญญาณตรรกะทางด้านออกของเกตได้ทันที เมื่อทราบค่าตรรกะทางด้านเข้าโดยการพิจารณา

จากตารางค่าความจริงของเกตนั้น วงจรตรรกะแบบจัดหมู่ยังประกอบด้วยเกตพื้นฐานอีกหลายชนิด ดังรูปที่ 2.2



A	B	C
0	0	0
0	1	0
1	0	0
1	1	1

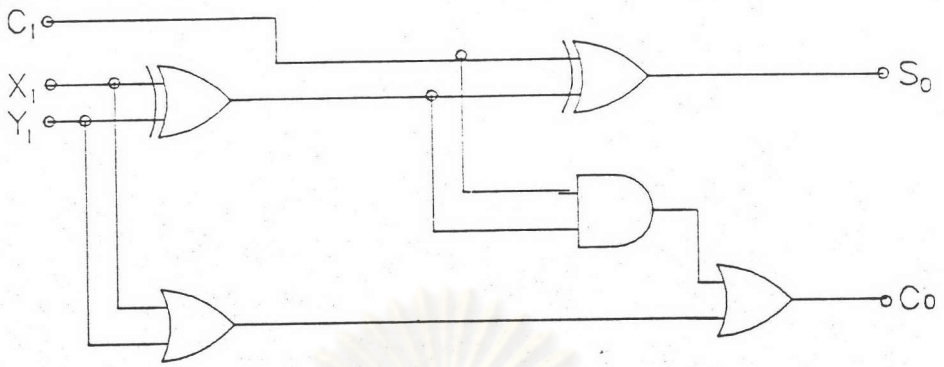
รูปที่ 2.1 สัญลักษณ์และตารางค่าความจริงของเกต AND



รูปที่ 2.2 เกตพื้นฐานในวงจรตรรกะ

ในการออกแบบวงจรตรรกะแบบจัดหมู่นั้นทำโดยการเชื่อมต่อสัญญาณระหว่างเกตจำนวนหลายตัวเข้าด้วยกันเป็นระบบ โดยมีเงื่อนไขที่ว่าในวงจรต้องไม่มีการป้อนกลับใด ๆ ทั้งสิ้น ในรูป 2.3 เป็นตัวอย่างของวงจรตรรกะแบบจัดหมู่ และตารางค่าความจริงของวงจรดังกล่าว

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

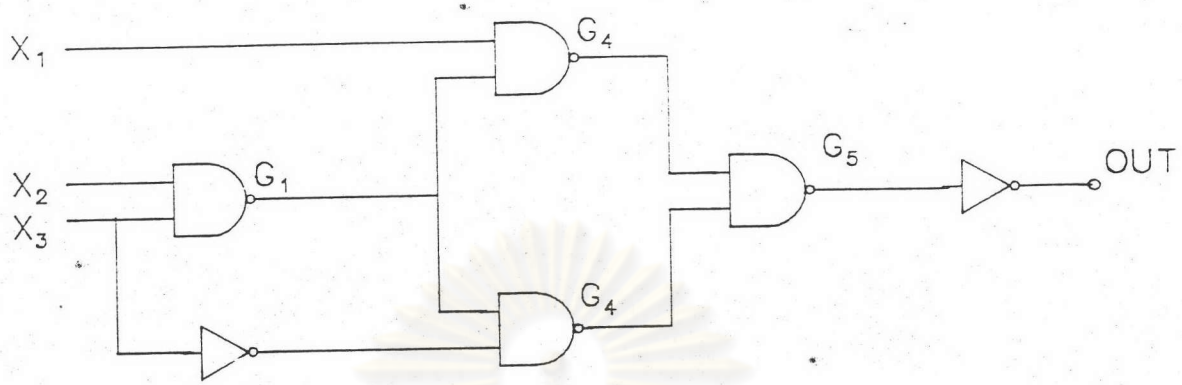


X_I	Y_I	C_I	C_o	S_o
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

รูปที่ 2.3 ตัวอย่างของวงจรตรรกะ แบบจัดหมู่

ปัญหาที่เกิดขึ้นในวงจรตรรกะแบบจัดหมู่นั้น เกิดจากสัญญาณออกของเกตใดก็ตามอาจไปขับเกต มากกว่า 1 ตัวขึ้นไป ซึ่งกรณีนี้การเปลี่ยนแปลงที่เกตนั้นอาจจะมีการแผ่กระจายไปยังเกตตัวเดียวกัน ด้วยเวลาที่แตกต่างกัน ดังวงจรตัวอย่างในรูปที่ 2.4

จากรูปที่ 2.4 พบว่าการเปลี่ยนแปลงที่เกิดขึ้นที่ X_3 จะทำให้เกิดการเปลี่ยนแปลงที่ G_4 แต่เนื่องจากเส้นทางหนึ่งนั้นผ่านมาทาง G_1 ส่วนอีกเส้นทางผ่านมาจาก G_2 ในกรณีที่ค่าเวลาประวิง (time delay) ของเกต G_1 และ G_2 มีค่าไม่เท่ากัน อาจทำให้มีการเกิดสัญญาณยอดแหลม (spike) ขึ้นทางด้านออกของ G_4 อันจะมีผลต่อการทำงานของวงจร เหตุการณ์ในลักษณะนี้เรียกว่า Reconvergent fan out [7]



รูปที่ 2.4 แสดง reconvergent fan-out

2.2 วงจรตรรกะแบบลำดับ

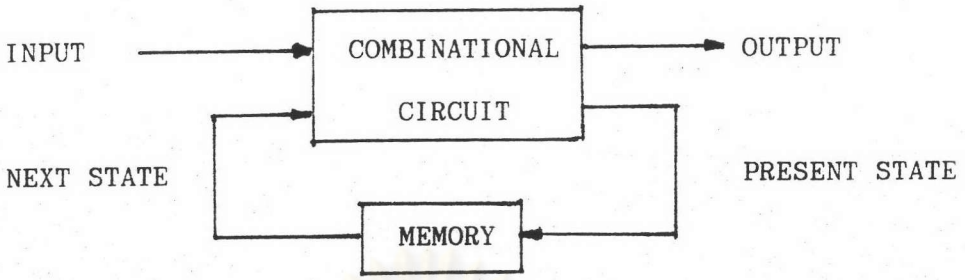
วงจรตรรกะแบบลำดับนั้นการทำงาน นอกจากจะขึ้นกับสัญญาณทางด้านเข้าแล้วยังขึ้นกับสถานะ (state) ของวงจรในขณะนั้นด้วย สถานะนี้จะเป็นข้อมูลซึ่งเกตแบบลำดับทุกตัวเก็บไว้ภายในเกตเอง

ตารางค่าความจริงซึ่งเป็นสิ่งที่อธิบายการทำงานของเกตแบบจัดหมู่นั้น ไม่เพียงพอที่จะอธิบายการทำงานของวงจรตรรกะแบบลำดับได้เนื่องจากวงจรตรรกะแบบลำดับมี ลักษณะที่สำคัญ 2 ประการด้วยกัน [8]

1. มีหน่วยความจำซึ่งสามารถบันทึกข้อมูลเกี่ยวกับสถานะของระบบในช่วงเวลาที่ผ่านมา
2. มีการป้อนกลับของข้อมูลทางด้านออกไปเป็นตัวแปรขาเข้า

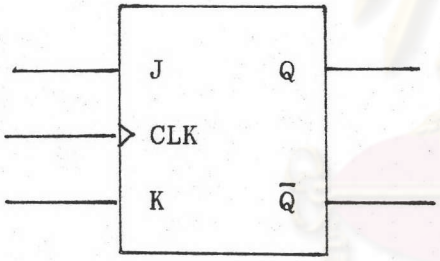
วงจรตรรกะแบบลำดับนั้นแบ่งออกเป็น 2 ชนิด คือ วงจรลำดับแบบอะซิงโครนัส และ วงจรลำดับแบบซิงโครนัส

วงจรลำดับแบบอะซิงโครนัสนั้น การป้อนกลับจะขึ้นกับค่าเวลาประวิงซึ่งการออกแบบทำได้ยาก วงจรตรรกะแบบลำดับซิงโครนัสนั้นการเปลี่ยนสถานะจะเข้าจังหวะกับสัญญาณหนึ่งซึ่งป้อนเข้าสู่ระบบโดยมีคาบเวลาคงที่เรียกว่าสัญญาณนาฬิกา (clock) ทำให้เราตั้งแบบจำลองได้ดังรูปที่ 2.5



รูปที่ 2.5 แบบจำลองของวงจรตรรกะแบบลำดับ

อุปกรณ์พื้นฐานในวงจรแบบลำดับ คือ ฟลิปฟลอบ ซึ่งทำหน้าที่เป็นหน่วยความจำขนาด 1 บิตให้กับวงจรตรรกะแบบลำดับ ตัวอย่าง JK ฟลิปฟลอบ ซึ่งเป็นอุปกรณ์หนึ่งในวงจรตรรกะแบบลำดับ จะเป็นดังรูปที่ 2.6



J_n	K_n	Q_{n+1}
0	0	Q_n
0	1	0
1	0	1
1	1	Q_n

ก) ตารางลักษณะ

Q_n	Q_{n+1}	J_n	K_n
0	0	0	X
0	1	1	X
1	0	X	1
1	1	X	0

ข) ตารางการกระตุ้น

รูปที่ 2.6 แสดง JK ฟลิปฟลอบ และตารางลักษณะกับตารางการกระตุ้น

จากอุปกรณ์พื้นฐานนี้สามารถสร้างวงจรลำดับที่มีความซับซ้อน เช่น วงจรนับ หรือวงจรเลื่อนทะเบียนได้

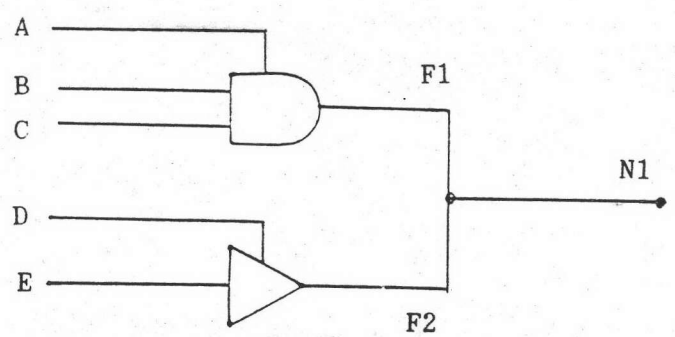
ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

2.3 จำนวนสถานะในวงจรตรรกะ

โดยปกติแล้ว อุปกรณ์ใดก็ตามในทางทฤษฎีแล้วจะมีเพียง 2 สถานะคือ 0 และ 1 และการทำงานจะเป็นไปตามทฤษฎีของพีชคณิตแบบบูลลีน (boolean algebra) สถานะทางตรรกะจะสามารถเทียบได้กับค่าของระดับสัญญาณในระบบ เช่น ในวงจรตรรกะแบบ TTL (Transistor - Transistor Logic) ค่าตรรกะ 0 คือค่าแรงดันไฟฟ้า 0-0.5 โวลต์ และค่าตรรกะ 1 เป็นแรงดันไฟฟ้าตั้งแต่ 2 โวลต์ถึง 5 โวลต์ แต่ในความเป็นจริงสถานะทางตรรกะ เพียง 2 สถานะ ไม่เพียงพอที่จะอธิบายการทำงานจริงของวงจรตรรกะได้ เช่น ในกรณีที่เริ่มการทำงาน (power on) ค่าตรรกะแต่ละจุดจะมีค่าไม่แน่นอน นอกจากนั้นวงจรซึ่งมีการออกแบบให้ต่อกันในลักษณะบัส ซึ่งจะพบมากในระบบไมโครโปรเซสเซอร์นั้น ทำให้มีสถานะทางตรรกะเพิ่มเติมขึ้นอีก คือ ภาวะที่ด้านออกของวงจรมีค่า impedance สูงมาก จนมีลักษณะเสมือนว่าถูกตัดออกจากวงจร ดังนั้นในการออกแบบและพัฒนาโปรแกรมวิเคราะห์การทำงานของวงจรตรรกะ จึงกำหนดให้มีสถานะทางตรรกะทั้งหมด 4 สถานะด้วยกันคือ HIGH ,LOW, HIGH IMPEDANCE และ UNKNOWN ซึ่งจะทำให้การจำลองการทำงานได้ผลตรงต่อความเป็นจริงมากยิ่งขึ้น

2.4 เกตแบบไตรสเตท (Tristate)

เกตไตรสเตท คือ เกตซึ่งค่าตรรกะทางด้านออกของมันสามารถที่จะมีค่าตรรกะ 1 หรือ 0 หรืออยู่ในภาวะ HIGH IMPEDANCE คือ ไม่มีการจ่ายหรือรับกระแสซึ่งทำให้เกิดภาวะเสมือนกับตัดตัวเองออกจากวงจรเนื่องจากทางด้านออกเกิดภาวะที่มีค่า impedance สูงมาก เกตประเภทนี้นั้นใช้เมื่อมีเอาท์พุตของเกตมากกว่า 1 ตัวขึ้นไปถูกนำมาต่อรวมกันที่จุดเดียวกัน เพื่อให้ขับสัญญาณไฟฟ้าที่จุดหนึ่งซึ่งเรียกจุดว่า บัส(bus) ตัวอย่างของวงจรลักษณะนี้แสดงไว้ในรูปที่ 2.7



รูปที่ 2.7 การนำเกตไตรสเตทมาต่อเป็นบัส

เมื่อมีสัญญาณที่สายควบคุม A มีค่าเป็น HIGH เกต AND จะมีการทำงานในลักษณะของเกตธรรมดา แต่เมื่อสัญญาณที่ A เป็น LOW F1 จะมีค่าเป็น HIGH IMPEDANCE ซึ่งทำให้ค่าตรรกะที่โนด N1 มีค่าตามตรรกะที่ F2 ด้วยหลักการดังกล่าวนี้ทำให้เกตมากกว่า 1 ตัว สามารถขับโนดเดียวกันได้โดยไม่เกิดปัญหาขึ้น ซึ่งการใช้งานจะพบมากในวงจรเช่น วงจรของระบบไมโครโปรเซสเซอร์ แต่อย่างไรก็ตามระบบนี้จะมีเงื่อนไขอยู่อย่างหนึ่งคือ ต้องไม่มีเกตไตรสเตททำงานที่บัสเกินกว่า 1 ตัวขึ้นไปในเวลาเดียวกัน เพราะจะทำให้เกิดความผิดพลาดขึ้นในวงจรได้ หากวงจรในรูปที่ 2.7 นั้น สัญญาณที่ A และ D เกิดเป็น 1 พร้อมกัน และพอดีกับที่สัญญาณด้านออกของ AND คือ F1 เป็น LOW F2 เป็น HIGH จะทำให้เกิดการลัดวงจรเสมือน (virtual short circuit) จากขั้ว Ground ไปยัง Vcc ซึ่งอาจทำให้เกตเกิดความเสียหายอย่างถาวร

โดยปกติแล้ว ในการออกแบบวงจรตรรกะเราจะไม่ยอมให้เกิดการทำงานของเกตไตรสเตท พร้อมกันขึ้น แต่การออกแบบที่ผิดพลาดหรือการประวิงเวลาของสัญญาณอาจทำให้เกิดสถานะการณ์ในลักษณะนี้ขึ้นมาได้ ซึ่งเรียกว่าการเกิด bus contention หรือ bus conflict ผลก็คือการทำงานของวงจรจะเกิดความผิดพลาดต่างจากโปรแกรมต้นแบบที่ทำการวิเคราะห์การทำงานของวงจรตรรกะจะมีการตรวจสอบการเกิดสภาวะผิดพลาดนี้และรายงานให้ทราบ รวมทั้งกำหนดสถานะที่โนดที่เกิดการผิดพลาดให้เป็น unknown ซึ่งการตรวจสอบสภาวะนี้จะกล่าวถึงในบทที่ 4

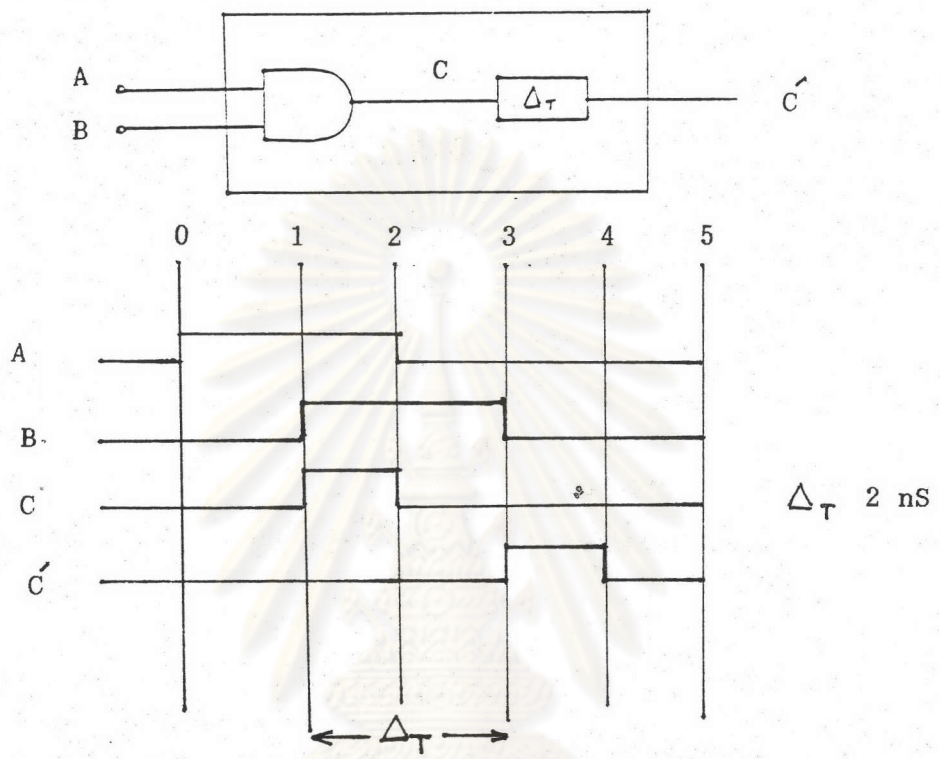
2.5 การประวิงเวลาในวงจรตรรกะ

ในการวิเคราะห์การทำงานของวงจรตรรกะนั้น คือ การหาค่าตรรกะของสัญญาณของแต่ละจุดในวงจรที่แต่ละเวลา ซึ่งการวิเคราะห์การทำงานจะให้ผลที่ถูกต้องได้นั้น จะต้องนำเอาค่าเวลาประวิง (time delay) เข้ามาพิจารณาด้วย ซึ่งค่าเวลาประวิงนี้จะมีผลอย่างมากต่อการทำงานของวงจรตรรกะ เราจะแบ่งประเภทของการประวิงเวลาในวงจรตรรกะได้ดังนี้

2.5.1 เวลาประวิงแผ่กระจายของเกต (propagation delay time, Δ_T)

สำหรับเกตทุกตัวนั้น การที่สัญญาณผ่านจากขั้วเข้า ไปยังขั้วออกได้นั้น กินเวลาสั้น ๆ ช่วงหนึ่ง เรียกว่าเวลาประวิงแผ่กระจาย (propagation delay time) และใช้สัญลักษณ์

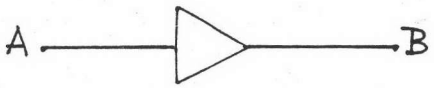
แทนว่า Δ_T ถ้าสัญญาณเข้ามีการเปลี่ยนแปลงที่เวลา t สัญญาณออกจะเกิดการเปลี่ยนแปลงที่เวลา $t + \Delta_T$ ดังแสดงในรูปที่ 2.8

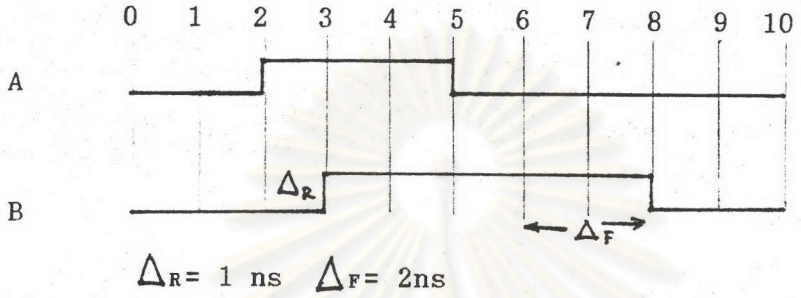


รูปที่ 2.8 แสดงการประวิงเวลาแผ่กระจายของเกต AND

2.5.2 <u>เวลาประวิงแบบขอบขึ้นและขอบลง</u>

ในเกตบางชนิดขณะที่มีการเปลี่ยนแปลงของค่าตรรกะทางด้านเข้านั้น การเปลี่ยนแปลงแบบขอบขึ้น (0--->1) กับการเปลี่ยนแปลงแบบขอบลง (1--->0) จะให้ค่าเวลาประวิงของสัญญาณออกไม่เท่ากัน เนื่องจากองค์ประกอบภายในของวงจรที่ทำงานต่างกัน ทำให้ค่าเวลาประวิงของเกตนั้นเป็น 2 ค่าคือ Δ_R สำหรับขอบขึ้น และ Δ_F สำหรับขอบลง โดยที่ $\Delta_R \neq \Delta_F$ ผลของเวลาประวิงนี้ทำให้พัลซ์ที่ผ่านเกตชนิดนั้นมีความกว้างเปลี่ยนไปจากเดิม ดังแสดงในรูปที่ 2.9



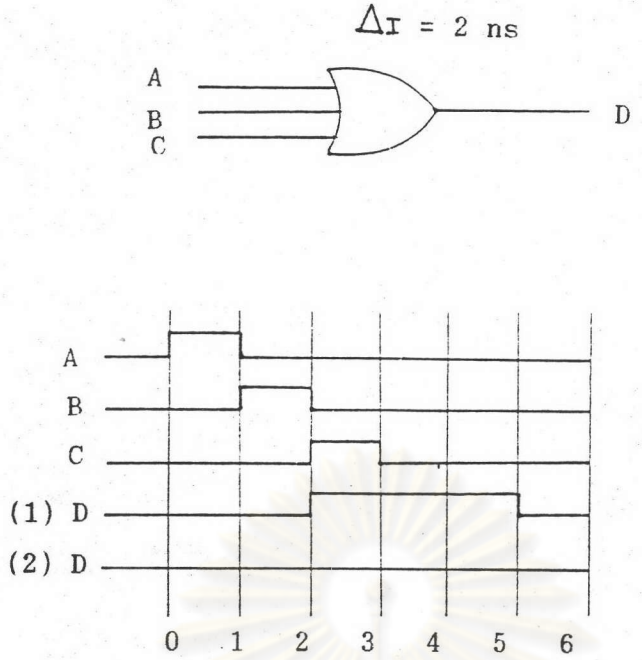


รูปที่ 2.9 แสดงการเปลี่ยนแปลงขนาดความกว้างของพัลซ์ เนื่องจากค่าเวลาประวิงแบบขอบขึ้น และขอบลงไม่เท่ากัน

2.5.3 เวลาประวิงแบบเฉื่อย (inertial delay, Δ_I)

ในการที่เกตจะเกิดการเปลี่ยนแปลงสถานะได้นั้น สัญญาณที่ขับจะต้องมีพลังงานมากเพียงพอ พลังงานนี้ขึ้นกับขนาด และช่วงเวลาของสัญญาณขับ สำหรับวงจรตรรกะนั้น ขนาดของสัญญาณจะมีค่าค่อนข้างคงที่อยู่แล้ว ดังนั้นพลังงานของสัญญาณเข้าจะขึ้นกับคาบเวลาของสัญญาณโดยประมาณ หากสัญญาณที่เข้ามาเป็นลักษณะพัลซ์แคบแล้ว พลังงานอาจจะไม่พอที่จะทำให้เกตเกิดการเปลี่ยนแปลงสถานะได้ คาบเวลาน้อยที่สุดซึ่งสัญญาณเข้าต้องมี เพื่อที่จะขับให้เกตเปลี่ยนแปลงสถานะได้นั้น เรียกว่า เวลาประวิงแบบเฉื่อย (initial delay) และแทนด้วยสัญลักษณ์Δ_I ในการพิจารณาถึงผลของΔ_I ที่มีต่อเกตนั้น ยังต้องคำนึงถึงสาเหตุของ Δ_I ด้วย ดังแสดงในรูปที่ 2.10

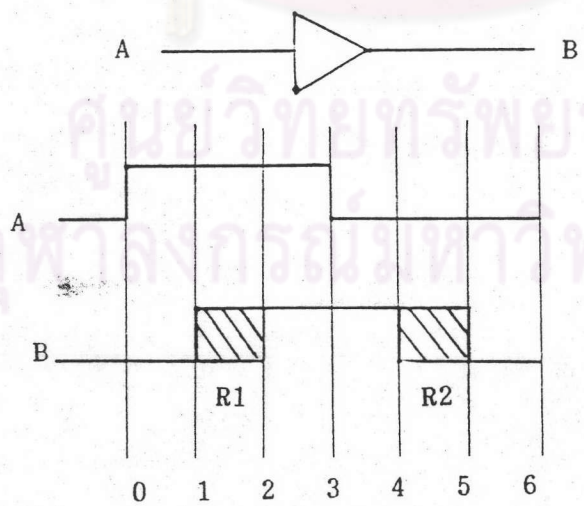
ในกรณีตัวอย่างนี้ซึ่งΔ_I มีค่าเท่ากับ 2 ns เราป้อนสัญญาณพัลซ์ซึ่งมีคาบเวลาเวลาเท่ากับ 1 สู่เกต หากวงจรที่ทำให้เกิดΔ_I อยู่ทางภาคออกของเกตแล้ว ในลักษณะนี้จะมีพลังงานพอเพียงที่จะทำการขับเกตให้เกิดการเปลี่ยนแปลงสถานะได้ D (1) หากแต่กรณีที่วงจรภายในเกตซึ่งทำให้เกิดΔ_I นั้นอยู่ทางภาคสัญญาณเข้าแล้ว เกตจะไม่มีการเปลี่ยนแปลงสถานะทางด้านออกแต่อย่างไร D(2)



รูปที่ 2.10 แสดงเวลาประวิงแบบเฉื่อย

2.5.4 <u>เวลาประวิงแบบไม่แน่นอน</u> (ambiguity delay, Δ_M และ Δ_m)

ในการผลิตเกตนั้นผู้ผลิตไม่สามารถหาค่าที่แน่นอนของเวลาประวิงได้ ดังนั้นการกำหนดค่าเวลาประวิงจึงต้องกำหนดออกมาเป็น 2 ค่าด้วยกัน คือ เวลาประวิงมากที่สุด (Δ_M) และเวลาประวิงน้อยที่สุด (Δ_m) ซึ่งเมื่อมีการเปลี่ยนแปลงของสัญญาณค่าเวลาประวิงจริงจะอยู่ในช่วง Δ_M ถึง Δ_m นี้ ดังแสดงในรูปที่ 2.11



Δ_M = 2 Δ_m = 1 ขอบขึ้น อยู่ในช่วง R1 ขอบลง อยู่ในช่วง R2

รูปที่ 2.11 แสดงผลของเวลาประวิงแบบไม่แน่นอน

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

2.5.5 เวลาประวิงกับการวิเคราะห์การทำงานของวงจรตรรกะ

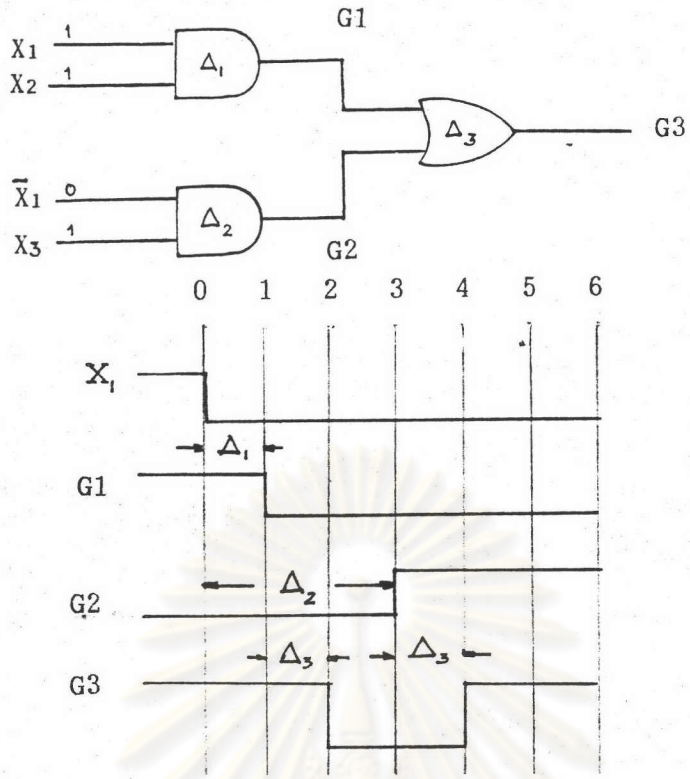
ในการวิเคราะห์การทำงานของวงจรตรรกะนั้น การนำเวลาประวิงเข้ามาพิจารณาด้วย ทำให้การวิเคราะห์การทำงานเป็นไปอย่างถูกต้องแม่นยำมากยิ่งขึ้น หากตัดการพิจารณาเรื่องเวลาประวิงออกไป โปรแกรมจะสามารถวิเคราะห์ได้แต่เกตแบบจัดหมู่เพื่อหาตารางค่าความจริงเท่านั้น โปรแกรมบางโปรแกรมจะทำการวิเคราะห์โดยให้เกตทุกตัวมีค่าเวลาประวิงค่าหนึ่งซึ่งเท่ากันหมดเรียกว่า unit delay simulator ซึ่งการวิเคราะห์จะไม่ถูกต้องมากนัก แต่โปรแกรมวิเคราะห์วงจรตรรกะต้นแบบ ที่จะพัฒนาขึ้นจะทำงานในลักษณะที่กำหนดค่าเวลาประวิงของเกตแต่ละตัวได้อย่างอิสระ (assignable delay simulator) ซึ่งการวิเคราะห์การทำงานจะมีความถูกต้องมากขึ้น

ในการวิเคราะห์การทำงานของวงจรตรรกะโดยคำนึงถึงเวลาประวิงแบบขอบขึ้นและขอบลงนั้น จะเพิ่มความซับซ้อนขึ้นไปอีกเล็กน้อยโดยเฉพาะการวิเคราะห์การทำงานของวงจรโดยคำนึงถึงผลของเวลาประวิงแบบเฉื่อยนั้นจะมีความซับซ้อนมาก ดังนั้นในการพัฒนาโปรแกรมจำลองการทำงานของวงจรตรรกะ จึงเลือกที่จะพัฒนาให้มีการทำงานโดยคิดค่าเวลาประวิงแผ่กระจายเพียงอย่างเดียว ซึ่งก็พอเพียงที่จะเห็นลักษณะของวงจรตรรกะที่กำลังศึกษาหลายประการ เช่น การเกิดสัญญาณยอดแหลมที่จะกล่าวถึงในรายละเอียดต่อไป

เวลาประวิงของเกตทำให้เกิดปรากฏการณ์บางอย่างขึ้นในวงจรตรรกะได้เนื่องจากการเปลี่ยนแปลงของสัญญาณมีความแตกต่างออกไปอันเป็นผลมาจากเวลาประวิงของเกตซึ่งแตกต่างกัน ดังตัวอย่างในรูปที่ 2.12

ในสถานะเริ่มต้น กำหนดให้ X1 = X2 = X3 = H เมื่อ X1 เปลี่ยนสถานะจาก 1 --> 0 จะได้แผนภาพสัญญาณเวลา ดังรูป 2.12 พบว่า เมื่อ $\Delta 1 < \Delta 2$ จะเกิดสัญญาณพัลซ์ลบ ขึ้นที่ G3 ซึ่งตามทฤษฎีที่คิดให้เกตเหล่านี้ไม่มีค่าเวลาประวิงแล้วจะไม่เกิดขึ้น สัญญาณดังกล่าวอาจทำให้เกิดความผิดพลาดในวงจรที่ออกแบบได้ ถ้าเกิดมีการแผ่กระจายไปยังเกตบางชนิด เช่น ฟลิปฟลอป ซึ่งอาจทำให้มีการเก็บสถานะที่ผิดนี้ไว้อย่างถาวร

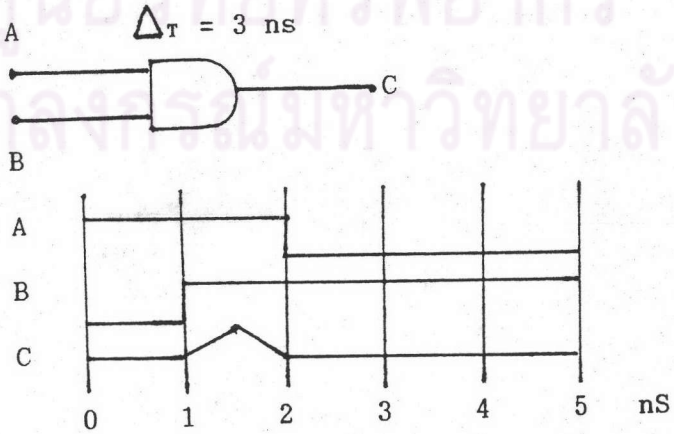
016147



รูปที่ 2.12 แสดงผลจากเวลาประวิงของเกต

2.6 <u>การเกิดสัญญาณยอดแหลมในวงจรตรรกะ</u>

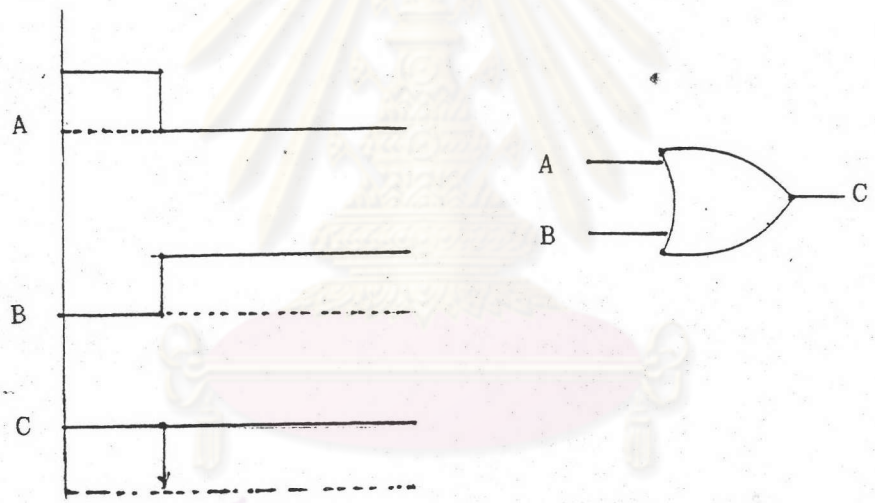
โดยปกติแล้วการเปลี่ยนแปลงทางด้านออกนั้น จะเกิดจากสัญญาณเข้าเพียงสัญญาณเดียวเท่านั้น ซึ่งต้องรอจนสัญญาณผ่านไปถึงขั้วออกก่อน แต่ในบางกรณีการออกแบบที่ผิดพลาดหรือผลจากเวลาประวิงในวงจร ทำให้เกิดการเปลี่ยนแปลงครั้งที่ 2 ขึ้นที่ขั้วเข้าของเกตในช่วงที่การเปลี่ยนแปลงครั้งแรกยังไม่ผ่านไปยังขั้วออก กรณีนี้จะทำให้เกิดสัญญาณยอดแหลม (spike) ขึ้นในวงจรได้



รูปที่ 2.13 แสดงการเกิดสัญญาณยอดแหลม

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

สัญญาณยอดแหลมนี้อาจจะแผ่กระจายหรือไม่ก็ได้ขึ้นกับค่าเวลาประวิงแบบเฉื่อยของเกต ในการวิเคราะห์การทำงานของวงจรตรรกะ เราจะถือว่า สัญญาณยอดแหลม(spike) เกิดจากการเปลี่ยนแปลงทางด้านเข้าของเกตใดๆ มากกว่า 1 สัญญาณขึ้นไป ในช่วงเวลาที่น้อยกว่าเวลาประวิงของเกตนั้น ซึ่งโปรแกรมวิเคราะห์การทำงานของวงจรตรรกะจะทำการตรวจสอบการเกิดสัญญาณยอดแหลม ณ จุดต่างๆภายในวงจรแล้วรายงานให้ผู้ใช้ทราบ นอกจากนี้ยังมีสัญญาณยอดแหลมชนิดพิเศษที่เรียกว่า <u>delta spike</u> ซึ่งมีเกิดจากการเปลี่ยนแปลงของสัญญาณเข้าที่เกิดขึ้นพร้อมกันพอดีมากกว่า 1 สัญญาณ ทำให้ได้สัญญาณพัลซ์ซึ่งมีคาบเวลาเป็นศูนย์ ซึ่งจะมองไม่เห็นทางด้านขั้วออกของเกตแต่จะมีผลให้การทำงานผิดพลาดได้



รูปที่ 2.14 แสดงการเกิด delta spike

รายละเอียดเกี่ยวกับการตรวจสอบการเกิดสัญญาณยอดแหลมจะกล่าวถึงในบทที่ 3 ส่วนตัวอย่างของ delta spike จะแสดงไว้ ในบทที่ 6

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย