บทที่ 3

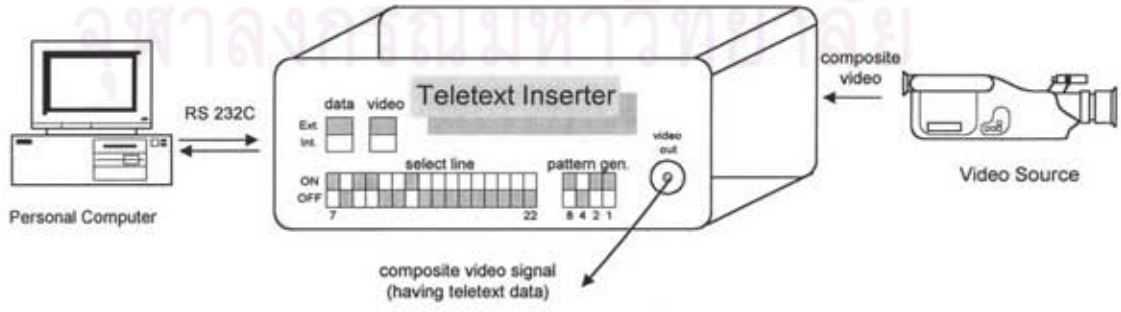
การออกแบบเครื่องแทรกข้อมูลเทเลเท็กซต์

ในการออกแบบเครื่องต้นแบบเครื่องแทรกข้อมูลเทเลเท็กซต์เครื่องนี้ถูกกำหนดให้มีความสามารถต่าง ๆ ดังต่อไปนี้

1. เลือกเส้นกวาดหรือเส้นสแกนสำหรับใช้แทรกข้อมูลได้ระหว่างเส้นที่ 7(320) ถึง 22(335)
2. รับข้อมูลเทเลเท็กซต์ที่สร้างจากโปรแกรมเทเลเท็กซต์เอดิเตอร์บนเครื่องคอมพิวเตอร์ส่วนบุคคล (Personal Computer) ผ่านทางพอร์ตอนุกรม (Serial Port)
3. ส่งข้อมูลเทเลเท็กซต์ได้จากหน่วยความจำรอม ในกรณีที่ไม่มีเครื่องคอมพิวเตอร์ส่วนบุคคล
4. เลือกใช้สัญญาณภาพรวม (composite video signal) จากภายในเครื่องได้ ในกรณีที่ไม่มีแหล่งกำเนิดสัญญาณภาพ
5. แหล่งกำเนิดสัญญาณภาพภายในสามารถเลือกรูปแบบได้ 8 แบบ

3.1 ระบบของการแทรกข้อมูลเทเลเท็กซต์

เครื่องแทรกข้อมูลเทเลเท็กซต์นี้ออกแบบให้ใช้งานร่วมกับเครื่องคอมพิวเตอร์ส่วนบุคคล เพื่อใช้สร้างหรือแก้ไขข้อมูลเทเลเท็กซต์ที่ต้องการแทรกลงในสัญญาณภาพรวมซึ่งส่งมาจากวิดีโอ ซึ่งได้ทำ



รูปที่ 3.1 ระบบของการแทรกข้อมูลเทเลเท็กซต์

การแบ่งส่วนประกอบพื้นฐานของระบบแทรกข้อมูลเทเลเท็กซต์ออกเป็น 3 ส่วนด้วยกัน คือ เครื่องคอมพิวเตอร์ส่วนบุคคล, เครื่องกำเนิดหรือแหล่งกำเนิดสัญญาณภาพรวม และเครื่องแทรกข้อมูลเทเลเท็กซต์ (Teletext Inserter) ดังที่แสดงในรูปที่ 3.1

3.2 เครื่องคอมพิวเตอร์ส่วนบุคคล (Personal Computer)

ในการทำวิทยานิพนธ์นี้ เครื่องคอมพิวเตอร์จะใช้ในการสร้างข้อมูลเทเลเท็กซต์ตามที่ต้องการเพื่อนำไปแทรกลงในสัญญาณภาพรวม โดยการป้อนข้อมูลและส่งข้อมูลที่สร้างขึ้นนี้ให้กับเครื่องแทรกข้อมูลต่อไป แต่เนื่องจากรูปแบบของข้อมูลเทเลเท็กซต์มีลักษณะที่แตกต่างออกไป จึงไม่สามารถใช้โปรแกรมเอดิเตอร์ทั่วไปในการสร้างข้อมูลได้ จึงได้ออกแบบและสร้างโปรแกรมเทเลเท็กซต์เอดิเตอร์ขึ้นมา เพื่อใช้สำหรับสร้างข้อมูลเทเลเท็กซต์โดยเฉพาะ และส่งข้อมูลที่สร้างขึ้นไปเก็บไว้ในหน่วยความจำภายในเครื่องแทรกข้อมูลโดยผ่านทางพอร์ตอนุกรม (Serial port) ซึ่งการพัฒนาของโปรแกรมเทเลเท็กซต์เอดิเตอร์จะขอกล่าวในบทที่ 5

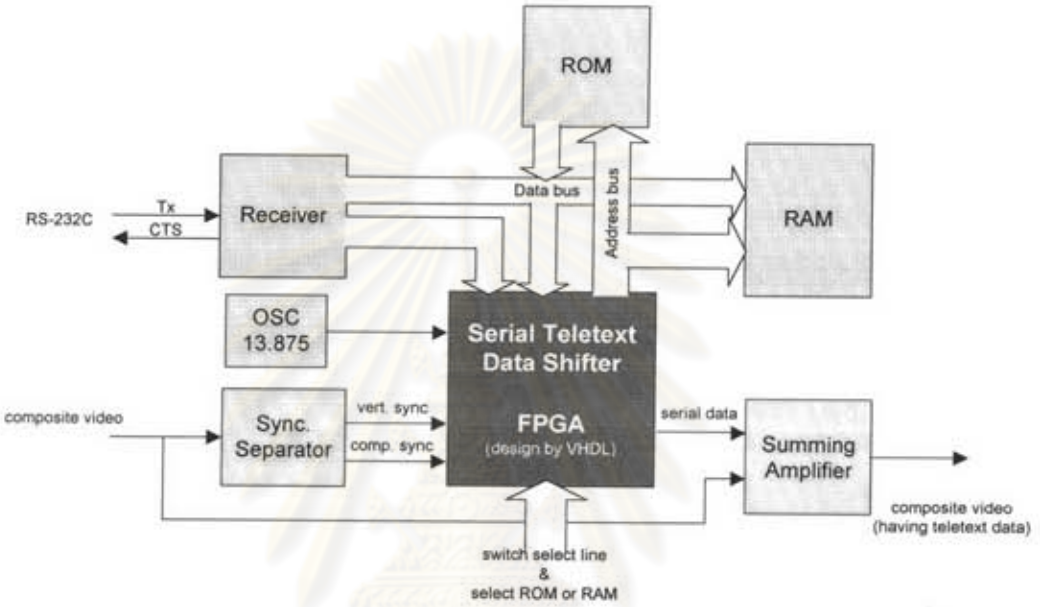
3.3 เครื่องกำเนิดสัญญาณภาพ (VIDEO Source)

ในการทำวิทยานิพนธ์นี้ แหล่งกำเนิดสัญญาณภาพรวมหรือสัญญาณวิดีโอ สามารถนำมาจากอุปกรณ์ต่าง ๆ มาใช้ เช่น สัญญาณจากจูนเนอร์ที่ใช้รับสัญญาณโทรทัศน์, วิดีโอ หรือ เครื่องสร้างสัญญาณทดสอบโทรทัศน์ (Pattern Generator) เป็นต้น จึงจะไม่ขอกล่าวเพิ่มเติมในรายงานวิทยานิพนธ์นี้ เพราะเป็นการนำสัญญาณมาใช้ เครื่องแทรกข้อมูลจะนำสัญญาณข้อมูลเทเลเท็กซต์แทรกลงไปในสัญญาณภาพรวมหรือสัญญาณวิดีโอที่ส่งมาให้ ซึ่งถ้าไม่มีแหล่งกำเนิดสัญญาณภาพก็จะทำให้ไม่สามารถแทรกข้อมูลได้ ดังนั้นภายในเครื่องแทรกข้อมูลจึงออกแบบให้มีแหล่งกำเนิดสัญญาณภาพอยู่ภายในเครื่องแทรก ซึ่งจะอธิบายการออกแบบในหัวข้อถัดไป

3.4 เครื่องแทรกข้อมูลเทเลเท็กซต์ (Teletext Inserter)

เครื่องแทรกข้อมูลเทเลเท็กซต์นี้จะนำข้อมูลที่ส่งมาจากเครื่องคอมพิวเตอร์ส่วนบุคคลมาสร้างเป็นสัญญาณเชิงเลข ก่อนที่จะนำไปรวมกับสัญญาณภาพหรือสัญญาณวิดีโอที่ส่งมาจากแหล่งกำเนิดสัญญาณวิดีโอ โดยที่เครื่องแทรกข้อมูลเทเลเท็กซต์นี้จะมีสวิทช์ที่ใช้สำหรับเลือกเส้นสแกนที่ต้องการจะแทรกสัญญาณข้อมูลลงไปบนสัญญาณภาพได้จำนวน 16 เส้น ซึ่งสัญญาณเอาต์พุตที่ได้จาก

เครื่องแทรกข้อมูลนี้จะเป็นสัญญาณภาพรวมที่มีสัญญาณข้อมูลเทเลเท็กซต์แทรกอยู่บนเส้นสแกนที่ได้เลือกเอาไว้ตามต้องการ โครงสร้างภายในเครื่องแทรกข้อมูลจะประกอบด้วยแผนภาพบล็อกต่าง ๆ ที่สำคัญ ดังแสดงในรูปที่ 3.2 ดังนี้



รูปที่ 3.2 แผนภาพบล็อกของเครื่องแทรกข้อมูลเทเลเท็กซต์

3.4.1 ภาครับข้อมูล (Receiver)

วงจรส่วนนี้จะเป็นส่วนเชื่อมโยง (interface) ระหว่างเครื่องแทรกข้อมูลกับเครื่องคอมพิวเตอร์ในการโอนย้ายข้อมูลจากเครื่องคอมพิวเตอร์มาเก็บไว้ในหน่วยความจำแรมภายในเครื่อง ในวงจรส่วนนี้ได้นำไมโครคอนโทรลเลอร์ MCS-51 มาใช้ เพื่อความสะดวกในการออกแบบวงจรซึ่งสามารถเขียนโปรแกรมสั่งให้ MCS-51 รับรหัสจากเครื่องคอมพิวเตอร์เพื่อที่จะกำหนดตำแหน่งแอดเดรสของแรมในการเก็บข้อมูลได้ นอกจากนี้ไมโครคอนโทรลเลอร์ยังได้นำมาใช้สำหรับสร้างสัญญาณ CTS (clear to send) เพื่อใช้เป็นสัญญาณบอกว่าเครื่องแทรกข้อมูลพร้อมที่จะรับข้อมูลจากเครื่องคอมพิวเตอร์ส่วนบุคคลหรือไม่

<u>แนวความคิดในการออกแบบภาครับข้อมูล</u>

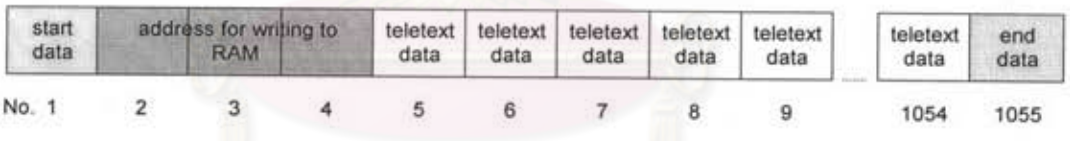
ในการรับข้อมูลที่ส่งมาจากเครื่องคอมพิวเตอร์ส่วนบุคคล แล้วนำข้อมูลเหล่านี้ไปเขียนลงในหน่วยความจำแรมไม่สามารถทำได้โดยตลอดทั้งช่วงเวลาหนึ่งฟิลด์ เนื่องจากในช่วงของเส้นสแกนที่

หอสมุดกลาง สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

7(320) ถึงเส้นสแกนที่ 22(335) จะเป็นช่วงเวลาที่หน่วยความจำแรมจะถูกอ่านข้อมูลโดยชิปซีเรียลเทเลเท็กซต์เดต้าชิฟเตอร์เพื่อทำการชิฟต์ข้อมูลเทเลเท็กซต์ออกไปเป็นสัญญาณเชิงเลขก่อนที่จะนำไปแทรกลงในเส้นสแกนที่เลือกไว้จากสวิทช์ ดังนั้นในช่วงเวลาหนึ่งฟิลด์จึงมีช่วงเวลาที่วงจรภาครับสามารถรับข้อมูลที่ส่งมาจากคอมพิวเตอร์และทำการเขียนข้อมูลไปเก็บไว้ในหน่วยความจำแรมได้เท่ากับ ช่วงเวลาหนึ่งฟิลด์ลบด้วยช่วงเวลาตั้งแต่เส้นสแกนที่ 7(320) ถึงเส้นสแกนที่ 22(335) คำนวณได้ดังนี้

ช่วงเวลาสัญญาณภาพ 1 ฟิลด์	เท่ากับ	0.02	วินาที
ช่วงเวลาตั้งแต่เส้นสแกนที่ 7(320) ถึง 22(335)	ประมาณ	16 x 64	มิลลิวินาที
	เท่ากับ	1.024	มิลลิวินาที
ดังนั้น ช่วงเวลาที่ใช้รับข้อมูลได้ ประมาณ		(0.02 - 0.001024) = 0.018976	วินาที

จากช่วงเวลาที่คำนวณได้จะสามารถรับข้อมูลขนาด 10 บิต ซึ่งประกอบด้วยบิตเริ่มต้นหนึ่งบิต ข้อมูล 8 บิต และบิตสิ้นสุดอีกหนึ่งบิต ได้ประมาณ 182 บิต หรือ 18 ไบต์ เมื่อทำการส่งด้วยอัตราเร็ว 9600 บิตต่อวินาที จากโครงสร้างข้อมูลที่ทำการส่งมาให้เครื่องแทรกดังแสดงในรูปที่ 3.3 ข้อมูลเทเลเท็กซต์ 1 หน้า เครื่องคอมพิวเตอร์จะส่งข้อมูลมาให้เครื่องแทรกจำนวน 1,055 ไบต์ ซึ่งต้องใช้เวลาในการส่งเท่ากับ 1055/18 หรือประมาณ 59 ฟิลด์ เท่ากับ 1.18 วินาที ในการส่งข้อมูลหนึ่งหน้า

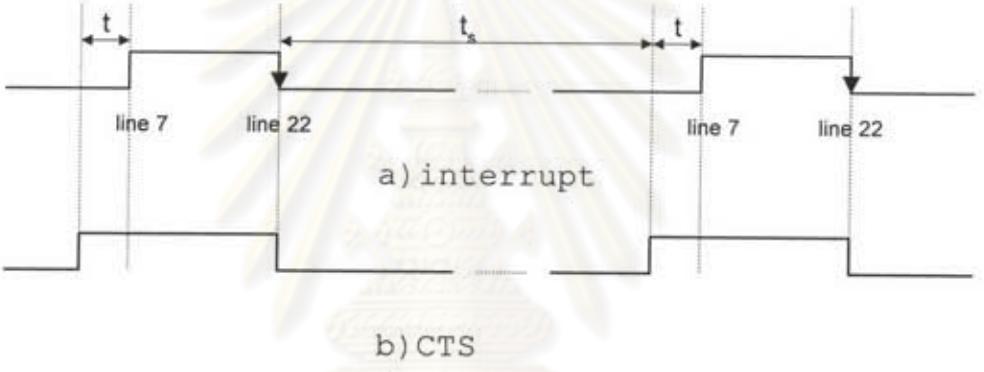


โครงสร้างจะประกอบด้วย

- ไบต์แรก คือ ไบต์บอกการเริ่มต้นข้อมูล
- ไบต์ที่ 2 ถึง 4 คือ ตำแหน่งแอดเดรสที่เริ่มต้นเขียนข้อมูลเทเลเท็กซต์ลงแรม
- ไบต์ที่ 4 ถึง 1054 คือ ข้อมูลเทเลเท็กซต์ที่สร้างจากโปรแกรมเทเลเท็กซต์เอดิเตอร์
- ไบต์ที่ 1055 คือ ไบต์บอกการสิ้นสุดข้อมูล

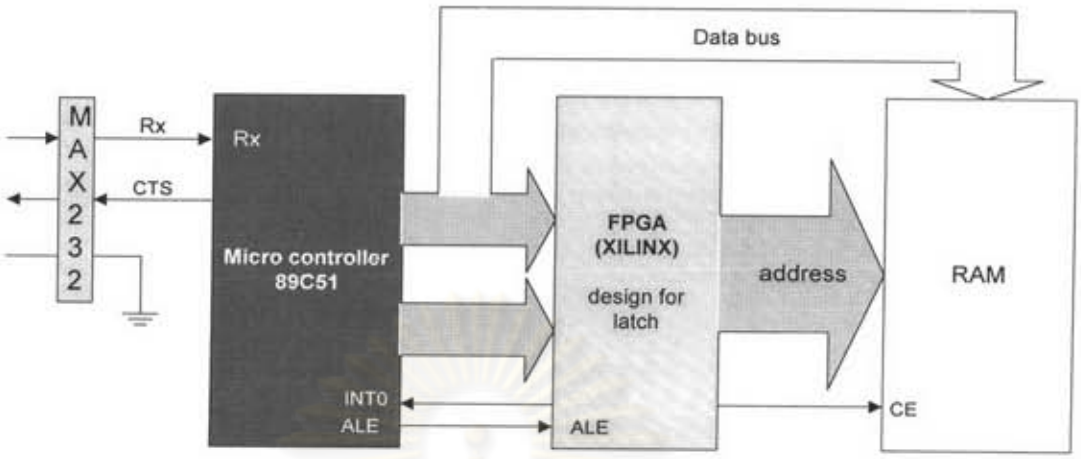
รูปที่ 3.3 โครงสร้างข้อมูลเทเลเท็กซต์หนึ่งหน้าที่ส่งมาจากเครื่องคอมพิวเตอร์

จากเหตุผลที่ไม่สามารถทำการส่งข้อมูลเทเลเท็กซต์จากเครื่องคอมพิวเตอร์ให้หมดหนึ่งหน้าข้อมูลภายในหนึ่งฟิลด์ จึงได้ทำการสร้างสัญญาณ CTS (Clear to Send) ขึ้น เพื่อใช้บอกสถานะเครื่องแทรกข้อมูลแก่เครื่องคอมพิวเตอร์ว่าพร้อมที่จะรับข้อมูลหรือไม่ ซึ่งสัญญาณ CTS จะเป็นตัวกำหนดช่วงเวลาที่สามารถรับข้อมูลได้ โดยการเขียนโปรแกรมเรียกใช้อินเตอร์รัพต์ไทม์เมอร์ใน MCS-51 เมื่อมีสัญญาณอินเตอร์รัพต์ขอบขาลงเกิดขึ้นที่ขาอินเตอร์รัพต์ของไอซี MCS-51 สัญญาณที่สร้างขึ้นมีลักษณะดังรูปที่ 3.4 โดยในช่วงสัญญาณ t_s เป็นช่วงเวลาที่เครื่องคอมพิวเตอร์สามารถส่งข้อมูลมาให้กับเครื่องแทรกข้อมูลได้ ส่วนช่วงเวลา t เป็นช่วงเวลาที่จะไม่ให้เครื่องคอมพิวเตอร์ส่งข้อมูลมาอีก แต่ช่วงเวลา t จะเป็นช่วงเวลาที่มากพอที่จะรับข้อมูลไบต์สุดท้ายที่ยังเขียนลงแรมไม่เรียบร้อยได้ ซึ่งช่วงเวลา t นี้จะมีเท่ากับเวลาที่ใช้ส่งข้อมูล 1 ไบต์ หรือ 10 บิต ประมาณ 1.045 มิลลิวินาที



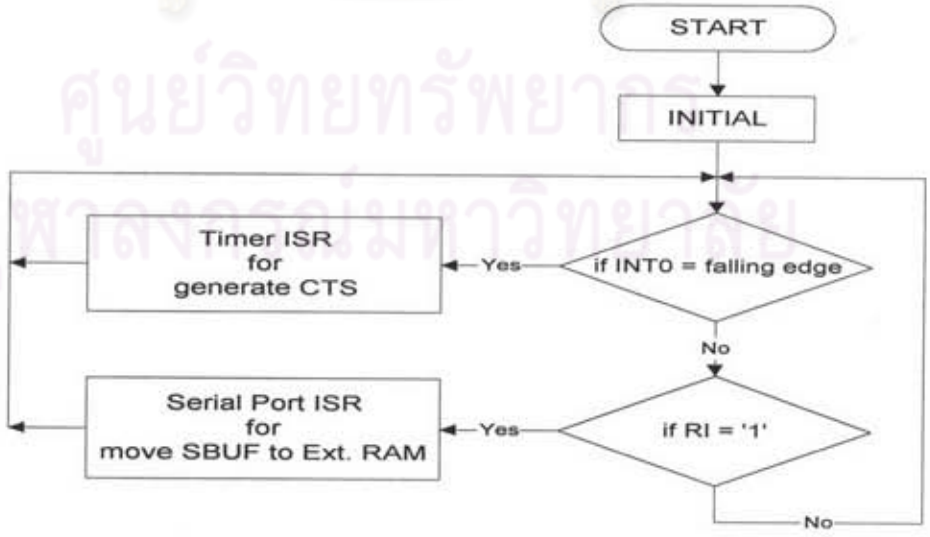
รูปที่ 3.4 ความสัมพันธ์ระหว่างสัญญาณอินเตอร์รัพต์กับสัญญาณ CTS

โครงสร้างทางฮาร์ดแวร์ของวงจรภาครับข้อมูลนี้สามารถเขียนเป็นแผนภาพได้ดังรูปที่3.5 ซึ่งจะประกอบด้วย ไอซี MAX232 ซึ่งเป็น Driver/Receiver สัญญาณที่เชื่อมต่อระหว่างไมโครคอนโทรลเลอร์กับเครื่องคอมพิวเตอร์ ส่วนตัวไมโครคอนโทรลเลอร์นั้นใช้ไอซีเบอร์ 89C51 ซึ่งจะมี EEPROM อยู่ภายในเพื่อใช้สำหรับเก็บโปรแกรมการทำงาน โดยโปรแกรมมีการทำงานดังนี้คือจะรับข้อมูลจากอินเตอร์รัพต์อนุกรมแล้วตรวจสอบว่าเป็นไบต์เริ่มต้นข้อมูลหรือไม่ ถ้าใช่ก็จะทำการเก็บค่าข้อมูล 3 ไบต์ถัดมาเพื่อเป็นค่าแอดเดรสที่จะนำข้อมูลไปเก็บ และข้อมูลถัดมาก็จะเป็นข้อมูลเทเลเท็กซต์จริง ซึ่งจะเริ่มเก็บที่ค่าแอดเดรสที่อ่านเข้ามา เพิ่มขึ้นไปเรื่อย ๆ จนกว่าจะเจอไบต์สิ้นสุดข้อมูล



รูปที่ 3.5 แผนภาพบล็อกของภาครับข้อมูลจากคอมพิวเตอร์ส่วนบุคคล

นอกจากนี้ไมโครคอนโทรลเลอร์ยังสร้างสัญญาณ CTS โดยเรียกใช้อินเตอร์รัพต์ตัวจับเวลา เมื่อขาอินเตอร์รัพต์มีการเปลี่ยนแปลงที่ขอบขาลงสัญญาณ CTS จะมีลอจิกเป็น "0" และจับเวลาเป็นเวลาประมาณ 0.0179 วินาที ซึ่งเป็นช่วงเวลาหนึ่งฟิลด์ หรือ 0.02 วินาที แล้วลบออกด้วยช่วงเวลาตั้งแต่เส้นสแกนที่ 7(320) ถึงเส้น สแกนที่ 22(335) และช่วงเวลา t ที่แสดงไว้ดังรูปที่ 3.4 เป็นเวลา 0.001024 วินาที และ0.001042 วินาที ตามลำดับ เมื่อได้เวลาตามที่ตั้งไว้ก็จะให้สัญญาณ CTS มีลอจิกเป็น "1" ไปจนกว่าจะมีสัญญาณอินเตอร์รัพต์ขอบขาลงเกิดขึ้นอีกครั้ง ซึ่งจะเกิดขึ้นในฟิลด์ถัดไป โปรแกรมภายในของไมโครคอนโทรลเลอร์สามารถสรุปเป็นสายงานได้ดังรูปที่3.6



รูปที่ 3.6 แผนภาพสายงานของ MCS-51

เนื่องจากไมโครคอนโทรลเลอร์ MCS-51 มีกลุ่มขาบางขาที่ทำหน้าที่เป็นทั้งขาแอดเดรสและขาข้อมูล จึงต้องนำวงจรแลตช์มาใช้ในการแลตช์ค่าของแอดเดรสไว้ก่อนที่จะทำการเขียนหรืออ่านข้อมูลจากหน่วยความจำ ซึ่งวงจรแลตช์ค่านี้เป็นวงจรเชิงเลขจึงได้ออกแบบวงจรแลตช์นี้ไว้ภายในชิป FPGA ซึ่งจะอธิบายการออกแบบวงจรส่วนนี้ในบทที่ 4

3.4.2. ชิปซีเรียลเทเลเท็กซต์เดต้าชิฟเตอร์ (Serial Teletext Data Shifter)

ชิปซีเรียลเทเลเท็กซต์เดต้าชิฟเตอร์เป็นชิป FPGA (Field Programmable Gate Array) ที่ถูกออกแบบโดยใช้แบบจำลองภาษาวีเอชดีแอล ซึ่งเป็นซอฟต์แวร์บนเครื่องคอมพิวเตอร์ส่วนบุคคล ชิบซีเรียลเทเลเท็กซต์เดต้าชิฟเตอร์เป็นชิปที่รวมเอาวงจรเชิงเลขส่วนใหญ่เข้าไว้ภายในชิปเดียว เนื่องจากชิปนี้ได้รวมเอาวงจรเชิงเลขหลายส่วนเข้าไว้ด้วยกัน ชิปซีเรียลเทเลเท็กซต์เดต้าชิฟเตอร์นี้จึงทำหน้าที่หลายอย่างด้วยกัน ซึ่งจะขอกล่าวรายละเอียดในบทถัดไปเกี่ยวกับการออกแบบชิปซีเรียลเทเลเท็กซต์เดต้าชิฟเตอร์นี้

3.4.3 หน่วยความจำ (Memory)

หน่วยความจำนี้จะทำหน้าที่เก็บข้อมูลเทเลเท็กซต์ที่ได้ถูกแปลงให้อยู่ในรูปแบบของรหัสข้อมูลเทเลเท็กซต์เรียบร้อยแล้ว ข้อมูลเหล่านี้จะถูกอ่านขึ้นมาแล้วจะถูกเลื่อนหรือชิฟต์ (shift) ออกไปเป็นข้อมูลแบบอนุกรม ด้วยอัตราเร็ว 6.9375 เมกกะบิตต่อวินาที ตามมาตรฐานการส่งข้อมูลเทเลเท็กซต์ เพื่อนำไปแทรกลงในสัญญาณภาพได้ หน่วยความจำที่ออกแบบในงานวิจัยนี้จะประกอบด้วย 2 ส่วนด้วยกัน คือ

3.4.3.1 หน่วยความจำเข้าถึงแบบสุ่ม หรือ แรม (random access memory)

หน่วยความจำส่วนนี้จะทำหน้าที่เก็บข้อมูลที่ส่งมาจากเครื่องคอมพิวเตอร์ส่วนบุคคลโดยผ่านทางวงจรภาครับข้อมูล ซึ่งวงจรภาครับจะรับข้อมูลที่เป็นตำแหน่งแอดเดรสเข้ามาก่อน แล้วจึงเริ่มนำข้อมูลที่ตามมาไปเก็บไว้ในแรมที่ตำแหน่งแอดเดรสนั้น ในการออกแบบหน่วยความจำแรมได้ถูกแบ่งออกเป็น 2 ส่วน คือ

ก) ข้อมูลเทเลเท็กซต์

ข) ลำดับหน้าข้อมูล หรือ Page Squence

เหตุที่ต้องแบ่งหน่วยความจำแรมออกเป็นสองส่วน เนื่องจากการทำงานของชิปซีเรียลเทเลเท็กซต์เดต้าชิฟเตอร์ถูกออกแบบให้เริ่มทำการอ่านข้อมูลที่ตำแหน่งแอดเดรส F0000H, F0001H, และF0002H

ตามลำดับ ซึ่งข้อมูลจากแอดเดรสทั้งสามจะเป็นตำแหน่งแอดเดรสที่ซิปซีเรียลเทเลเท็กซต์เดต้าซิฟเตอร์จะไปเริ่มอ่านข้อมูลและซิฟต์ออกไปด้วยอัตราเร็ว 6.9375 เมกกะบิตต่อวินาที เมื่ออ่านและซิฟต์ข้อมูลออกไปจนครบหนึ่งหน้าข้อมูลเทเลเท็กซต์ หรือ 1,050 ไบต์ ก็จะกลับไปเริ่มอ่านข้อมูลที่ตำแหน่งแอดเดรส F0003 , F0004 และ F0005 ซึ่งเป็นข้อมูลของตำแหน่งแอดเดรสที่จะเริ่มทำการอ่านและซิฟต์ข้อมูลเทเลเท็กซต์ของหน้าลำดับถัดไป และเมื่อทำการซิฟต์จนหมดหน้าข้อมูลก็จะกลับมาอ่านข้อมูลที่เป็นตำแหน่งแอดเดรสเริ่มต้นของหน้าข้อมูลเทเลเท็กซต์อีก 3 ไบต์ถัดมา ซิปซีเรียลเทเลเท็กซต์เดต้าซิฟเตอร์จะอ่านข้อมูลลำดับหน้าข้อมูลที่ต้องการซิฟต์ทุกครั้งหลังจากทำการซิฟต์ข้อมูลจนหมดหน้าข้อมูล และจะกลับไปอ่านข้อมูลแอดเดรส F0000H อีกครั้ง เมื่ออ่านข้อมูลที่เป็นลำดับหน้าข้อมูลเทเลเท็กซต์ได้แอดเดรสเป็น 00000H จากขั้นตอนการทำงานของซิปซีเรียลเทเลเท็กซต์เดต้าซิฟเตอร์ดังที่กล่าวมาแล้ว จะเรียกข้อมูลที่เป็นตำแหน่งแอดเดรสเริ่มต้นของหน้าข้อมูลเทเลเท็กซต์ที่เริ่มเก็บไว้ที่แอดเดรส F0000H ว่า Page Sequence

ในการออกแบบหน่วยความจำแรม เพื่อใช้เก็บข้อมูลเทเลเท็กซต์จำนวน 700 หน้า ซึ่งต้องใช้หน่วยความจำ 700 x 1,050 เท่ากับ 735,000 ไบต์ หรือประมาณ 718 กิโลไบต์ ส่วนที่สองจะใช้ในการเก็บลำดับหน้าข้อมูลหรือแอดเดรสเริ่มต้นของหน้าข้อมูลเทเลเท็กซต์ที่ต้องการส่ง ซึ่งต้องใช้ 3 ไบต์

หน้าเทเลเท็กซต์	ตำแหน่งที่เก็บ
100..149	00000..0FFFFH
150..199	10000..1FFFFH
200..249	20000..2FFFFH
250..299	30000..3FFFFH
300..349	40000..4FFFFH
350..399	50000..5FFFFH
400..449	60000..6FFFFH
450..499	70000..7FFFFH
500..549	80000..8FFFFH
550..599	90000..9FFFFH
600..649	A0000..AFFFFH
650..699	B0000..BFFFFH
700..749	C0000..CFFFFH
750..799	D0000..DFFFFH

รูปที่ 3.7 ตำแหน่งแอดเดรสที่ใช้เก็บข้อมูลเทเลเท็กซต์

ต่อหนึ่งแอดเดรสอีกประมาณ 700 x 3 เท่ากับ 2,100 ไบต์ รวมทั้งสองส่วนจะใช้หน่วยความจำ 737,100 ไบต์ หรือประมาณ 720 กิโลไบต์ ซึ่งต้องใช้แอดเดรสถึง 20 บิต จึงได้ทำการออกแบบฮาร์ดแวร์ส่วนนี้เกินไว้เป็น 1 เมกกะไบต์ และทำการเก็บข้อมูลเทเลเท็กซต์หน้าต่าง ๆ ไว้ตามแอดเดรสที่แสดงไว้ตามตารางในรูปที่ 3.7 และอีกเหตุผลที่ทำการแบ่งการเก็บข้อมูลเป็นช่วง ๆ เพื่อสะดวกในการตรวจสอบข้อมูลและง่ายในการออกแบบฮาร์ดแวร์ส่วนที่ใช้ถอดรหัสของแอดเดรส

3.4.3.2 หน่วยความจำอ่านอย่างเดียว หรือ รอม (read only memory)

เนื่องจากหน่วยความจำส่วนนี้สามารถอ่านได้เพียงอย่างเดียว จึงใช้หน่วยความจำส่วนนี้ในการเก็บข้อมูลเทเลเท็กซต์ที่ได้ออกแบบหน้าของข้อมูลไว้เรียบร้อยแล้ว เนื่องจากในการทำวิจัยได้เลือกใช้ไอซีรอมเบอร์ 2764 ซึ่งมีหน่วยความจำเพียง 8 กิโลไบต์ในการเก็บข้อมูลเทเลเท็กซต์ โดยที่แต่ละหน้าของข้อมูลเทเลเท็กซต์จะใช้หน่วยความจำ 1,050 ไบต์ จึงเป็นเหตุให้สามารถเก็บข้อมูลเทเลเท็กซต์ได้เพียง 7 หน้าเท่านั้น และนอกจากจะใช้เก็บข้อมูลเทเลเท็กซ์แล้วยังต้องใช้เก็บค่าลำดับหน้าข้อมูลที่ต้องการจะชิฟต์ เนื่องจากชิปซีเรียลเทเลเท็กซต์เดต้าชิฟเตอร์ จะมาอ่านค่าลำดับหน้าข้อมูลที่แอดเดรส F0000H ก่อน เพื่อใช้เป็นตำแหน่งแอดเดรสที่จะเริ่มชิฟต์ข้อมูลออกไปเป็นแบบอนุกรมก่อนที่จะนำไปแทรกลงในสัญญาณภาพ แต่เนื่องจากใช้ไอซีรอมเบอร์ 2764 ซึ่งมีแอดเดรสจำนวน 13 บิต ดังนั้นลำดับหน้าข้อมูลจึงต้องเริ่มทำการเก็บไว้ที่ระหว่างแอดเดรส 0000H ถึงแอดเดรส 002FH ของหน่วยความจำรอม ซึ่งสามารถเก็บลำดับข้อมูลได้มากกว่า 7 หน้า

ในการออกแบบแอดเดรสที่ใช้ในการเก็บข้อมูลในส่วนของหน่วยความจำรอมนี้ได้แสดงไว้ดังตารางในรูปที่ 3.8 และในส่วนของหน่วยความจำรอมนี้เราสามารถพัฒนาให้มีขนาดใหญ่ขึ้นเพื่อเพิ่มจำนวนหน้าข้อมูล ก็แก้ไขที่ฮาร์ดแวร์โดยต่อขาแอดเดรสเพิ่มขึ้นตามขนาดของรอมที่นำมาใช้

หน้าข้อมูลที่	ตำแหน่งแอดเดรส
100	000030..000449 H
200	000450..000869 H
300	000870..000C89 H
400	000C90..0010A9 H
500	0010B0..0014C9 H
600	0014D0..0018E9 H
700	0018F0..001D09 H

รูปที่ 3.8 ตารางแสดงแอดเดรสของหน่วยความจำรอม

3.4.4 ภาคกำเนิดความถี่ (Oscillator)

จากการที่ต้องทำการส่งข้อมูลเทเลเท็กซต์ด้วยอัตราเร็ว 6.9375 เมกกะบิตต่อวินาที เพื่อให้สามารถส่งข้อมูล 8 บิตต่อหนึ่งรหัส ให้ได้ 45 รหัส หรือ 360 บิต ภายใน 52 ไมโครวินาที จึงต้องทำการสร้างวงจรกำเนิดความถี่ 6.9375 เมกกะเฮิรตซ์ ขึ้นมา แต่เนื่องจากสามารถหาอุปกรณ์กำเนิดความถี่ หรือคริสตอลได้ที่ความถี่ 13.875 เมกกะเฮิรตซ์ จึงต้องนำมาผ่านวงจรหารสองก่อน ซึ่งวงจรหารสองนี้จะถูกออกแบบไว้ภายในชิปซีเรียลเทเลเท็กซต์เดต้าชิฟเตอร์

เนื่องจากอินพุตของชิป FPGA จะต้องอยู่ในระดับของไอซีตระกูลทีทีแอล ดังนั้นในการทำวงจรกำเนิดความถี่ 13.875 เมกกะเฮิรตซ์ จึงต้องจัดให้อยู่ในระดับของสัญญาณทีทีแอล รูปวงจรแสดงไว้ในภาคผนวก

3.4.5 วงจรแยกซิงก์ (Sync Separator)

เครื่องแทรกข้อมูลที่ออกแบบต้องมีความสามารถในการเลือกเส้นกวาด หรือ Scan Line ในการส่งได้ทั้ง 16 เส้น คือ ระหว่างเส้นที่ 7(320) ถึงเส้นที่ 22(335) สำหรับฟิลด์ 1(2) ซึ่งสามารถทำการเลือกได้ด้วยว่าจะทำการส่งเพียงเส้นเดียว, 2 เส้น หรือ กี่เส้นก็ตาม จึงได้นำสัญญาณซิงก์รวม และสัญญาณซิงก์แนวตั้ง มาใช้ในการออกแบบวงจรส่วนที่ใช้นับเส้นกวาด

ในการทำวิทยานิพนธ์นี้ ได้เลือกไอซีเบอร์ LM 1881 ซึ่งเป็น Video Sync Separator สามารถแยกสัญญาณภาพรวมออกเป็นสัญญาณในระดับทีทีแอลได้หลายสัญญาณ คือ สัญญาณซิงก์รวม, สัญญาณซิงก์แนวตั้ง, สัญญาณฟิลด์คู่หรือคี่, สัญญาณเบิรสต์หรือสัญญาณซิงก์สี ซึ่งได้เลือกมาใช้ตามที่เห็นสมควรเพียงสองสัญญาณ คือ สัญญาณซิงก์รวมกับสัญญาณซิงก์แนวตั้ง รูปวงจรแยกซิงก์แสดงไว้ในภาคผนวก

3.4.6 ภาคขยายรวมสัญญาณ (Summing Amplifier)

วงจรส่วนนี้จะนำสัญญาณข้อมูลแบบอนุกรมที่ออกมาจากชิป FPGA ซึ่งเป็นสัญญาณเชิงเลขมารวมกับสัญญาณภาพ ซึ่งเป็นสัญญาณแอนะล็อก โดยใช้ออปแอมป์ จากการศึกษาและทดลองประกอบวงจรจริงได้ตัดสินใจเลือกใช้ไอซีเบอร์ μA733 ซึ่งเป็น Differential Video Amplifier เพราะว่าวงจรส่วนนี้ต้องออกแบบให้แบนด์วิดท์กว้างพอที่จะใช้งานได้ทั้งสัญญาณภาพและสัญญาณข้อมูลเทเลเท็กซต์ซึ่งถูกชิฟต์ด้วยอัตราเร็ว 6.9375 เมกกะบิตต่อวินาที หรือด้วยความถี่ 6.9375 เมกกะเฮิรตซ์

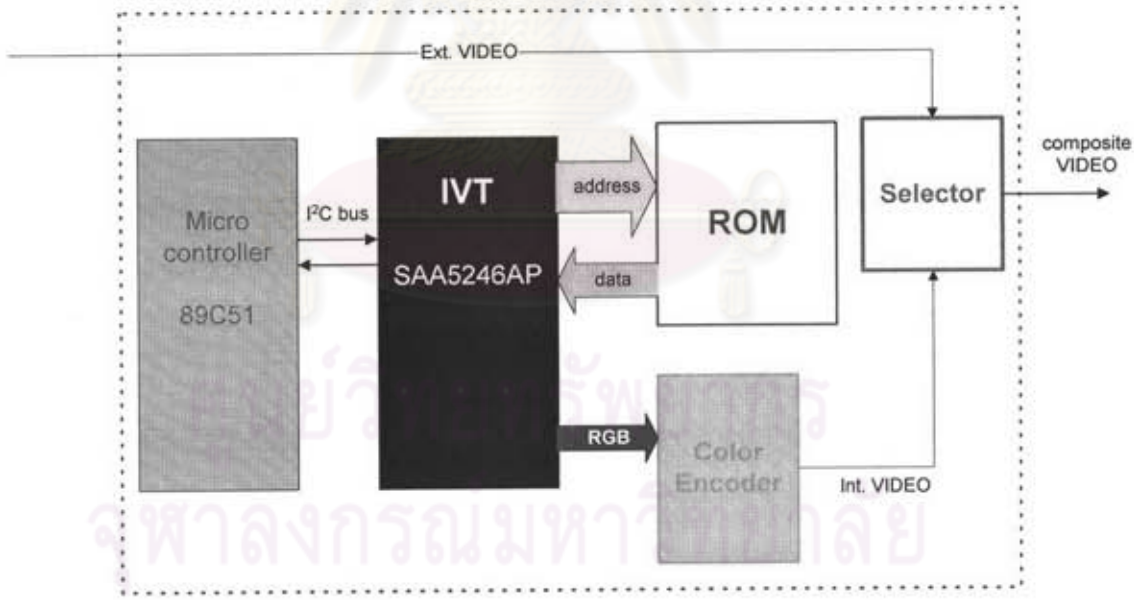
3.4.7 ภาคกำเนิดสัญญาณภาพ (Pattern Generator) [3]

เป็นวงจรส่วนหนึ่งที่ออกแบบสำรองไว้ใช้ในกรณีที่ระบบการส่งข้อมูลเทเลเท็กซต์ไม่มีแหล่งกำเนิดสัญญาณภาพจากภายนอกเครื่องแทรกข้อมูล ก็สามารถนำสัญญาณภาพจากภายในเครื่องแทรกเองไปใช้ได้ วงจรส่วนนี้ได้นำวงจรเครื่องถอดรหัสเทเลเท็กซต์ ที่พัฒนาจากห้องปฏิบัติการวิจัยระบบเชิงเลข ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย มาประยุกต์ใช้โดยการเปลี่ยนอุปกรณ์บางตัว และทำการแก้โปรแกรมของไมโครคอนโทรลเลอร์เสียใหม่ ก็สามารถสร้างสัญญาณภาพขึ้นได้ ซึ่งวงจรที่ได้เปลี่ยนแปลงแล้วมีการทำงานดังนี้ คือ

จากรูปที่ 3.9 จะประกอบด้วยส่วนต่าง ๆ ดังนี้

- ชิป IVT (Integrated Video Input Processor and Teletext) ใช้ไอซีสำเร็จเบอร์ SAA5246AP ของบริษัทฟิลิปส์ ซึ่งสามารถใช้ถอดรหัสและสร้างสัญญาณสีสำหรับแสดงภาพได้ แต่ในการนำมาใช้ของวงจรส่วนนี้จะใช้ชิป IVT อ่านข้อมูลจากหน่วยความจำรอมเพื่อนำมาสร้างสัญญาณสี RGB เพียงอย่างเดียว

- ชิป CPU ใช้ไมโครคอนโทรลเลอร์ตระกูล MCS-51 เบอร์ 89C51 ซึ่งมี EEPROM อยู่ภายในตัว เพื่อทำหน้าที่ควบคุมการทำงานของชิป IVT โดยการส่งข้อมูลให้กับชิป IVT ผ่านทางบัส I^2C



รูปที่ 3.9 แผนภาพบล็อกของภาคกำเนิดสัญญาณภาพ

- Color Encoder จะใช้ไอซีของบริษัทฟิลิปส์เบอร์ TEA2000 ทำหน้าที่เป็น PAL Encoder คือ นำสัญญาณ RGB และสัญญาณซิงก์รวม (composite sync) ที่ได้จากชิป IVT มาสร้างเป็นสัญญาณภาพรวม

- หน่วยความจำรอม จะใช้เก็บข้อมูลที่จะนำไปสร้างภาพ โดยชิป IVT จะอ่านข้อมูลแล้วนำไปสร้างเป็นสัญญาณ RGB ในการสร้างภาพหนึ่งหน้าจอโทรทัศน์จะใช้หน่วยความจำ 1,024 ไบต์ ในการออกแบบวงจรส่วนนี้ได้ใช้ EEPROM เบอร์ 2864 ซึ่งสามารถนำใช้เก็บข้อมูลได้ 8 หน้าจอภาพ และในการสร้างหน้าจอภาพนั้น ยังต้องใช้ตารางการถอดรหัสลักษณะข้อมูล (character data decoding) ของชิป IVT เพื่อให้ได้รูปตามที่ต้องการ

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย