

การพัฒนาเครื่องแทรกข้อมูลเทเลเท็กซ์โดยใช้วีเอชดีแอล



นายชาญณรงค์ อ่างทอง

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

ภาควิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย จุฬาลงกรณ์มหาวิทยาลัย

พ.ศ. 2539

ISBN 974-634-913-9

ลิขสิทธิ์ของบัณฑิตวิทยาลัย จุฬาลงกรณ์มหาวิทยาลัย

I 172 95683

DEVELOPMENT OF A TELETEXT INSERTER USING VHDL



Mr.Chanarong Angthong

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

A Thesis Submitted in Partial Fulfillment of the Requirements
for the Degree of Master of Engineering

Department of Electrical Engineering

Graduate School

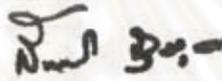
Chulalongkorn University

1996

ISBN 974-634-913-9

หัวข้อวิทยานิพนธ์ การพัฒนาเครื่องแทรกข้อมูลเทเลเท็กซ์โดยใช้วีเอชดีแอล
โดย นายชาญณรงค์ อ่างทอง
ภาควิชา วิศวกรรมไฟฟ้า
อาจารย์ที่ปรึกษา รองศาสตราจารย์ ดร.เอกชัย ลีลารัมย์

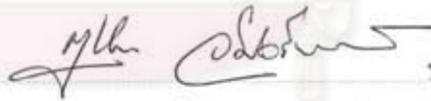
บัณฑิตวิทยาลัย จุฬาลงกรณ์มหาวิทยาลัย อนุมัติให้บัณฑิตวิทยาลัยฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิทยาศาสตรบัณฑิต



คณบดีบัณฑิตวิทยาลัย

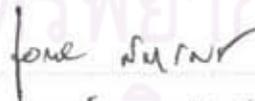
(รองศาสตราจารย์ ดร.ลันตี อุงสุวรรณ)

คณะกรรมการสอบวิทยานิพนธ์



ประธานกรรมการ

(รองศาสตราจารย์ กฤษดา วิชาวีรานนท์)



อาจารย์ที่ปรึกษา

(รองศาสตราจารย์ ดร.เอกชัย ลีลารัมย์)



กรรมการ

(รองศาสตราจารย์ ดร.ประสิทธิ์ ประพิณมงคลการ)



กรรมการ

(ดร. พันธุ์ศักดิ์ ศิริรัชตพงษ์)

พิมพ์ต้นฉบับบทคัดย่อวิทยานิพนธ์ภายในกรอบสี่เหลี่ยมนี้เพียงแผ่นเดียว

ชาญณรงค์ อ่างทอง : การพัฒนาเครื่องแทรกข้อมูลเทเลเท็กซ์โดยใช้วีเอชดีแอล

(DEVELOPMENT OF A TELETEXT INSERTER USING VHDL)

อ.ที่ปรึกษา : รศ.ดร. เอกชัย ลีลาวิเศษ, 99 หน้า. ISBN 974-634-913-9

วิทยานิพนธ์นี้เป็นการนำเสนอเครื่องต้นแบบของเครื่องแทรกข้อมูลเทเลเท็กซ์ เครื่องแทรกข้อมูลนี้จะทำงานร่วมกับเครื่องคอมพิวเตอร์ส่วนบุคคลเพื่อสร้างข้อมูลเทเลเท็กซ์แล้วส่งข้อมูลให้กับตัวเครื่องแทรกโดยผ่านทางพอร์ตอนุกรม ภายในเครื่องแทรกข้อมูลจะใช้ไมโครคอนโทรลเลอร์ในการจัดเก็บข้อมูลไปในหน่วยความจำแรม หน่วยความจำแรมสามารถทำการเก็บข้อมูลเทเลเท็กซ์ได้ 700 หน้า และข้อมูลเหล่านี้จะถูกชิฟต์ออกไปด้วยอัตราเร็ว 6.9375 เมกกะบิตต่อวินาที ด้วยชิปซีเรียลเทเลเท็กซ์เดต้าชิฟเตอร์ ซึ่งเป็นชิป FPGA ที่ออกแบบโดยใช้แบบจำลองภาษาวีเอชดีแอล สัญญาณที่ถูกชิฟต์ออกมาเป็นสัญญาณเชิงเลขที่จะนำไปแทรกลงในสัญญาณวิดีโอในช่วงของเส้นกวาดหรือเส้นสแกนที่ 7(320) ถึงเส้นที่ 22(335) โดยสามารถเลือกเส้นสแกนได้ เครื่องแทรกข้อมูลเทเลเท็กซ์นี้ยังมีแหล่งกำเนิดสัญญาณวิดีโอและหน่วยความจำรวมที่เก็บข้อมูลเทเลเท็กซ์ได้ 7 หน้าไว้ในเครื่องอีกด้วย เพื่อให้เครื่องยังสามารถทำงานได้ในกรณีที่ไม่มีเครื่องคอมพิวเตอร์ส่วนบุคคลและเครื่องวิดีโอ



ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

ภาควิชา วิศวกรรมไฟฟ้า
สาขาวิชา วิศวกรรมไฟฟ้า
ปีการศึกษา 2539

ลายมือชื่อนิสิต *ศุภมิตร อ่างทอง*
ลายมือชื่ออาจารย์ที่ปรึกษา *เอกชัย ลีลาวิเศษ*
ลายมือชื่ออาจารย์ที่ปรึกษาร่วม

** C615475 : MAJOR ELECTRICAL ENGINEERING
KEY WORD: Teletext/ Teletext Inserter/ FPGA/ VHDL

CHANARONG ANGTHONG : DEVELOPMENT OF A TELETEXT INSERTER USING
VHDL , THESIS ADVISOR : ASSO.PROF.EKACHAI LEELARASMEE, Ph.d. 99 pp.
ISBN 974-634-913-9

This thesis describes a prototype design of a teletext inserter. It is used in conjunction with a personal computer that compiles teletext data and delivers to the inserter through its serial port. Inside the teletext inserter, a microcontroller is used to manage the data in a bank of static RAM that can store up to 700 pages of teletext data. These data are read and shifted out at 6.9375 megabits per second by a serial teletext data shifter. The data shifter is an FPGA chip that is designed using VHDL modules. The shifted data constitutes a digital signal that can be inserted in a video signal at any selectable scan lines between 7(320) and 22(335). This teletext inserter has also a built-in video source and a ROM that already stores 7 pages of teletext data in order to maintain its functionality in the absence of the personal computer and the external video source.

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

ภาควิชา.....วิศวกรรมไฟฟ้า
สาขาวิชา.....วิศวกรรมไฟฟ้า
ปีการศึกษา.....2539

ลายมือชื่อนิสิต..... Chanarong Angthong.
ลายมือชื่ออาจารย์ที่ปรึกษา..... Assoc. Prof. Ekachai Leelarasamee
ลายมือชื่ออาจารย์ที่ปรึกษาร่วม.....

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้ได้สำเร็จลุล่วงไปได้ด้วยความช่วยเหลืออย่างดียิ่งของ รศ.ดร.เอกชัย ลีลา
รัศมี อาจารย์ที่ปรึกษาวิทยานิพนธ์ ซึ่งท่านได้ให้คำแนะนำและข้อคิดเห็นต่างๆ พร้อมจัดหาอุปกรณ์ที่
ใช้ในการวิจัยด้วยดีมาตลอด จึงขอขอบพระคุณมา ณ ที่นี้ด้วย

ขอขอบคุณห้องปฏิบัติการวิจัยระบบเชิงเลข (DSRL) ซึ่งเป็นสถานที่ทำการวิจัยตลอดระยะ
การศึกษา และขอขอบคุณเพื่อนที่น้องนิสิตห้องปฏิบัติการวิจัยระบบเชิงเลข และห้องปฏิบัติการวัด
คุมทางอุตสาหกรรมทุกท่าน ที่มีส่วนช่วยเหลือในการให้ข้อคิดเห็น คำแนะนำ และกำลังใจ แก่
ข้าพเจ้า ทุกท่าน ตลอดจนถึงเพื่อนเก่า และเพื่อนที่สนิทสนมที่คอยเป็นห่วงเป็นใยตลอดช่วงการ
ศึกษา

ท้ายนี้ ผู้วิจัยใคร่ขอกราบขอบพระคุณ บิดา-มารดา ซึ่งสนับสนุนในด้านการเงิน และให้กำลังใจ
แก่ผู้วิจัยเสมอมาจนสำเร็จการศึกษา

ชาญนรงค์ อ่างทอง

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

สารบัญ

	หน้า
บทคัดย่อภาษาไทย	ง
บทคัดย่อภาษาอังกฤษ	จ
กิตติกรรมประกาศ	ฉ
สารบัญภาพ	ญ
บทที่	
1. บทนำ	1
1.1 แนวเหตุผลในการทำวิทยานิพนธ์	1
1.2 วัตถุประสงค์	2
1.3 ขอบเขตงานวิจัย	2
1.4 ขั้นตอนการดำเนินงานวิจัย	2
1.5 ประโยชน์ที่ได้รับจากงานวิจัย	3
2. หลักการพื้นฐานที่เกี่ยวกับงานวิจัย	4
2.1 ระบบтелеเท็กซ์ต์	4
2.1.1 สัญญาณโทรทัศน์และสัญญาณтелеเท็กซ์ต์	5
2.1.2 โครงสร้างข้อมูลтелеเท็กซ์ต์	7
2.1.3 การเข้ารหัสแฮมมิง	8
2.1.4 การเข้ารหัสของข้อมูลтелеเท็กซ์ต์	9
2.1.5 ลักษณะข้อมูลทางพอร์ตอนุกรมกับเวลา	14
2.2 ภาษาวีเซซดีแอลเบื้องต้น	14
3. การออกแบบเครื่องแทรกข้อมูลтелеเท็กซ์ต์	18
3.1 การทำงานของระบบแทรกข้อมูลтелеเท็กซ์ต์	18

สารบัญ(ต่อ)

	หน้า
3.2 เครื่องคอมพิวเตอร์ส่วนบุคคล	19
3.3 เครื่องกำเนิดสัญญาณภาพ	19
3.4 เครื่องแทรกข้อมูลเทเลเท็กซ์ต์	19
3.4.1 ภาครับข้อมูล	20
3.4.2 ชิปปรีเรียลเทเลเท็กซ์ต์เดต้าชิฟเตอร์	24
3.4.3 หน่วยความจำ	24
3.4.4 ภาคกำเนิดความถี่	27
3.4.5 วงจรแยกซิงก์	27
3.4.6 ภาคขยายรวมสัญญาณ	27
3.4.7 ภาคกำเนิดสัญญาณภาพ	27
4 การออกแบบชิปปรีเรียลเทเลเท็กซ์ต์เดต้าชิฟเตอร์	30
4.1 เหตุผลในการใช้ชิป FPGA	30
4.2 หน้าที่และการทำงานของชิปปรีเรียลเทเลเท็กซ์ต์เดต้าชิฟเตอร์	30
4.3 การออกแบบชิปปรีเรียลเทเลเท็กซ์ต์เดต้าชิฟเตอร์	31
5 การพัฒนาซอฟต์แวร์เทเลเท็กซ์ต์เอดีเตอร์	42
5.1 การเลือกใช้ตัวแปลโปรแกรม	42
5.2 ขั้นตอนในการพัฒนาโปรแกรมเทเลเท็กซ์ต์เอดีเตอร์	43
5.3 การทำงานของโปรแกรมเทเลเท็กซ์ต์เอดีเตอร์	43
6. การทดสอบ	49
6.1 ทดสอบการทำงาน	49
6.2 ปัญหาในการทำงาน	51
7. สรุปและข้อเสนอแนะ	52
7.1 สรุป	52

สารบัญ(ต่อ)

	หน้า
7.2 ข้อเสนอแนะ	53
รายการอ้างอิง	55
ภาคผนวก	
ภาคผนวก ก	56
ภาคผนวก ข	60
ภาคผนวก ค	84
ภาคผนวก ง	95
ประวัติผู้เขียน	99



ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

สารบัญญภาพ

		หน้า
รูปที่ 2.1	ตัวอย่างหน้าจอภาพтелеเทึกซดที่รับได้จากสถานีโทรทัศน์กองทัพบกช่อง 5	4
รูปที่ 2.2	ระบบการส่งข้อมูลтелеเทึกซด	5
รูปที่ 2.3	การสแกนแบบสลับเส้นหรือแบบสอดแทรกระบบ ซีซีไออาร์	6
รูปที่ 2.4	สัญญาณภาพรวมในช่วงไรภาพแบบปกติและแบบที่มีข้อมูลтелеเทึกซด	7
รูปที่ 2.5	ลักษณะของสัญญาณภาพรวมที่มีข้อมูลтелеเทึกซดในหนึ่งเส้นสแกน	7
รูปที่ 2.6	โครงสร้างของข้อมูลтелеเทึกซด	7
รูปที่ 2.7	โครงสร้างของข้อมูลтелеเทึกซดแถวที่ 0 หรือ Page Header	8
รูปที่ 2.8	รูปแบบของการเข้ารหัส ก)พาริตีคี่ ข)แฮมมิง	9
รูปที่ 2.9	การตรวจสอบบิตของการเข้ารหัสแฮมมิง	10
รูปที่ 2.10	ตารางสรุปผลของการตรวจสอบบิต	10
รูปที่ 2.11	ตารางแสดงข้อมูลถอดรหัสของไอซี SAA5246AP	12
รูปที่ 2.12	การแบ่งการเข้ารหัสข้อมูลтелеเทึกซดหนึ่งหน้าออกเป็น ส่วน ๆ	13
รูปที่ 2.13	ลักษณะการส่งข้อมูลแบบอนุกรม 8 บิต ไม่มีพาริตี	14
รูปที่ 2.14	ตัวอย่างเครื่องมือที่เกี่ยวข้องกับวีเอชดีแอล	14
รูปที่ 2.15	ส่วนประกอบของภาษาวีเอชดีแอล	15
รูปที่ 2.16	วงจรเกิดที่ต้องการใช้ภาษาวีเอชดีแอลออกแบบ	16
รูปที่ 2.17	ภาษาวีเอชดีแอลที่ใช้ออกแบบวงจรเกิด	16
รูปที่ 2.18	วงจรและสัญญาณลักษณะของตัวอย่างที่สังเคราะห์ขึ้น	17
รูปที่ 3.1	ระบบของการแทรกข้อมูลтелеเทึกซด	18
รูปที่ 3.2	แผนภาพบล็อกของเครื่องแทรกข้อมูลтелеเทึกซด	20
รูปที่ 3.3	โครงสร้างข้อมูลтелеเทึกซดหนึ่งหน้าที่ส่งมาจากเครื่องคอมพิวเตอร์	21
รูปที่ 3.4	ความสัมพันธ์ระหว่างสัญญาณอินเตอร์รัพต์กับสัญญาณ CTS	22
รูปที่ 3.5	แผนภาพบล็อกของภาครับข้อมูลจากคอมพิวเตอร์ส่วนบุคคล	23
รูปที่ 3.6	แผนภาพสายงานของ MCS-51	23

สารบัญภาพ(ต่อ)

	หน้า	
รูปที่ 3.7	ตำแหน่งแอดเดรสที่ใช้เก็บข้อมูลเทเลเท็กซ์ต์	25
รูปที่ 3.8	ตารางแสดงแอดเดรสของหน่วยความจำรวม	26
รูปที่ 3.9	แผนภาพบล็อกของภาคกำเนิดสัญญาณภาพ	28
รูปที่ 4.1	อินพุตเอาต์พุตของชิปซีเรียลเทเลเท็กซ์ต์เดต้าชิฟเตอร์	31
รูปที่ 4.2	แผนภาพบล็อกภายในชิปซีเรียลเทเลเท็กซ์ต์เดต้าชิฟเตอร์	33
รูปที่ 4.3	ภาพสัญญาณของ DIV2	34
รูปที่ 4.4	แผนภาพการออกแบบ DIV2	34
รูปที่ 4.5	โปรแกรมภาษาวีเฮดดีแอลของบล็อก DIV2	35
รูปที่ 4.6	สัญญาณซิงก์รวมและซิงก์แนวตั้งจากวงจรแยกซิงก์	35
รูปที่ 4.7	ความสัมพันธ์ของสัญญาณที่ใช้ออกแบบ TMP_VERSYNC	36
รูปที่ 4.8	แผนภาพการออกแบบ TMP_VERSYNC	36
รูปที่ 4.9	โปรแกรมภาษาวีเฮดดีแอลของบล็อก TMP_VERSYNC	37
รูปที่ 4.10	แผนภาพเวลาของ PISO	38
รูปที่ 4.11	แผนภาพการออกแบบ PISO	39
รูปที่ 5.1	ลักษณะของโปรแกรมเทเลเท็กซ์ต์เอดิเตอร์	43
รูปที่ 5.2	เมนูย่อยของเมนู Open	44
รูปที่ 5.3	เมนูย่อยของเมนู Save	45
รูปที่ 5.4	ตัวอย่างเมนู Send	46
รูปที่ 5.5	ตัวอย่างการป้อนข้อมูลส่วน Data Editor	47
รูปที่ 5.6	ตัวอย่างการป้อนข้อมูลส่วน PSLICE Editor	48
รูปที่ 6.1	สัญญาณภาพรวมที่แทรกข้อมูลเทเลเท็กซ์ต์	49
รูปที่ 6.2	การสร้างข้อมูลบนโปรแกรมเทเลเท็กซ์ต์เอดิเตอร์	50
รูปที่ 6.3	หน้าจอโทรทัศน์ TANIN ที่รับข้อมูลเทเลเท็กซ์ต์หน้า 109	50
รูปที่ 6.4	หน้าจอของเครื่อง Video & Teletext Analyzer ที่สามารถรับข้อมูลเทเลเท็กซ์ต์จากการทดสอบได้	51
รูปที่ 6.5	ตัวอย่างการใช้วีเฮดดีแอลที่ไม่สนับสนุนการสังเคราะห์	51