

โปรแกรมจำลองซีพียู 8 บิตทั่วไป



นางสาว มธุรส ชื่นยง

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

ภาควิชาวิศวกรรมไฟฟ้า

บัณฑิตวิทยาลัย จุฬาลงกรณ์มหาวิทยาลัย


พ.ศ. 2537

ISBN 974-584-699-6

ลิขสิทธิ์ของบัณฑิตวิทยาลัย จุฬาลงกรณ์มหาวิทยาลัย

I 15228 293

GENERIC 8 BIT CPU SIMULATOR



Miss Maturose Chuenyong

A Thesis Submitted in Partial Fulfillment of the Requirements
for the Degree of Master of Engineering
Department of Electrical Engineering
Graduate School
Chulalongkorn University


1994

ISBN 974-584-699-6


หัวข้อวิทยานิพนธ์ โปรแกรมจำลองซีพียู 8 บิตทั่วไป
โดย นางสาว มธุรส ชื่นยง
ภาควิชา วิศวกรรมไฟฟ้า
อาจารย์ที่ปรึกษา รองศาสตราจารย์ ดร. สุรียัน ติษยาธิตม

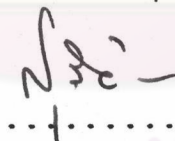


บัณฑิตวิทยาลัย จุฬาลงกรณ์มหาวิทยาลัย อนุมัติให้วิทยานิพนธ์ฉบับนี้ เป็นส่วน
หนึ่งของการศึกษาตามหลักสูตรปริญญาวิทยาศาสตรบัณฑิต

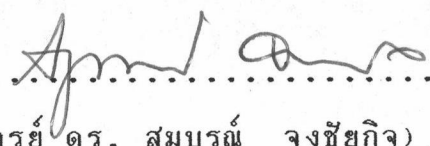

..... คณบดีบัณฑิตวิทยาลัย
(ศาสตราจารย์ ดร. ถาวร วัชรราษฎร์)

คณะกรรมการสอบวิทยานิพนธ์


..... ประธานกรรมการ
(รองศาสตราจารย์ กฤษดา วิศวกรรม)


..... อาจารย์ที่ปรึกษา
(รองศาสตราจารย์ ดร. สุรียัน ติษยาธิตม)


..... กรรมการ
(รองศาสตราจารย์ ดร. เอกชัย ลีลาวัศม์)


..... กรรมการ
(อาจารย์ ดร. สมบูรณ์ จงชัยกิจ)



พิมพ์ต้นฉบับบทคัดย่อวิทยานิพนธ์ภายในกรอบสี่เหลี่ยมนี้เพียงแผ่นเดียว

ผู้ประพันธ์ : โปรแกรมจำลองซีพียู 8 บิตทั่วไป (GENERIC 8-BIT CPU SIMULATOR)
อ.ที่ปรึกษา : รศ.ดร.สุรียัน ติษยาธิคม, 232 หน้า. ISBN 974-584-699-6

วิทยานิพนธ์นี้ เสนอการออกแบบโปรแกรมจำลองการทำงานของซีพียู 8 บิตแบบทั่วไปที่ใช้กับเครื่องไมโครคอมพิวเตอร์

ความหมายของแบบทั่วไป คือ โปรแกรมมีขีดความสามารถที่จะจำลองซีพียู 8 บิตแบบใดก็ได้จากการป้อนข้อมูลจำเพาะของซีพียูให้กับโปรแกรม โปรแกรมจำลองซีพียูนี้ ทำการจำลองการทำงานตามข้อมูลที่ป้อนให้ และ แสดงการทำงานของซีพียูโดยการแสดงผล ข้อมูลภายในรีจิสเตอร์ แฟล็ก และหน่วยความจำ นอกจากนี้จะจำลองการทำงานของส่วนประกอบของซีพียูแล้ว โปรแกรมยังสามารถแปลภาษาแอสเซมบลีที่มีรูปแบบขึ้นกับซีพียูที่จำลองด้วย ผู้ใช้ ศึกษา หรือ ทดสอบการทำงานของซีพียูที่จำลองขึ้น โดยเขียนคำสั่งแอสเซมบลีสั่งงานซีพียู โปรแกรมจะแปลคำสั่งแอสเซมบลี และจำลองการทำงานให้ตามคำสั่ง

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

ภาควิชา วิศวกรรมไฟฟ้า
สาขาวิชา วิศวกรรมไฟฟ้า
ปีการศึกษา 2536

ลายมือชื่อนิติ *Apr 2006*
ลายมือชื่ออาจารย์ที่ปรึกษา *Nice*
ลายมือชื่ออาจารย์ที่ปรึกษาร่วม *1*



##C215422 : MAJOR ELECTRICAL ENGINEERING

KEY WORD: CPU / GENERIC / SIMULATOR / ASSEMBLER

MATUROSE CHUENYONG : GENERIC 8-BIT CPU SIMULATOR

THESIS ADVISOR : ASSO. PROF. SURIYAN TISHYADHIGAMA, Ph.D.

232 pp. ISBN 974-584-699-6

This thesis presents a design of a generic 8-bit CPU simulator running on an IBM-PC compatible microcomputer.

The generic CPU simulator can emulate any typical 8-bit CPU by supplying specific CPU data. By using such data, the generic CPU simulator will operate as a specific CPU; and will show the results of operations through displayed areas for Registers, Flags, and Memories. Apart from emulating the functions of specific CPU, the generic CPU simulator can interpret Assembly Language of specific emulated CPU. To study or test the emulated CPU, the user writes an assembly program and submits the program for execution. The generic CPU simulator will interpret the assembly instructions and execute the instructions accordingly.

ศูนย์วิทยพัทยากร
จุฬาลงกรณ์มหาวิทยาลัย

ภาควิชา.....วิศวกรรมไฟฟ้า.....

สาขาวิชา.....วิศวกรรมไฟฟ้า.....

ปีการศึกษา.....2536.....

ลายมือชื่อนิสิต.....*สุร ๐๒๐.*.....

ลายมือชื่ออาจารย์ที่ปรึกษา.....*น.ส.*.....

ลายมือชื่ออาจารย์ที่ปรึกษาร่วม.....*1*.....



กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงได้ด้วยความช่วยเหลืออย่างดีของท่านรองศาสตราจารย์ ดร. สุรียัน ติษยาธิคม อาจารย์ที่ปรึกษาวิทยานิพนธ์ ซึ่งท่านได้กรุณาแนะแนวทางในการวิจัย

ขอขอบคุณ บิดา-มารดา ผู้เป็นครูคนแรก เป็นผู้ให้สติ-ปัญญา และเป็นผู้ส่งเสริมการศึกษาแก่บุตรเสมอมา

ขอบคุณ คุณสุนิตย์ ทาทอง คุณอรทิศา สุขเจริญกุล คุณนพดล วิบุโร คุณสมาน ธนุแสน ผู้ช่วยเหลือในการจัดทำวิทยานิพนธ์ คุณศิริพล สุวรรณโรจน์ ผู้ช่วยเหลือในการให้ข้อมูล และคุณสนธิ แสงแก้ว ผู้สนับสนุนด้านสถานที่และอุปกรณ์ในการทำต้นฉบับ

ท้ายนี้ขอขอบคุณผู้ใกล้ชิดทุกท่านที่ให้กำลังใจจนทำงานสำเร็จ

ศูนย์วิทยพัชร์พยากร
จุฬาลงกรณ์มหาวิทยาลัย

สารบัญ



	หน้า
บทคัดย่อภาษาไทย	๗
บทคัดย่อภาษาอังกฤษ	๘
กิตติกรรมประกาศ.....	๙
สารบัญภาพ	๑๑
บทที่	
1. บทนำ.....	1
ความเป็นมาและความสำคัญของปัญหา.....	1
งานวิจัยที่เกี่ยวข้อง.....	3
วัตถุประสงค์และขอบเขตของวิทยานิพนธ์.....	4
ขั้นตอนการดำเนินงานวิจัย.....	5
ประโยชน์ที่จะได้รับจากงานวิจัย.....	6
2. สถาปัตยกรรมซีพียู 8 บิต	8
สถาปัตยกรรมทางฮาร์ดแวร์.....	8
โครงสร้างของซีพียู 8 บิต.....	8
การทำงานของซีพียู 8 บิต.....	11
รีจิสเตอร์.....	12
สถาปัตยกรรมทางซอฟต์แวร์.....	13
รูปแบบคำสั่งของซีพียู.....	13
วิธีแอดเดรสซิง	14
ประเภทของคำสั่งซีพียู.....	19
ผลของคำสั่งต่อแฟล็ก.....	21
ชุดคำสั่งของซีพียู.....	21
3. การวิเคราะห์ปัญหา	22
วัตถุประสงค์ของการวิเคราะห์ปัญหา	22

สารบัญ (ต่อ)

บทที่	หน้า
ปัญหาเกี่ยวกับซีพียู	22
ปัญหาเกี่ยวกับรีจิสเตอร์	22
ปัญหาเกี่ยวกับคำสั่ง	23
ปัญหาเกี่ยวกับแอดเดรสซิงโหมด	24
ปัญหาเกี่ยวกับแอสเซมเบลอร์	26
4. การออกแบบ	28
การออกแบบ Generic Register	29
การออกแบบ Generic Addressing Modes	29
การออกแบบ Generic Instruction Set	29
การออกแบบ Generic Assembler	30
5. การวางโครงสร้างของงาน	32
Simulator Editor	33
CPU Simulator	34
โครงสร้างแบบ Generic	35
Generic Instruction Set and Addressing Modes ...	36
Generic Assembler	36
Simulator	37
6. โปรแกรมจำลองซีพียู 8 บิตทั่วไป	38
คุณสมบัติของโปรแกรม	38
ขั้นตอนการใช้งาน	39
การป้อนข้อมูลซีพียู	42
การกำหนดรีจิสเตอร์	42
การกำหนดข้อมูลเกี่ยวกับการทำงานของแอสเซมเบลอร์ ..	45
การกำหนดชุดคำสั่ง	51
การใช้โปรแกรมจำลองการทำงานซีพียู	60
โครงสร้างข้อมูล	67

สารบัญ (ต่อ)

บทที่	หน้า
โครงสร้างข้อมูลรีจิสเตอร์.....	67
โครงสร้างข้อมูลแฟล็ก.....	69
โครงสร้างข้อมูลคำสั่ง.....	70
หลักการทำงานของโปรแกรม.....	72
ส่วนจำลองหน่วยความจำและอุปกรณ์.....	73
ส่วนจำลองซีพียูภายใน.....	73
ส่วนจำลองรีจิสเตอร์และแฟล็กภายนอก.....	74
แอสเซมเบลอร์.....	75
ส่วนควบคุมการทำงานของซีพียูและเอนกซีควิต์คำสั่ง.....	82
ส่วนติดต่อกับผู้ใช้งาน.....	84
7. การทดสอบการทำงานของโปรแกรม.....	86
การจำลองซีพียู 6502.....	86
การป้อนข้อมูลซีพียู 6502.....	86
การจำลองการทำงานของซีพียู 6502.....	91
การจำลองซีพียู 6800.....	96
การป้อนข้อมูลซีพียู 6800.....	96
การจำลองการทำงานของซีพียู 6800.....	101
ผลการทดสอบการทำงาน.....	106
8. สรุปผลการวิจัยและข้อเสนอแนะ.....	107
การประเมินงานวิจัย.....	107
สาระของงานวิจัย.....	108
ปัญหาและอุปสรรค.....	110
ข้อเสนอแนะ.....	111
สรุป.....	111
รายการอ้างอิง.....	112

สารบัญภาพ

รูปที่...	หน้า
1.1 การศึกษาภาษาแอสเซมบลีจากซีพียูจริง	1
1.2 Specific CPU Simulator	2
1.3 Generic CPU Simulator	5
2.1 แผนภูมิซีพียู.....	9
2.2 ไชเคลพื้นฐานของการทำงานของไมโครโปรเซสเซอร์.....	11
2.3 Complete Instruction Format.....	14
2.4 One-Address Instruction Format.....	14
2.5 Direct Addressing	16
2.6 Indirect Addressing	16
2.7 Indexed Addressing	17
2.8 Immediate Addressing.....	17
2.9 Relative Addressing	18
2.10 Register-Indirect Addressing	19
3.1 ตัวอย่างรีจิสเตอร์ของซีพียู 8 บิต	23
3.2 รูปแบบคำสั่งของซีพียู 8 บิต.....	24
3.3 ตัวอย่าง Addressing Modes ของซีพียู 8 บิต.....	27
6.1 การกำหนดข้อมูลจำเพาะของซีพียู.....	40
6.2 การใช้งานโปรแกรม SIMMAIN ในการจำลองการทำงานของซีพียู.....	41
6.3 จอภาพแสดงเมนูของโปรแกรม SIMEDIT.....	42
6.4 จอภาพแสดงการกำหนดรีจิสเตอร์ 8 บิต.....	43
6.5 จอภาพแสดงการกำหนดรีจิสเตอร์ 16 บิต	44
6.6 จอภาพแสดงการกำหนดแฟล็ก.....	45
6.7 จอภาพแสดงการกำหนดข้อมูลในการทำงานของแอสเซมเบลอร์.....	48
6.8 จอภาพแสดงการกำหนดการทำงานของแอสเซมเบลอร์ในการค้นหา แอดเดรสซิงโหมด	50
6.9 ชุดคำสั่ง generic ของโปรแกรมจำลองซีพียู 8 บิตทั่วไป.....	54-56

สารบัญภาพ (ต่อ)

รูปที่ ...	หน้า
6.10 จอภาพแสดงการกำหนดคำสั่ง.....	59
6.11 จอภาพแสดงการใช้คำสั่ง Help.....	60
6.12 จอภาพแสดงการใช้คำสั่ง Change Register.....	61
6.13 จอภาพแสดงการใช้คำสั่ง Dump Memory.....	62
6.14 จอภาพแสดงการใช้คำสั่ง Fill Memory.....	63
6.15 จอภาพแสดงการใช้คำสั่ง Assemble.....	64
6.16 จอภาพแสดงการใช้คำสั่ง Load.....	65
6.17 จอภาพแสดงการใช้คำสั่ง Run.....	66
6.18 โครงสร้างข้อมูลรีจิสเตอร์.....	67
6.19 โครงสร้างข้อมูลรีจิสเตอร์ 8 บิต.....	68
6.20 โครงสร้างข้อมูลรีจิสเตอร์ 16 บิต.....	68
6.21 โครงสร้างข้อมูลแฟล็ก.....	69
6.22 โครงสร้างข้อมูลคำสั่ง.....	72
6.23 การจำลองหน่วยความจำและอุปกรณ์.....	73
6.24 รูปเปรียบเทียบแสดงการจำลอง Generic CPU.....	74
6.25 แสดงความสัมพันธ์ระหว่าง Generic CPU และรีจิสเตอร์กับแฟล็กภายนอก.....	75
6.26 แสดงความสัมพันธ์ระหว่าง แอสเซมเบลอร์ทั่วไป กับแอสเซมเบลอร์ที่ออกแบบ.....	76
6.27 การทำงานของแอสเซมเบลอร์ทั่วไป.....	77
6.28 การวิเคราะห์โหมตสำหรับคำสั่งไม่มีโอเปอเรนด์.....	78
6.29 การวิเคราะห์โหมตสำหรับหนึ่งโอเปอเรนด์.....	79
6.30 การวิเคราะห์โหมตสำหรับสองโอเปอเรนด์.....	80
6.31 การวิเคราะห์โหมตจากโอเปอเรนด์.....	81
6.32 การทำงานตาม Execution Table.....	82
6.33 การเอ็กซีกิวต์ Generic Instruction Program.....	83
6.34 เปรียบเทียบการทำงานของ Generic CPU Simulator.....	84

สารบัญภาพ (ต่อ)

รูปที่ ...	หน้า
7.1 การป้อนข้อมูลรีจิสเตอร์ของซีพียู 6502	86
7.2 การป้อนข้อมูลแฟล็กของซีพียู 6502	87
7.3 การป้อนข้อมูลการทำงานของแอสเซมเบลอร์ของซีพียู 6502.....	87
7.4 การป้อนข้อมูลสัญลักษณ์แอดเดรสซิงโหมดในภาษาแอสเซมบลีของซีพียู 6502	88
7.5 ตัวอย่างการป้อนข้อมูลคำสั่งของซีพียู 6502.....	89-90
7.6 การทดสอบการจำลองซีพียู 6502 ด้วยคำสั่ง Register.....	91
7.7 การทดสอบการจำลองซีพียู 6502 ด้วยคำสั่ง Assemble.....	92
7.8 การทดสอบการจำลองซีพียู 6502 ด้วยคำสั่ง Trace.....	93
7.9 การทดสอบการจำลองซีพียู 6502 ด้วยคำสั่ง Load and Assemble.....	94
7.10 การทดสอบการจำลองซีพียู 6502 ด้วยคำสั่ง Run.....	95
7.11 การป้อนข้อมูลรีจิสเตอร์ 8 บิตของซีพียู 6800	96
7.12 การป้อนข้อมูลรีจิสเตอร์ 16 บิตของซีพียู 6800	97
7.13 การป้อนข้อมูลแฟล็กของซีพียู 6800.....	97
7.14 การป้อนข้อมูลการทำงานของแอสเซมเบลอร์ของซีพียู 6800.....	98
7.15 การป้อนข้อมูลสัญลักษณ์แอดเดรสซิงโหมดในภาษาแอสเซมบลีของซีพียู 6800	99
7.16 ตัวอย่างการป้อนข้อมูลคำสั่งของซีพียู 6800	100
7.17 การทดสอบการจำลองซีพียู 6800 ด้วยคำสั่ง Register.....	101
7.18 การทดสอบการจำลองซีพียู 6800 ด้วยคำสั่ง Assemble.....	102
7.19 การทดสอบการจำลองซีพียู 6800 ด้วยคำสั่ง Trace.....	103
7.20 การทดสอบการจำลองซีพียู 6800 ด้วยคำสั่ง Load and Assemble.....	104
7.21 การทดสอบการจำลองซีพียู 6800 ด้วยคำสั่ง Run.....	105