

## บทที่ ๔

### การสร้างและทดลองส่วนความจำแบบ CMOS

การสร้าง กระทำหลังจากการออกแบบ โดยใช้แผ่นปริ้นท์บอร์ด โมดูลสำเร็จของ บริษัท DOUGLAS-ELECTRONIC INC. 32-DE-8. ซึ่งสามารถต่อกับ Connector เพื่อ interface กับสัญญาณ OMIBUS และใช้กับเครื่อง PDP-8/E เนื่องจากโมดูลอยู่ในชั้นทดลอง และขนาดแผ่นโมดูลจำกัด ไม่สามารถจะสร้างประกอบส่วนความจำขนาด 12/4096 bit-words ตามที่ได้ออกแบบไว้ จึงสร้างประกอบเพียง 12/1024 bit-words โดยที่สัญญาณควบคุมส่วนความจำนี้คงเหมือนเดิม เพียงแต่ตัดเอาส่วนความจำ และสัญญาณควบคุมออกบางส่วน และในการออกแบบ ตามวงจรรูปใหญ่ ได้ออกแบบเพื่อขยายส่วนความจำได้เต็มที่ถึง 32K words จึงไม่มีปัญหา ถ้าหากผลการทดลองโมดูลที่สร้างขึ้นได้ผล

#### การสร้าง

ใช้อุปกรณ์ตาม part List รูปที่ ๓๘ และวางผังแบบตามรูปที่ ๓๘ การต่อสายระหว่างอุปกรณ์ทั้งหมดใช้ wire wrap เนื่องจากสามารถเปลี่ยนแปลงแก้ไขได้ง่ายขณะทดสอบวงจร

#### การทดลอง

##### ก. ทดลองการทำงานอิสระ

##### ๑. การทดลองวงจรแหล่งจ่ายไฟสำรอง และวงจร Power fail

##### ก) เครื่องมือที่ใช้

๑) Oscilloscope TEKTRONIX 475

๒) Multimeter DEITHLEY 160 B DIGITAL MULTIMETER

๓) LINEAR IC TESTTER 1234 Electro Scientific Industries

ข) ผลการทดลอง แสดงดังผลการทดลองที่ ๑-๔ โดยเลือกผลการทดลองที่ ๒ นำไปใช้งาน เมื่อพิจารณาถึงกระแสการชาร์จ (I CH) แล้วจะเห็นว่าผลการทดลองทั้งหมด กระแสการชาร์จประจุแก่ Ni-Cd นั้น ใกล้เคียงกันหมด คือ ประมาณ ๒๔ ถึง ๒๕ mA แต่ กระแสการดิสชาร์จเมื่อปิดเครื่อง ต่างกัน จะเห็นว่าผลการทดลองที่ ๒ นี้ กระแสการดิสชาร์จ มีค่า  $56.2 \mu A$  เพื่อไปเลี้ยงแก่ T4 ผ่าน R35 ดังนั้นกระแสนี้เป็นกระแสน้อย และเหมาะสมที่ทำให้ T4 ทำงานได้ เพื่อส่งสัญญาณ POWER FAIL L ไปยังวงจร Interface Control Logic

การเก็บรักษาข้อมูล ในส่วนความจำแบบ CMOS นี้ กระแสที่จะจ่ายให้แก่ส่วน ความจำส่วนนี้วิเคราะห์ได้ดังนี้

เมื่อขนาดส่วนความจำ 12/4096 bit-words ที่อุณหภูมิ  $25^{\circ}C$  ตาม Specification ของ CMOS IM 6508 IJE ภาคผนวก ข. กระแสจ่ายไปเลี้ยง CMOS แต่ละตัวใช้  $10 \mu A$  เมื่อใช้ ๔๘ ตัว จะใช้กระแสทั้งหมด

$$48 \times 10 \mu A = 480 \mu A$$

ขณะเดียวกัน Ni-Cd ต้องจ่ายไฟไปเลี้ยงวงจร Power Fail ดังวิเคราะห์ มาจากข้างบนแล้ว คือประมาณ  $56.2 \mu A$

ดังนั้น จะต้องจ่ายกระแสทั้งหมด

$$= 480 \mu A + 56.2 \mu A$$

$$= 536.2 \mu A$$

แต่ถ้าหากว่า Ni-Cd นี้สามารถจะชาร์จกระแสได้เต็มที่ 500 mAh และ ได้ Voltage 3.8 Volts ตามกำหนด

ดังนั้น แหล่งจ่ายไฟนี้สามารถจะเก็บรักษาข้อมูลเอาไว้ได้เป็นเวลา

$$= \frac{500,000}{536.2}$$

$$= 932.48787 \text{ Hours}$$

$$= 38.853661 \text{ วัน}$$

และจากการทดลองสร้างขนาดส่วนความจำ 12/1024 bit-words นี้  
แหล่งจ่ายไฟ สามารถเก็บรักษาข้อมูลเอาไว้ได้ 118.23685 วัน หรือประมาณ ๓ เดือน

๒. การทดลองวงจร Field Select

ก. เครื่องมือที่ใช้

- ๑) Oscilloscope TEKTRONIX 475
- ๒) Multimeter KEITHLEY 160 B DIGITAL MULTIMETER
- ๓) IC Tester IC FUNCTIONAL TESTER 1248 Electro Scientific Industries
- ๔) Logic Board Elite 2 Circuit Design Test System

ข. ผลการทดลอง ที่อุณหภูมิ 25°C ได้ผลตามตารางที่ ๓ ทุกประการ

๓. การทดลองวงจร Interface Control Logic

ก) เครื่องมือที่ใช้ เหมือนการทดลองวงจร Field Select

ข) ผลการทดลอง ที่อุณหภูมิ 25°C ได้ผลตามตารางที่ ๒ ทุกประการ

๔. การทดลองหน่วยความจำแบบ CMOS

ก) เครื่องมือที่ใช้ เหมือนการทดลองวงจร Field Select

ข) ผลการทดลอง ที่อุณหภูมิ 25°C ทำการทดลองได้เฉพาะวัตรระดับ

สัญญาณอยู่ในย่านเดียวกับคุณสมบัติ DC ของ CMOS IM 6508 IJE แต่ คุณสมบัติ AC ไม่สามารถจะวัดจากการทดลองอิสระนี้ได้

๕. การทดลองกับเครื่องคอมพิวเตอร์ PDP-8/E

๑. เครื่องมือที่ใช้

ก) เครื่องคอมพิวเตอร์ PDP-8/E

ข) Logic Analyzer LA 501 TEKTRONIX TM 515

ค) Oscilloscope (1) TEKTRONIX 475

(2) TEKTRONIX 214 Storage Oscilloscope

๒. วิธีการทดลอง เสียบแผ่นโมดูลที่ออกแบบ เข้ากับ Connector ของ เครื่องคอมพิวเตอร์ เมื่อเปิดสวิทช์เครื่องคอมพิวเตอร์ แผ่นโมดูลจะได้รับสัญญาณที่ต้องการ จาก โอมนิบัส และอีกส่วนหนึ่งได้จากแผ่นโมดูล วงจรสร้างสัญญาณเวลา

ก) การทดลองจาก ฟรอนพาแนล

๑) โหลด สวิทช์รีจิสเตอร์ ๖ ถึง ๘ ด้วย คีย์ EXT. ADDR โดย Set ส่วนความจำไว้ฟีลด์ ๖

๒) โหลด Address 0000 จากสวิทช์รีจิสเตอร์ด้วย คีย์ ADDR LOAD.

๓) โหลดข้อมูลของคำสั่ง TAD (1050) ที่สวิทช์รีจิสเตอร์ เข้าไป เก็บในส่วนความจำ CMOS ด้วย คีย์ DEP

๔) ทำการอ่านข้อมูลจาก Address 0000 ออกมาที่ MB รีจิสเตอร์ ด้วย คีย์ EXAM.

ข) การทดลอง RUN ด้วยโปรแกรม

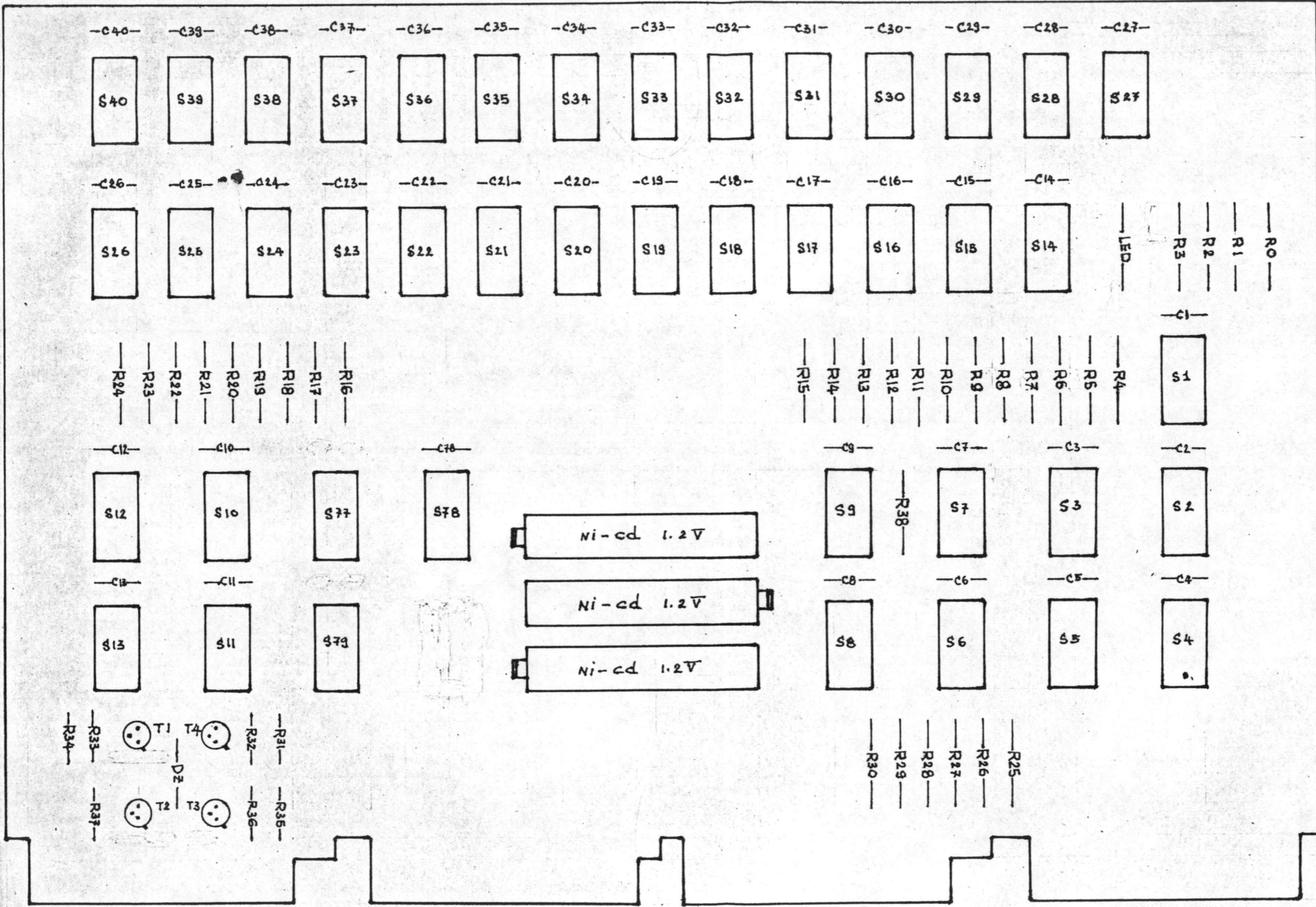
จากการทดลองข้อ ก. ปรากฏว่า การนำข้อมูลเข้าเก็บในส่วนความจำ ได้ผล ดังนั้น จึงทำการเอาโปรแกรม เข้าเก็บในส่วนความจำด้วยภาษาเครื่อง ฟรอนพาแนล ด้วยโปรแกรมตรวจสอบการทำงาน เป็นโปรแกรม test Light Pattern ซึ่งเป็นส่วนหนึ่งของ Operating System ของเครื่อง PDP8/E โดยตรวจสอบไฟที่ Accumulator display ผลการทดลองเครื่องสามารถทำงานได้ถูกต้อง

ส่วนความจำนี้ไม่สามารถจะ test ด้วย Diagnostic PDP-8/E Extended Memory Address test และ PDP-8/E Extended Memory Data & Checker board test ได้ เนื่องจากส่วนความจำมีขนาดเพียง 12/1024 bits-words เท่านั้น ถ้าจะ Test ด้วย Diagnostic นี้ จะต้องสร้างส่วนความจำขนาด 4K word ดู Abstract ในภาคผนวก จ.





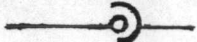





PART LIST		
QTY.	REF DESIGNATION	DESCRIPTION
3	R0, R1, R2	RES. 330Ω 1/8 W 5%
19	R3, R8, R9, R10, R11, R12, R13, R14, R15, R16, R17, R18, R19, R20, R21, R22, R23, R24, R38	RES. 470Ω 1/8 W 5%
8	R4, R5, R6, R25, R26, R27, R28, R29	RES. 10KΩ 1/8 W 5%
1	R7	RES. 680Ω 1/8 W 5%
3	R30, R33, R34	RES. 220Ω 1/8 W 5%
1	R31	RES. 39Ω 1/8 W 5%
1	R32	RES. 1KΩ 1/8 W 5%
1	R35	RES. 56KΩ 1/8 W 5%
1	R36	RES. 47Ω 2 W 10%
1	R37	RES. 47Ω 1/4 W 5%
77	C1, C2, C3, C4, C5, C6, C7, C8, C9, C10, C11, C12, C13, C14, C15, C16, C17, C18, C19, C20, C21, C22, C23, C24, C25, C26, C27, C28, C29, C30, C31, C32, C33, C34, C35, C36, C37, C38, C39, C40, C41, C42, C43, ————— C77	CAPACITOR 0.01μF 25V
1	T1	TR. 2N3638
1	T2	TR. JAN.2N2222
1	T3	TR. JAN.2N2222
1	S1	IC DEC 384
1	S2	IC DEC 7486
2	S3, S10	IC DEC 7440, -74H40
9	S4, S15, S17, S19, S21, S23, S25, S27, S28	IC SN 74LS04
1	S5	IC SN 7475
1	S6	IC DEC8251
1	S7	IC SN 74LS74
1	S8	IC SN 74LS20
2	S9, S14	IC SN7408
1	S12	IC SN7400
1	S11	IC SN74194
1	S13	IC SN7401
3	S16, S20, S24	IC SN74125
3	S18, S22, S26	IC DEC8881
48	S29, S30, ————— S76	IC IM6508 1JE
1	DZ ( ZENER )	DIODE 1N748
3	Ni - Cd	BATTERY 1.2 V
1	S78	IC SN7417

รูปที่ ๓๘ แสดง PART LIST ของส่วนความจำแบบ CMOS

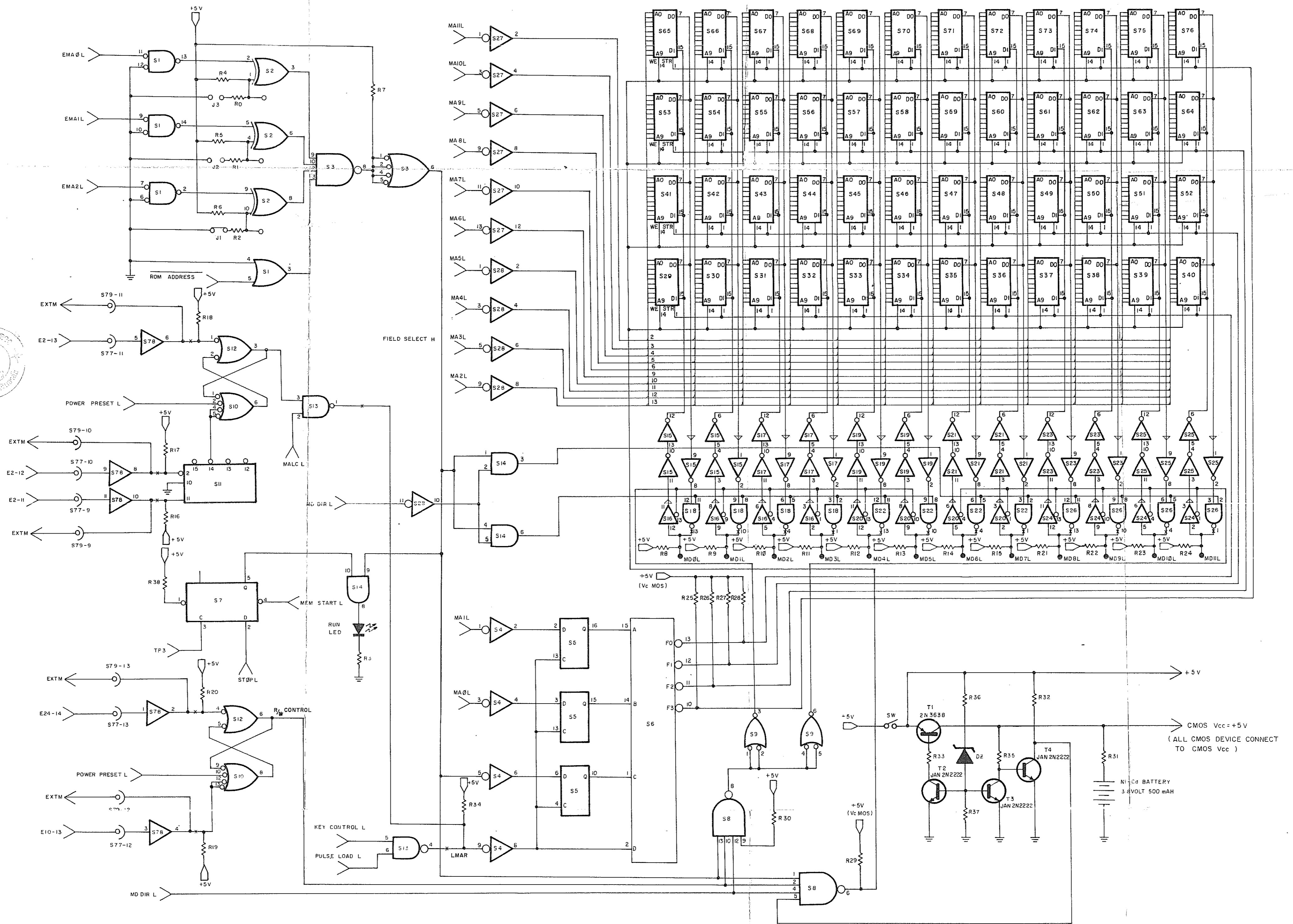
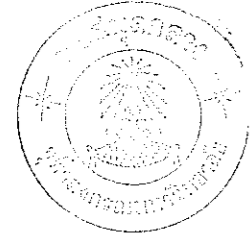


รูปที่ ๓๔ แสดงผังการวางอุปกรณ์บนแผ่นไมโคร

หมายเหตุ

	Tristate device
	Power Supply
	Connector point
	Open Collector
	From
	To
	Jumper
	Bidirectional Bus





TOLERANCES UNLESS OTHERWISE SPECIFIED	DRN	DATE	OFFICE OF THE ATOMIC ENERGY FOR PEACE ELECTRONIC INSTRUMENTATION DIVISION BANGKOK THAILAND
RESISTORS : 10 %	CHK	DATE	
CAPACITORS : 20 %	APP	DATE	
FRACTIONS :	CLASSIFICATION		TITLE
DECIMALS :	MAT'L	MODEL OR PART NO.	<b>PDP-8/E 4K-WORDS CMOS MEMORY MODULE</b>
ANGLES :	FINISH	CODE NO.	
MACHINED SURFACE			SCALE NOT TO SCALE DWG NO.
THIS DESIGN AND PRINT MUST NOT BE USED OR REPRODUCED IN WHOLE OR IN PART WITHOUT THE WRITTEN PERMISSION OF THE OFFICE OF THE ATOMIC ENERGY FOR PEACE			ISSUE NO.   SHT NO.

เมื่อกำหนด R33 = 220  $\Omega$   
 R37 = 47  $\Omega$   
 R36 = 4.7  $\Omega$   
 R35 = 15 k $\Omega$   
 R32 = 1 k $\Omega$   
 R31 = 71  $\Omega$   
 Ni-Cd = 3.7 Volts



Vec	Iz	Vz	Vblas T2, T3	Vcmos	VpF	Vbias I4	Idis	IcH
Volts	mA	Volts	Volts	Volts	Volts	Volt	mA	mA
5.0	20.0	3.9	0.73	4.93	4.99	0.01	-	24.8
4.8	16.0	3.82	0.7	4.76	4.81	0.01	-	19.9
4.6	13.0	3.75	0.62	4.56	4.61	0.02	-	14.8
4.4	11.0	3.69	0.53	4.27	.049	0.67	-	1.2
4.2	9.0	3.61	0.43	3.91	.047	0.67	-	1.0
4.0	7.0	3.53	0.35	3.89	.045	0.67	.22	-
3.8	5.5	3.44	0.27	3.88	.044	0.67	.22	-
3.4	2.1	3.06	0.1	3.87	.040	0.66	.22	-
3.0	1.0	2.84	0.05	3.87	.037	0.66	.22	-
2.5	.3	2.46	0.02	3.86	.032	0.66	.22	-
2.0	.004	1.95	0.0	3.86	.028	0.65	.22	-

ตารางที่ ๔. การทดลองที่ ๑ เมื่อวงจรแหล่งจ่ายไฟแบตเตอรี่

Ni-cd 3.7 Volts กระแส 500 mAH ต่ออยู่

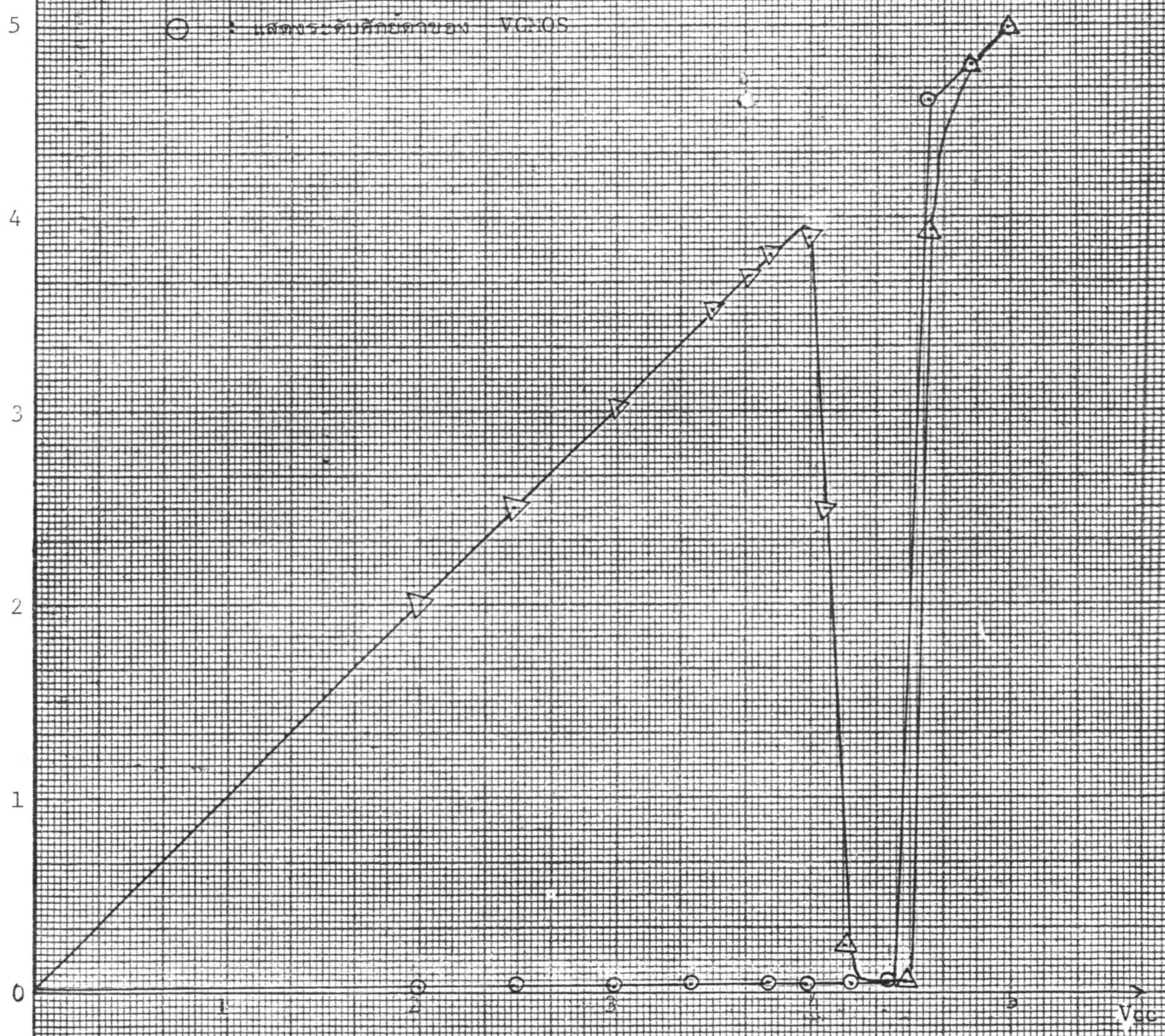
เมื่อกำหนด R33 = 220  $\Omega$   
 R37 = 47  $\Omega$   
 R36 = 4.7  $\Omega$   
 R35 = 15 k $\Omega$   
 R32 = 1 k $\Omega$

Vcc	Iz	Vz	Vbias T <sub>1</sub> , T <sub>2</sub>	Vcmos	Vbias	VpF	I dis	I ch
Volts	mA	Volts	Volts	Volts	Volts	Volts	mA	mA
5.0	20.0	3.9	0.72	5.0	0.01	5.0	-	-
4.9	18.0	3.86	0.70	4.9	0.01	4.9	-	-
4.8	16.0	3.82	0.66	4.8	0.01	4.78	-	-
4.6	13.5	3.76	0.59	4.6	0.63	3.93	-	-
4.3	10	3.66	0.44	4.19	0.67	0.05	-	-
4.2	9.0	3.61	0.39	1.35	0.65	0.25	-	-
4.0	7.0	3.53	0.32	.55	0.52	3.89	-	-
3.6	4.0	3.32	0.19	.26	0.09	3.6	-	-
3.0	1.0	2.91	0.05	0.01	0.01	3.0	-	-
2.5	.2	2.46	0.02	0.01	0.01	2.5	-	-
2.0	0.04	1.94	0.0	0.01	0.01	2.0	-	-

ตารางที่ ๕ การทดลองที่ ๑ เมื่อวงจรแหล่งจ่ายไฟไม่มีแบตเตอรี่  
 Ni-Cd ต่ออยู่

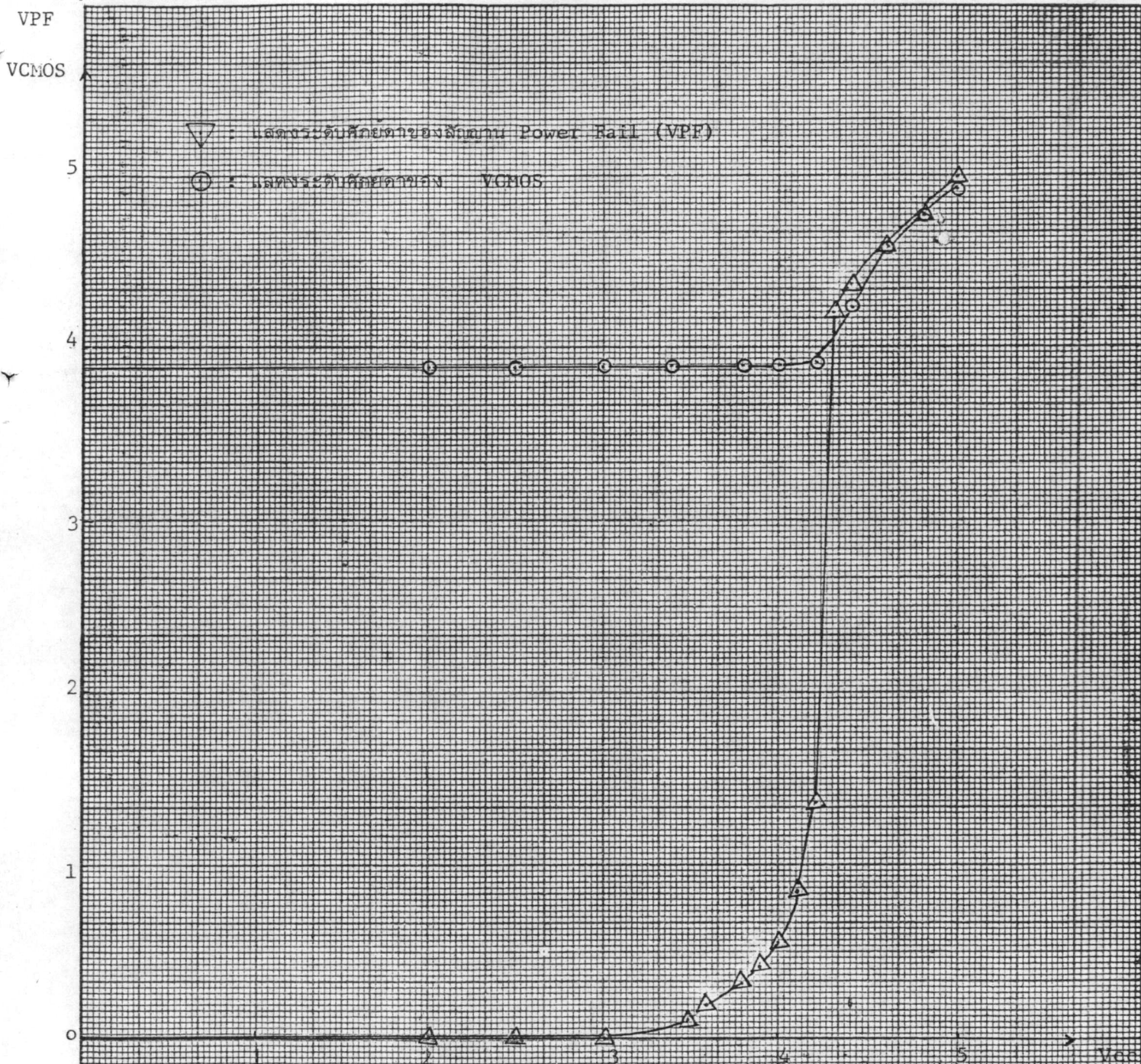
VPF  
VC MOS

▽ : แสดงระดับศักย์ขาของสัญญาณ Power Fail (VPF)  
 ○ : แสดงระดับศักย์ขาของ VC MOS



- R33 = 220 Ω
- R37 = 44 Ω
- R36 = 5.7 Ω
- R35 = 15 kΩ
- R32 = 1 kΩ

รูปที่ ๘๘ การทำงานของ VPF กับ Vcc และ VC MOS กับ Vcc



▽ : แสดงระดับศักย์ไฟฟ้าของสัญญาณ Power Rail (VPF)  
 ○ : แสดงระดับศักย์ไฟฟ้าของ VCMOS

- R33 = 220 Ω
- R37 = 44 Ω
- R36 = 5.1 Ω
- R35 = 15 kΩ
- R32 = 1 kΩ
- R31 = 71 Ω
- Ni cd = 3.7 Volts กระแส 500 mA

รูปที่ ๑๖ กราฟความสัมพันธ์ของ VPF กับ Vcc และ VCMOS กับ Vcc

กำหนด R33 = 220 Ω  
 R37 = 47 Ω  
 R36 = 4.7 Ω  
 R35 = 56 kΩ  
 R32 = 1 kΩ  
 R31 = 39 Ω  
 Ni-Cd = 3.7 Volts

Vcc	Iz	Vz	Vbias	Vcmos	Vbias <sup>1+</sup>	VpF	I DIS	I CH
Volts	mA	Volts	Volts	Volts	Volt	Volt	μA	mA
5.0	20.0	3.91	0.74	4.93	0.01	4.99	-	25
4.8	16.0	3.83	0.7	4.76	0.01	4.8	-	19.7
4.6	13.5	3.76	0.62	4.55	0.01	4.61	-	14.7
4.4	12.88	3.72	0.6	4.32	0.01	4.36	-	12.7
4.3	11.26	3.68	0.54	4.10	0.06	4.27	-	10.1
4.2	8.5	3.61	0.43	4.04	0.66	.118	-	1.4
4.0	7.0	3.52	0.33	4.02	0.66	.110	56.2	-
3.8	5.25	3.44	0.27	4.02	0.65	.104	56.2	-
3.5	2.45	3.11	0.11	4.01	0.65	.095	56.2	-
3.0	1.0	2.82	0.05	4.01	0.65	.083	56.2	-
2.0	.04	1.96	0.0	3.99	0.65	.065	.062	-

ตารางที่ ๖ การทดลองที่ ๒ เมื่อวงจรแหล่งจ่ายไฟมีแบตเตอรี่ Ni-Cd 3.7 Volts  
 กระแส 500 mA H ต่ออยู่

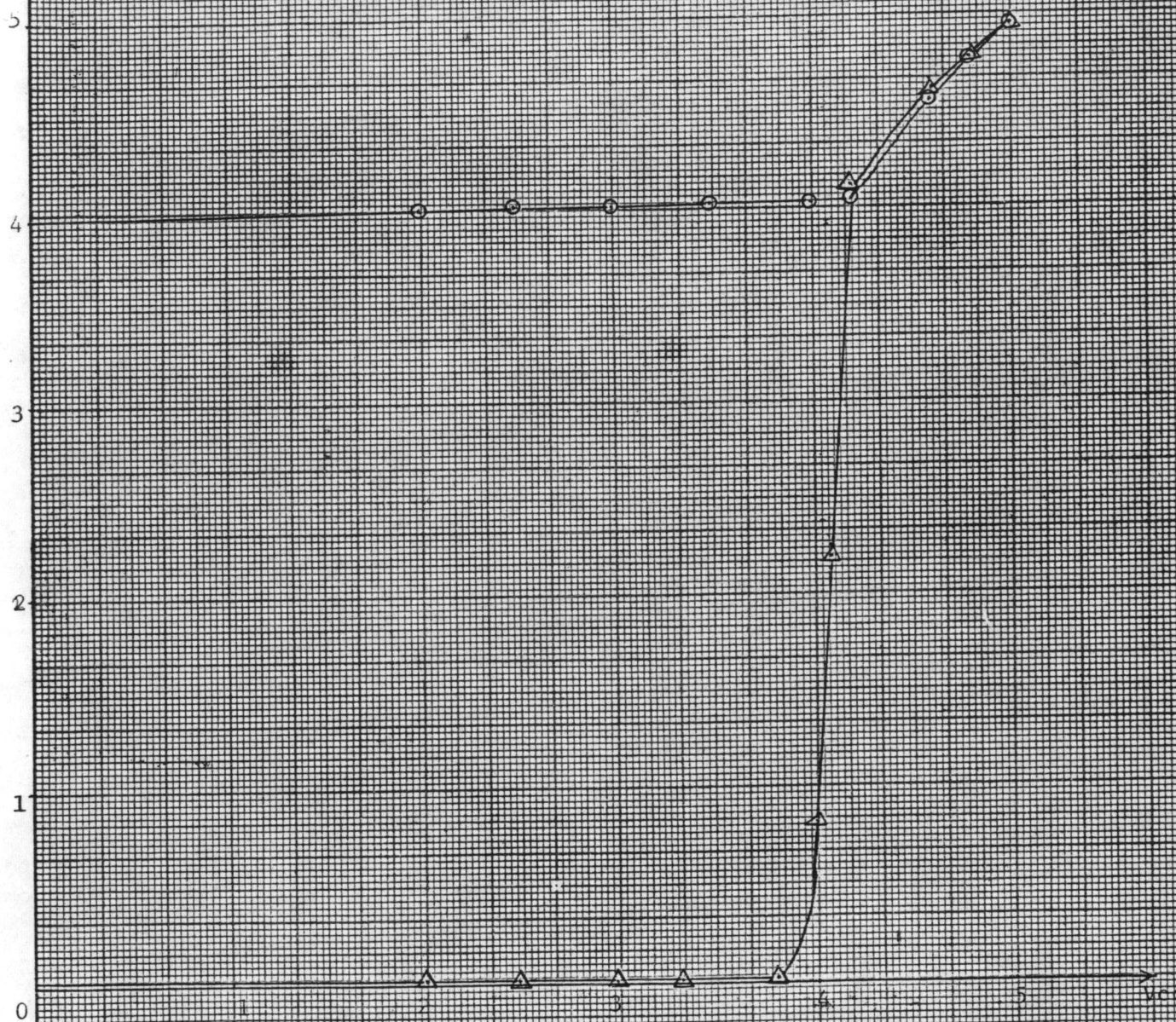
กำหนด	R33	=	220 $\Omega$
	R37	=	47 $\Omega$
	R36	=	4.7 $\Omega$
	R35	=	56 k $\Omega$
	R32	=	1 k $\Omega$

Vcc	I <sub>z</sub>	V <sub>z</sub>	V <sub>bias</sub> T <sub>2, T3</sub>	V <sub>cmos</sub>	V <sub>bias</sub> T <sub>4</sub>	V <sub>pF</sub>	I. DIS	I CH
Volts	mA	Volts	Volts	Volts	Volts	Volts	mA	mA
5.0	20.0	3.9	0.73	4.95	0.01	4.99	-	-
4.8	16.5	3.82	0.7	4.78	0.01	4.8	-	-
4.6	13.5	3.74	0.62	4.6	0.01	4.6	-	-
4.2	8.75	3.61	0.43	4.11	0.66	.115	-	-
4.1	8.0	3.58	0.39	2.19	0.64	1.86	-	-
4	7.0	3.52	0.35	0.82	0.58	3.74	-	-
3.8	6.6	3.24	0.17	0.02	0.04	3.8	-	-
3.5	2.5	3.11	0.11	0.01	0.01	3.52	-	-
3.0	1.3	2.89	0.06	0.01	0.01	3.12	-	-
2.5	.3	2.45	0.02	0.01	0.01	2.5	-	-
2.0	.04	2.0	0.01	0.01	0.01	2.0	-	-

ตารางที่ ๗ การทดลองที่ ๒ เมื่อวงจรแหล่งจ่ายไฟไม่มีแบตเตอรี่ Ni-Cd ต่ออยู่

V<sub>PF</sub>  
V<sub>CMOS</sub>

▽ : แสดงถึงจุดที่ความดันไฟฟ้า Power Fail (V<sub>PF</sub>)  
○ : แสดงถึงจุดที่ความดันไฟฟ้า V<sub>CMOS</sub>



- R33 = 220 Ω
- R37 = 47 Ω
- R36 = 4.7 Ω
- R35 = 56 kΩ
- R32 = 1 kΩ
- R31 = 39 Ω

V<sub>CC</sub> = 3.7 Volts กระแส 500 mA

รูปนี้ แสดงความสัมพันธ์ของ V<sub>PF</sub> กับ V<sub>CC</sub> และ V<sub>CMOS</sub> กับ V<sub>CC</sub>



VpF

Vcmos

▽ : กำลังที่เพิ่มมากขึ้น Power (VpF)

○ : กำลังที่ลดลง Vcmos

5

4

3

2

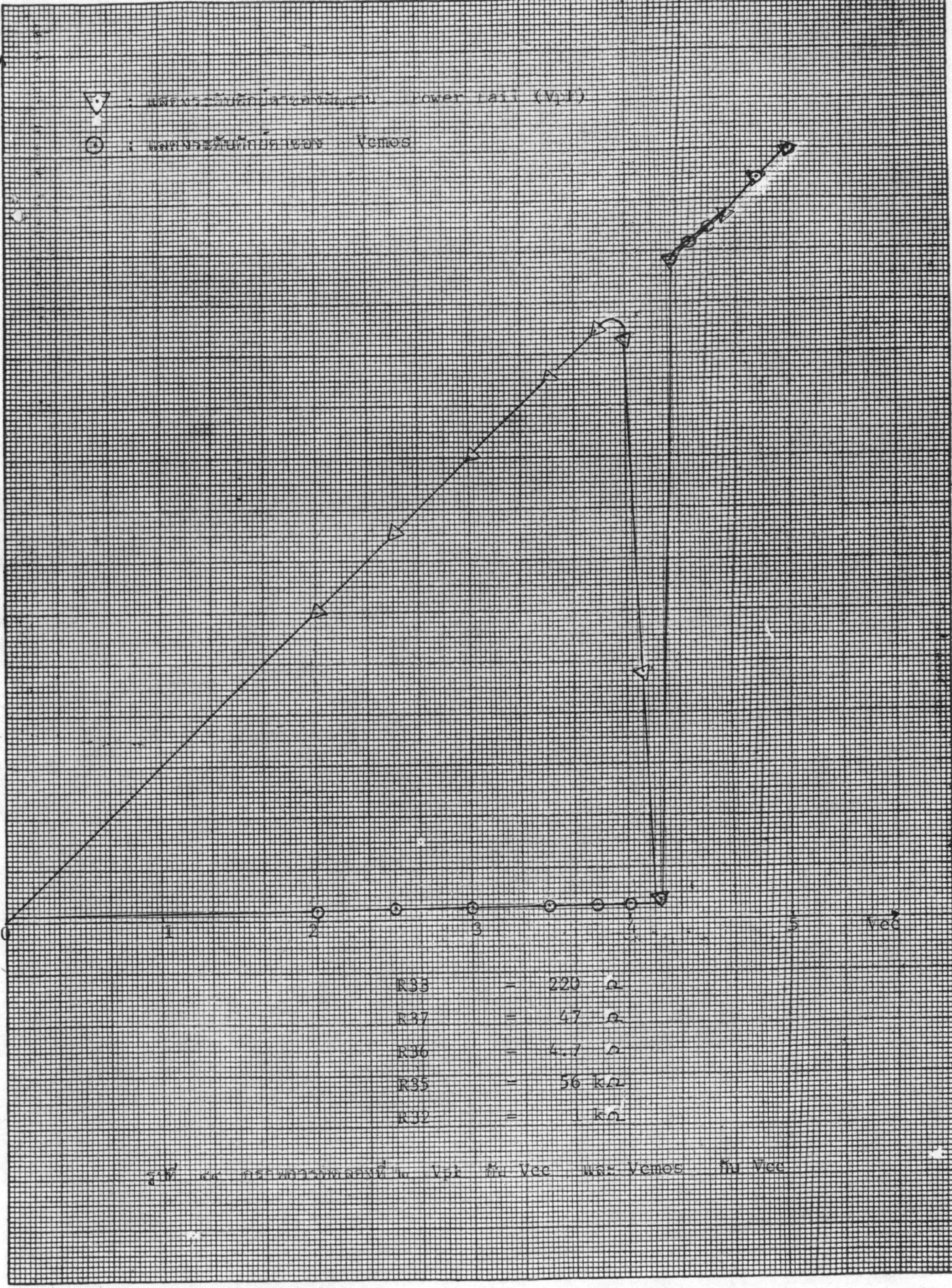
1

0

Vcc

- R33 = 220 Ω
- R37 = 47 Ω
- R36 = 4.7 Ω
- R35 = 56 kΩ
- R32 = 1 kΩ

กราฟ แสดง ความสัมพันธ์ ระหว่าง VpF กับ Vcc และ Vcmos กับ Vcc



กำหนด R33 = 220  $\Omega$

R37 = 47  $\Omega$

R36 = 4.7  $\Omega$

R35 = 10 k $\Omega$

R32 = 1 k $\Omega$

R31 = 39  $\Omega$

Ni-Cd = 3.7 Volts

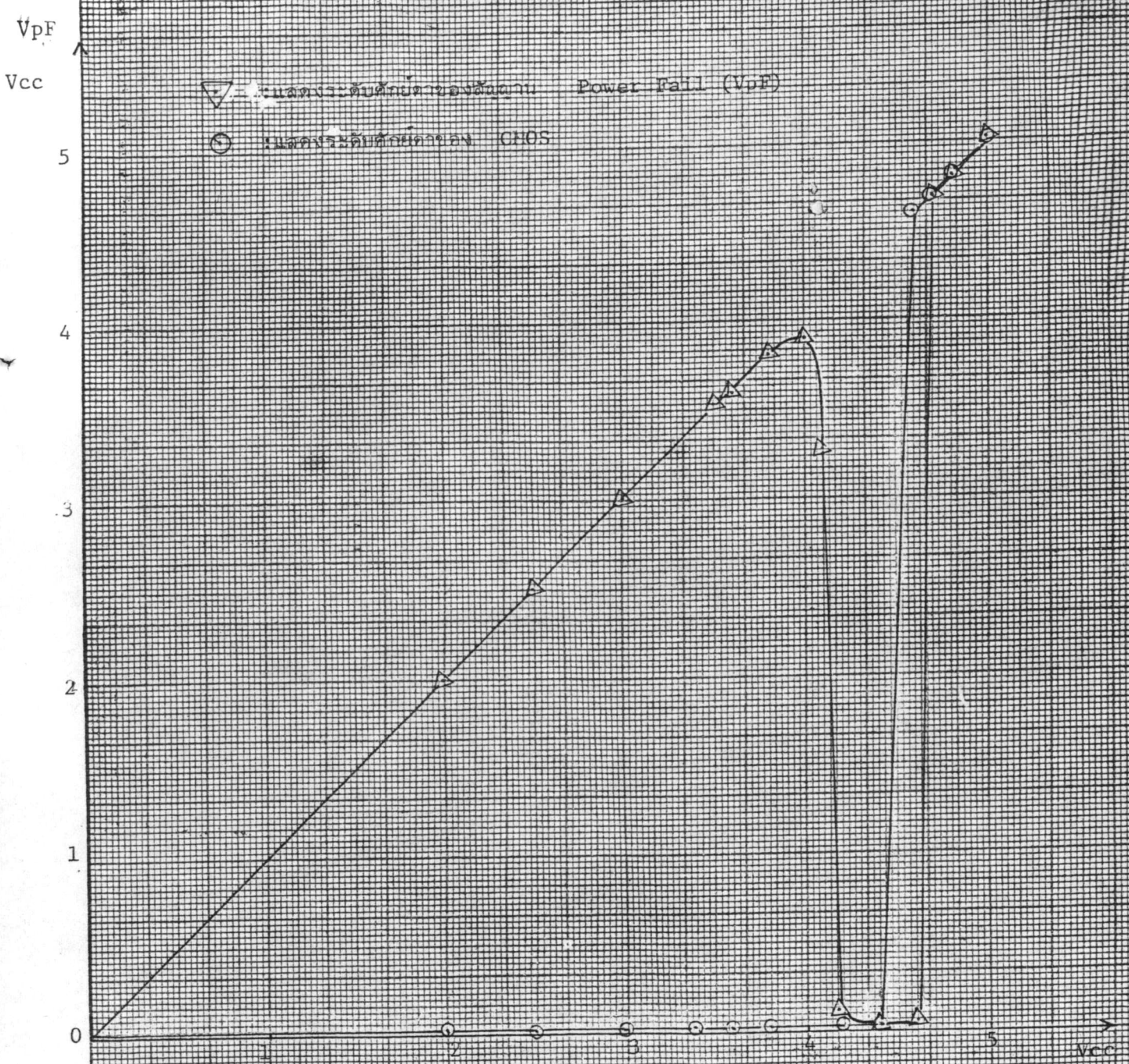
Vcc	Iz	Vz	Vbias	Vcmos	Vbias	VpF	I DIS	I CH
Volts	mA	Volts	T2, T3 Volts	Volts	T4 Volts	Volts	mA	mA
5.0	20.0	3.9	0.73	4.93	0.01	4.98	-	24.8
4.8	16.5	3.83	0.70	4.77	0.01	4.82	-	20.4
4.6	14.0	3.75	0.61	4.56	0.02	4.61	-	15.4
4.4	11.0	3.69	0.52	4.28	0.68	.039	-	10.4
4.2	9.0	3.61	0.43	3.91	0.68	.038	.6	-
4.0	7.0	3.53	0.35	3.89	0.68	.037	.314	-
3.8	5.0	3.42	0.27	3.88	0.67	.035	.31	-
3.4	2.2	3.06	0.10	3.87	0.67	.034	.31	-
3.0	1.0	2.84	0.50	3.86	0.67	.031	.31	-
2.5	.25	2.45	0.02	3.85	0.67	.027	.31	-
2.0	.035	1.95	0.0	3.85	0.67	.023	.31	-

ตารางที่ ๘ การทดลองที่ ๓ เมื่อวงจรแหล่งจ่ายไฟแบตเตอรี่ Ni-Cd 3.7 Volts  
กระแส 500  $\mu$ A หมดอยู่

กำหนด R33 = 220 Ω  
 R37 = 47 Ω  
 R36 = 4.7 Ω  
 R35 = 10 kΩ  
 R32 = 1 kΩ

Vcc	Iz	Vz	Vbias <sub>T2, T3</sub>	Vcmos	Vbias <sub>T4</sub>	VpF	I DIS	I CH
Volts	mA	Volts	Volts	Volts	Volts	Volts	mA	mA
5.0	20.0	3.9	0.72	5.0	0.01	5.0	-	-
4.8	16.0	3.82	0.66	4.8	0.01	4.8	-	-
4.6	13.0	3.76	0.58	4.6	0.67	0.04	-	-
4.4	11.0	3.69	0.48	4.35	0.68	0.04	-	-
4.3	10.0	3.65	0.44	3.45	0.68	0.05	-	-
4.1	8.0	3.58	0.36	.72	0.6	3.28	-	-
4.0	7.0	3.53	0.31	.55	0.53	3.89	-	-
3.6	4.0	3.33	0.19	.236	0.05	3.61	-	-
3.0	1.1	2.83	0.05	0.01	0.01	3.02	-	-
2.5	0.25	2.45	0.02	0.01	0.01	2.51	-	-
2.0	0.04	1.95	0.01	0.01	0.01	2.01	-	-

ตารางที่ ๔ การทดลองที่ ๓ เมื่อวงจรแหล่งจ่ายไฟไม่มีแบตเตอรี่ Ni-Cd ต่ออยู่



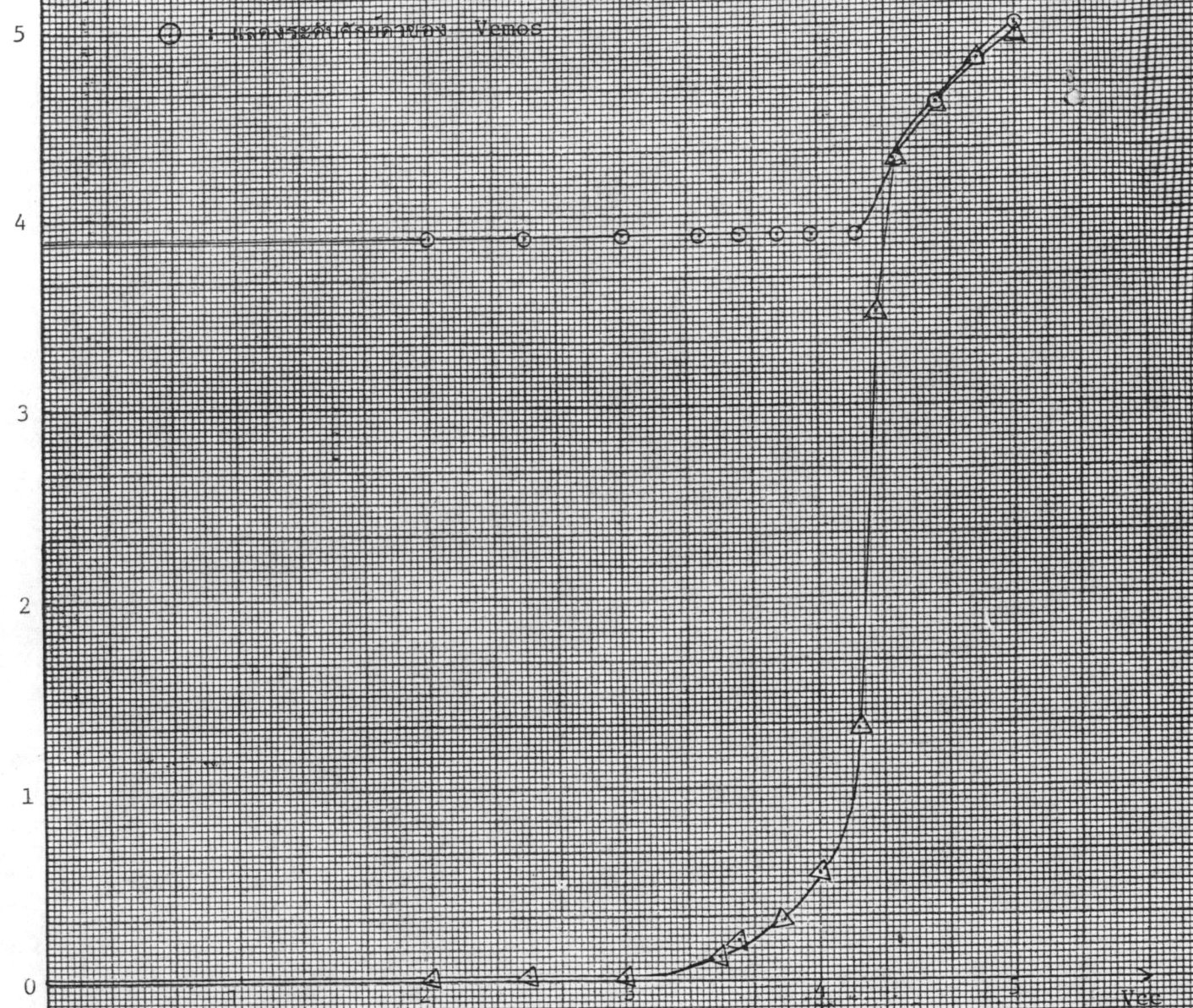
- R33 = 220  $\Omega$
- R37 = 47  $\Omega$
- R36 = 4.7  $\Omega$
- R35 = 10 k $\Omega$
- R32 = 1 k $\Omega$

รูปนี้ แสดง การหาการตัดของ  $V_{pF}$  กับ  $V_{cc}$  และ  $V_{mos}$  กับ  $V_{cc}$

VpF

Vcmos

▽ : แสดงระดับที่ตัดของสัญญาณ Power fail (VpF)  
 ○ : แสดงระดับที่ตัดของสัญญาณ Vcmos



- R33 = 220 Ω
- R37 = 47 Ω
- R36 = 4.7 Ω
- R35 = 10 kΩ
- R32 = 1 kΩ
- R31 = 39 Ω

W1 cd = 3.7 Volts กระแส 500 mA II

จุดที่ ๘๖ แสดงการตัดของสัญญาณ VpF ที่ Vcc Max Vcmos ที่ Vcc

- R33 = 220  $\Omega$
- R37 = 47  $\Omega$
- R36 = 4.7  $\Omega$
- R35 = 5.6 K $\Omega$
- R32 = 1 K $\Omega$
- R31 = 39  $\Omega$
- Ni-Cd = 3.7 Volts

Vcc	I2	Vz	Vbias T2, T3	Vcmos	Vbias T4	VpF	I DIS	I ch
Volts	mA	Volts	Volts	Volts	Volts	Volts	mA	mA
5.0	20	3.89	0.72	5.0	0.01	5.0	-	24.0
4.8	15.5	3.80	0.68	4.77	0.01	4.8	-	19.7
4.6	12.5	3.73	0.60	4.54	0.66	.105	-	14.5
4.4	10.5	3.70	0.51	4.04	0.69	.029	-	11.9
4.2	8.5	3.6	0.42	3.83	0.69	.029	0.065	-
4.0	7.0	3.52	0.34	3.78	0.69	.028	0.38	-
3.8	5.0	3.42	0.26	3.78	0.69	.028	0.43	-
3.5	3.0	3.23	0.15	3.78	0.69	.026	0.45	-
3.0	1.25	2.98	0.08	3.7	0.68	.024	0.45	-
2.5	.18	2.3	0.01	3.7	0.68	.020	0.45	-
2.0	.04	1.96	0.0	3.7	0.68	.017	0.45	-

ตารางที่ ๑๐ การทดลองที่ ๔ เมื่อวงจรแหล่งจ่ายไฟมีแบตเตอรี่ Ni-cd 3.7 Volts  
 กระแส 500 mA ต่ออยู่

R33 = 220  $\Omega$   
 R37 = 47  $\Omega$   
 R36 = 4.7  $\Omega$   
 R35 = 5.6 k $\Omega$   
 R32 = 1 k $\Omega$

Vcc	Iz	Vz	Vbias <sub>T<sub>2</sub>, T<sub>3</sub></sub>	Vcmos	Vbias <sub>T<sub>4</sub></sub>	VpF	I DIS	I CH
Volts	mA	Volts	Volts	Volts	Volts	Volts	mA	mA
5.0	20.0	3.9	0.72	5.0	0.01	4.99	-	-
4.8	16.0	3.82	0.66	4.8	0.01	4.79	-	-
4.7	15.0	3.78	0.62	4.7	0.05	4.69	-	-
4.6	13.5	3.76	0.57	4.6	0.68	0.04	-	-
4.4	11.0	3.69	0.48	4.3	0.69	0.03	-	-
4.2	9.0	3.62	0.4	0.96	0.65	0.13	-	-
4.1	8.0	3.58	0.35	0.65	0.60	3.38	-	-
3.9	6.5	3.48	0.28	0.38	0.34	3.87	-	-
3.5	3.5	3.28	0.16	0.042	0.02	3.5	-	-
3.0	1.5	2.98	0.08	0.02	0.01	3.01	-	-
2.0	35 $\mu$ A	1.95	0.0	0.01	0.01	2.0	-	-

ตารางที่ ๑๑ การทดลองที่ ๔ เมื่อวงจรแหล่งจ่ายไฟไม่มีแบตเตอรี่ Ni-Cd ต่ออยู่

VpF

Vcmos

5

4

3

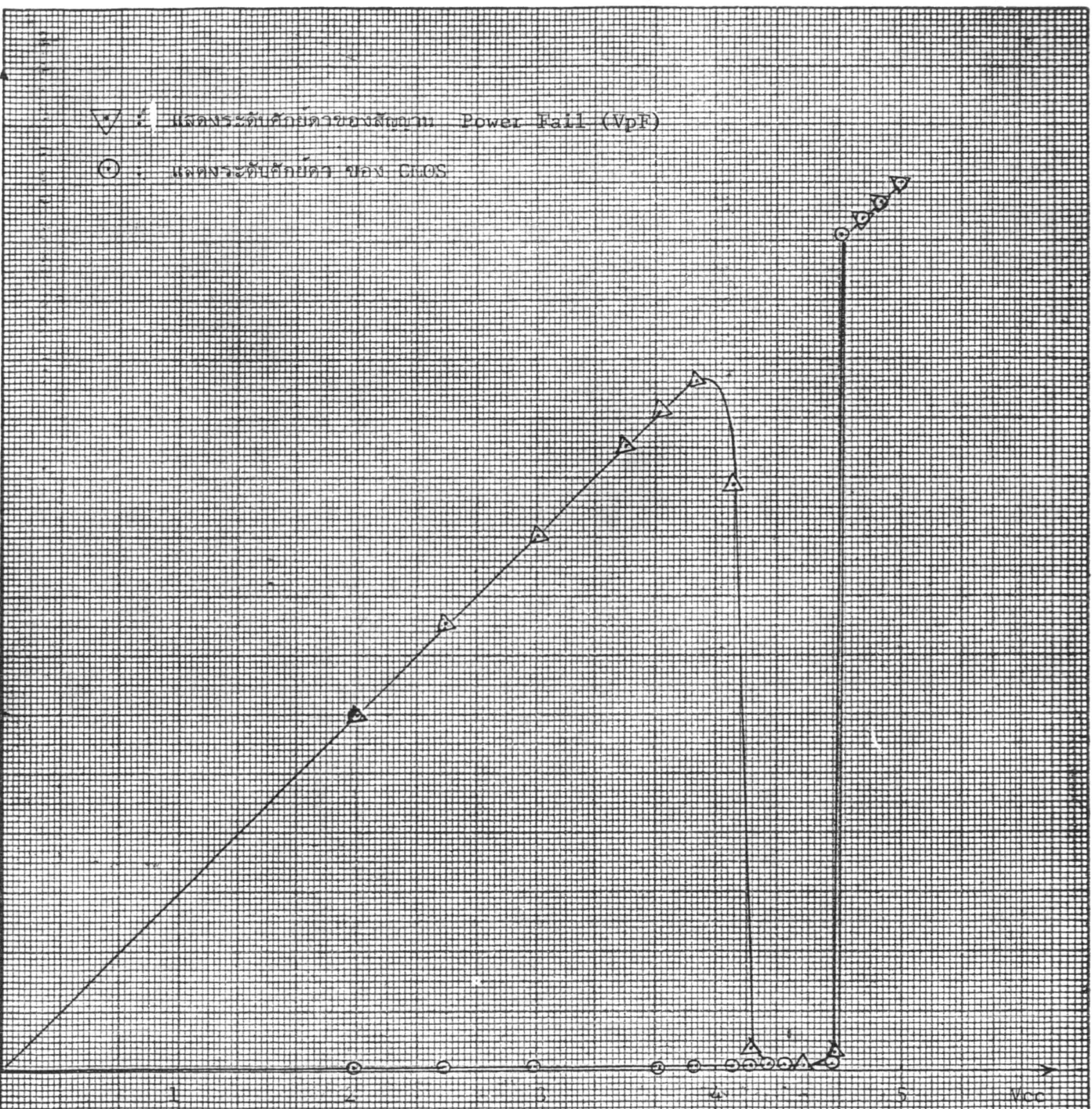
2

1

0

▽ : แสดงระดับสัญญาณของสัญญาณ Power Rail (VpF)

○ : แสดงระดับสัญญาณของ CMOS



R33 = 220 Ω

R32 = 47 Ω

R36 = 4.7 Ω

R35 = 5.6 Ω

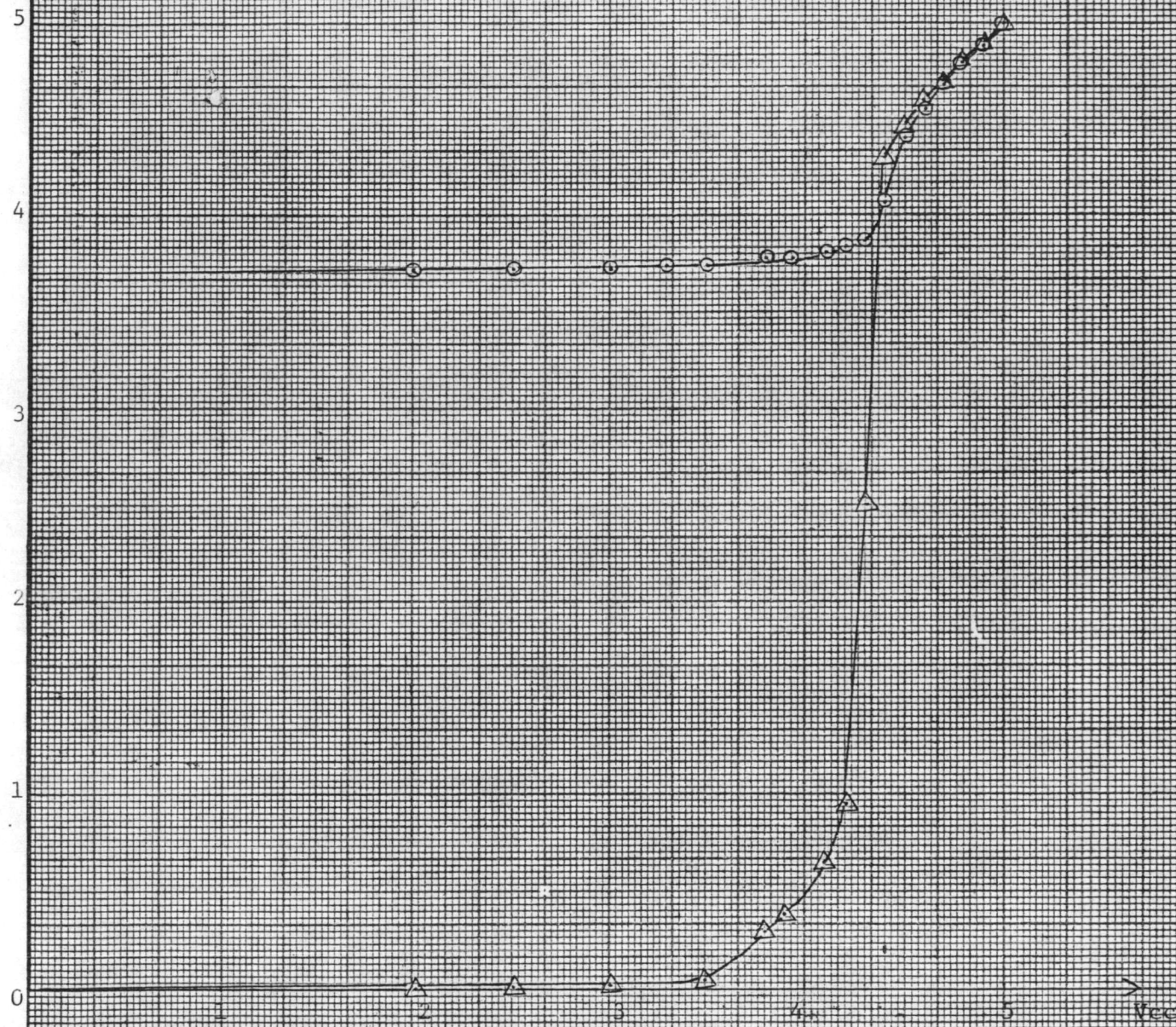
R32 = 1 kΩ

รูปที่ ๘๗ กราฟการทดลองที่ ๕ VpF กับ Vcc และ Vcmos กับ Vcc



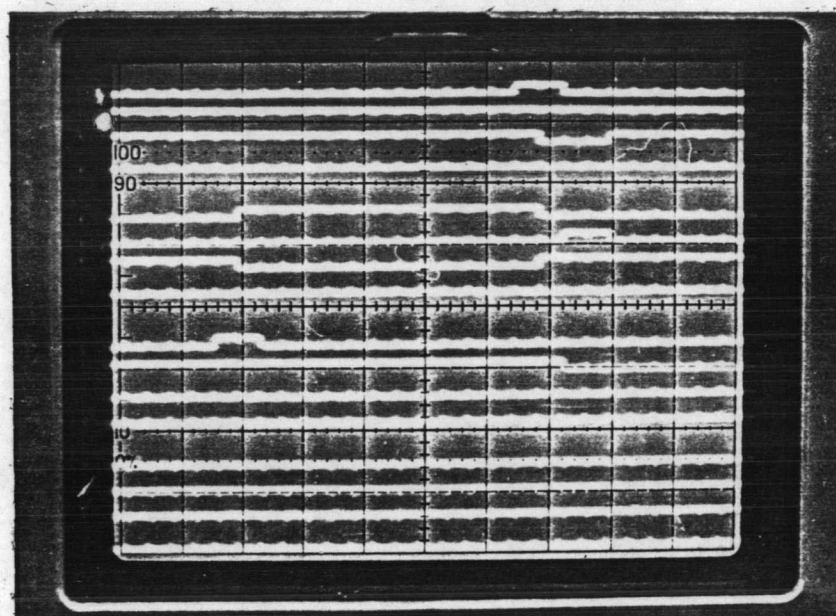
VpF  
Vcmos

▽ : แสดงระดับศักย์ขาของสัญญาณ Power Fail (VpF)  
○ : แสดงระดับศักย์ขาของ Vcmos



- R33 = 220 Ω
- R37 = 47 Ω
- R36 = 4.7 Ω
- R35 = 5.6 kΩ
- R32 = 1 kΩ
- R34 = 39 Ω
- Ni-cd = 3.7 Volts

รูปที่ ๕๕ กราฟการทดลองของ VpF กับ Vcc และ Vcmos กับ Vcc



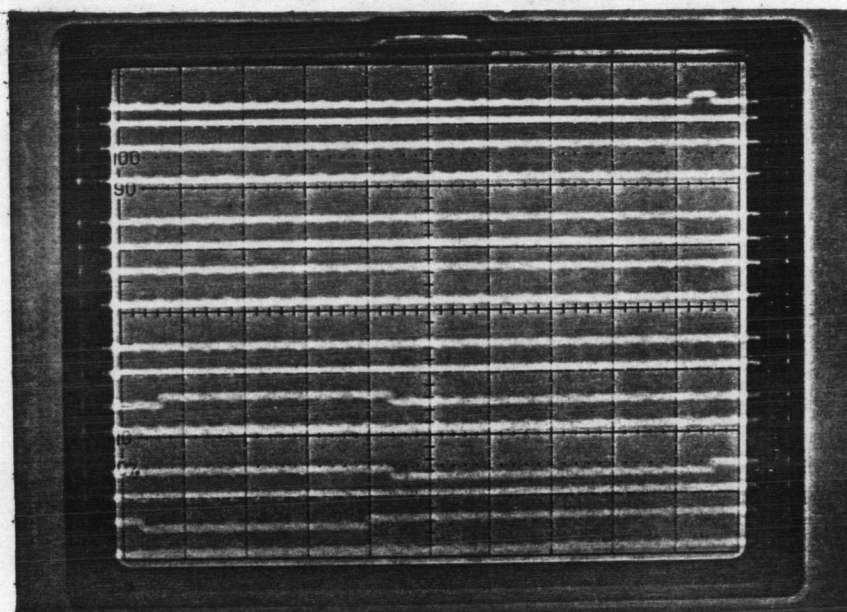
Sample Interval

50 nSec

รูปที่ ๔๔ การทดลองที่ ๕

ตารางที่ ๑๒ แสดงสัญญาณที่วัดจากการทดลองที่ ๕

Channel	สัญญาณ	ตำแหน่งที่วัด
0	TP 4	OMNIBUS CJ 2
1	MEM START	OMNIBUS AJ 2
2	LMAR	S 4-9
4	R/W CONTROL	S 8-2
5	STR	S 6-13
6	WE	S 8-6
8	TP 2	OMNIBUS CE 2
9	MA 11 L	S 27-1
10	MA 10 L	S 27-3
12	MA 9 L	S 27-5
13	MA 8 L	S 27-9



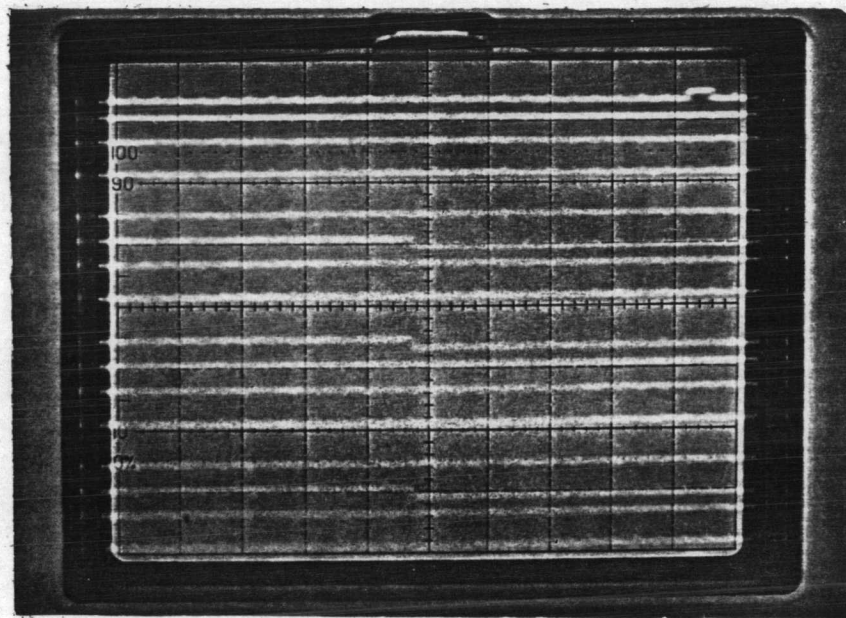
Sample Interval

50 nSec

รูปที่ ๕๐ การทดลองที่ ๖

ตารางที่ ๑๓ แสดงสัญญาณที่วัดจากการทดลองที่ ๖

Channel	สัญญาณ	ตำแหน่งที่วัด
0	TP 4	OMNIBUS CJ 2
1	MA 6 L	S 27-13
2	MA 5 L	S 28-1
4	MA 4 L	S 28-3
5	MA 3 L	S 28-5
6	MA 2 L	S 28-9
8	MA 1 L	S 4-1
9	MA 0 L	S 4-3
10	READ I/O	S 14-3
12	WRITE I/O	S 9-3
13	POWER FAIL	S 8-5
14	MD DIR	S 8-4



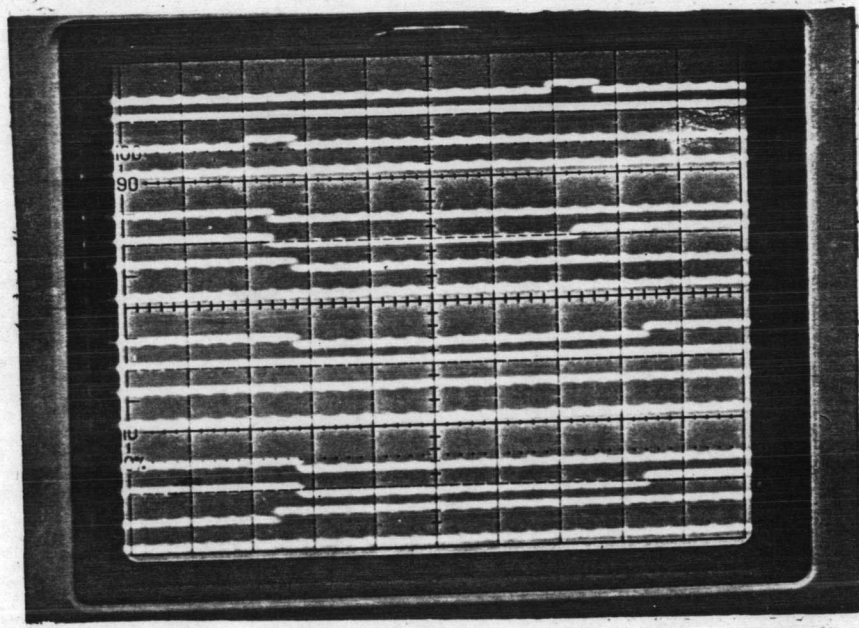
Sample Interval

50 nSec

รูปที่ ๔๑ การทดลองที่ ๗

ตารางที่ ๑๔ แสดงสัญญาณที่วัดจากการทดลองที่ ๗

channel	สัญญาณ	ตำแหน่งที่วัด
0	TP 4	OMMBUS CJ 2
1	MD 11 L	S 26-1
2	MD 1 0 L	S 26-4
4	MD 9 L	S 26-1 0
5	MD 8 L	S 26-13
6	MD 7 L	S 22-1
8	MD 6 L	S 22-4
9	MD 5 L	S 22-10
10	MD 4 L	S 22-13
12	MD 3 L	S 18-1
13	MD 2 L	S 18-4

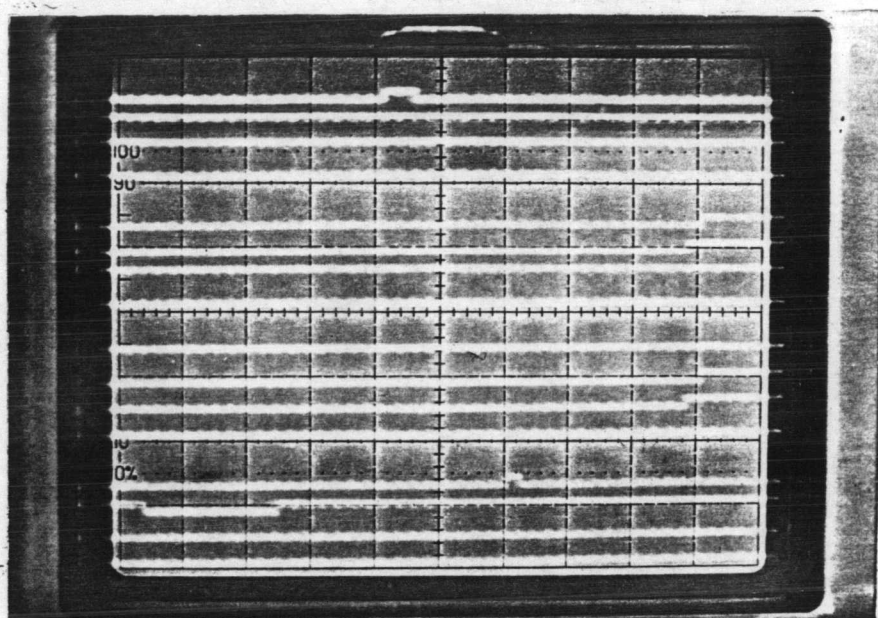


Sample Interval  
50 nSec

รูปที่ ๕๒ การทดลองที่ ๘

ตารางที่ ๑๕ แสดงสัญญาณที่วัดจากการทดลองที่ ๘

Channel	สัญญาณ	ตำแหน่งที่วัด
0	TP 4	ONIBLS CJ 2
1	MD 0 L	S 18-13
2	TP 2	OMBLS CE 2
4	READ I/O	S 14-6
5	WRITE I/O	S 9-6
6	MD 8 L	S 26-13
DEPOSIT 8	DI	S 23-12
9	MD 7 L	S 22-1
10	DI	S 21-6
12	MD 6 L	S 22-4
13	DI	S 21-12

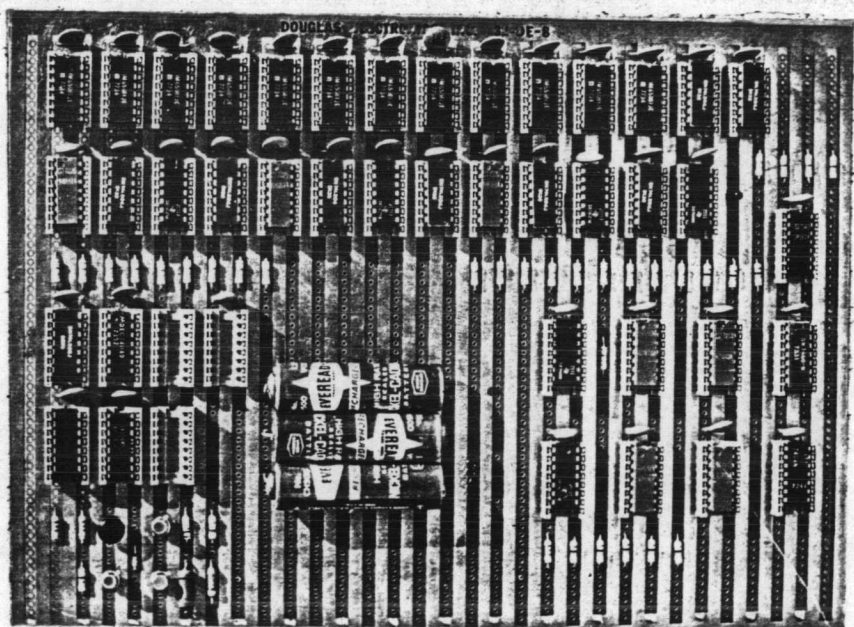


Sample Interval  
50 nSec

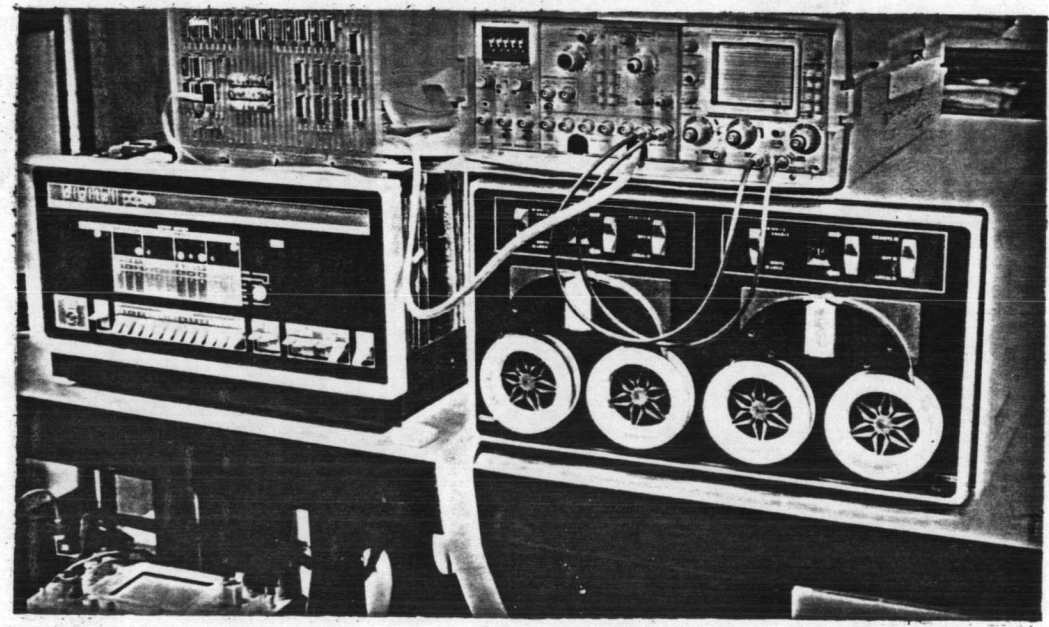
รูปที่ ๕๓ การทดลองที่ ๔

ตารางที่ ๑๖ แสดงสัญญาณที่วัดจากการทดลองที่ ๔

Channel	สัญญาณ	ตำแหน่งที่วัด
0	TP 2	OMNI BUS CE 2
1	READ I/O	S 14 - 6
2	WRITE I/O	S 9 - 6
4	MD 8 L	S 26 - 13
5	DO	S 23 - 9
EXAMINE 6	MD 7 L	S 22 - 1
8	DO	S 21 - 1
9	MD 6 L	S 22 - 4
10	DO	S 21 - 9
12	TP 3	OMNIBUS CH 2
13	MEM:START L	OMNIBUS AJ 2
14	STOP L	OMNIBUS DS 2



รูปที่ ๕๔ แสดงแผ่นไมโครส่วความจำแบบ CMOS ขนาด 12x1024 bit-words  
ที่สร้างขึ้น



รูปที่ ๕๕ แสดงการต่อแผ่นไมโครเข้ากับเครื่องคอมพิวเตอร์ PDP- 8/E  
ขณะทำการทดสอบ