บทที่ ๔

การออกแบบส่วนความจำโดยใช้ CMOS Memory Devices ขนาด 12ƒ4096 bit-words

การออกแบบสร้างส่วนความจำ 4096 word จำนวน 12 bit จะกล่าวถึงการออกแบบ Memory Array วงจร Interface Control c ct. วงจร Field Select วงจร Address Buffer วงจร Input/Output Buffer วงจร Interface Control Logic วงจรจ่ายไฟสำรอง

การออกแบบระบบส่วนความจำแบบ CMOS

จากที่ได้ศึกษาถึงการทำงาน และระบบสัญญาณเวลาของส่วนความจำแบบวงแหวนแม่เหล็กในบทที่ ๒ มีหลักการว่า สัญญาณควบคุมการทำงาน ต้องมาจากวงจรวัฏจักรเวลาเดียวกัน เพื่อให้เกิดเสถียรภาพ (Stability) ที่ดีแก่ระบบส่วนความจำ และได้นำเอาสัญญาณที่เกี่ยวข้องกับการโหลด Address Memory Buffer Register และ Memory Register ที่ต่ออยู่กับ MD BUS มาใช้กับระบบความจำแบบ CMOS เพื่อให้สามารถทำงานร่วมกับระบบความจำแบบวงแหวนแม่เหล็กได้อย่างมีประสิทธิภาพ

หน้าที่ขององค์ประกอบในระบบส่วนความจำแบบ CMOS (ตามรูปที่ ๒๕)

ก. Address Buffer ทำหน้าที่ขยายสัญญาน MAø ถึง MA9 ที่รับจาก Central Memory Address Register (CPMA) ป้อนต่อไปให้กับ Address Register ในหน่วยความจำแบบ CMOS

ข. CMOS Memory Array Unit จัดองค์ประกอบแบบแรนดอมแอคเซสขนาด 12 ƒ 4096 bit-wordsทำหน้าที่เก็บข้อมูลและคำสั่งตามตำแหน่งของ Address Register

ค. I/O Buffer เป็นตัว Buffer ในการถ่ายเทข้อมูลจำนวน 12 bits เข้าและออกระหว่างส่วนความจำ กับรีจีสเตอร์ต่าง ๆ ผ่านทาง MD BUS โดยมีสัญญาน MD DIR L

สัญญาน FIELD SELECT H สัญญาน R/W Control และสัญญาน Power Fail L มาควบคุมการทำงานของ I/O Buffer

ง. Field Select Circuit เป็นสวิทช์ สำหรับเลือกฟิลด์ แก่ส่วนความจำขนาด 4096 words โดยเอาสัญญาน EMA ϕ ถึง EMA 1 ทำการแปลง (decode) ว่า ฟิลด์ไหนของส่วนความจำถูกเลือก โดยแต่ละแผ่น Module 4K นั้นจะ Set ฟิลด์เอาไว้เรียบร้อยก่อนแล้ว ถ้าหากฟิลด์ที่ถูกแปลงมาตรงกับฟิลด์ที่ Set เอาไว้ ส่วนความจำในแผ่น Module นั้นก็จะทำงาน เนื่องจากระบบส่วนความจำเครื่อง PDP-8/E นี้ มีส่วนความจำ ROM อยู่ด้วย ในภาค Field Select จึงต้องเอาสัญญานจากโมดูล ROM มาควบคุมวงจรนี้ด้วย หากโมดูล ROM ทำงาน RAM จะไม่ทำงาน ทั้งนี้เพราะ Field Select จะไม่ enable แก่ฟิลด์ใด ๆ เลย

จ. Interface Control Logic Circuit เป็นวงจรตรรก (logic) ทำหน้าที่สร้างสัญญานควบคุม I/o Buffer ถ่ายเทข้อมูลเข้าและออกจากส่วนความจำ ทั้งยังสร้างสัญญานควบคุมการอ่าน และเขียนให้แก่ส่วนความจำแบบ CMOS ด้วย

ฉ. Power Fail & Battery Back Up เมื่อแหล่งจ่ายไฟเกิดไฟตก วงจร Power Fail จะส่งสัญญานไปควบคุมมิให้ส่วนความจำ CMOS ถ่ายเทข้อมูล ขณะเดียวกันวงจร Battery Back Up จะจ่ายไฟสำรองจาก Ni-Cd Battery ไปเลี้ยงส่วนความจำแบบ CMOS ไว้มิให้ข้อมูลที่เก็บอยู่ภายในสูญหายไป

สัญญานที่ใช้กับระบบส่วนความจำแบบ CMOS

ก. MA ϕ-MA 11 เป็นสัญญาน Memory Address จำนวน 12 bits จาก CPMA

ข. MD ϕ-MD 11 เป็นสัญญานที่เกิดจากการถ่ายเทข้อมูลระหว่างส่วนความจำกับรีจีสเตอร์ อื่น ๆ ตามตำแหน่งที่กำหนดไว้ใน CPMA

ค. EMA ϕ-EMA2 สัญญานจำนวน 3 bits สำหรับใช้ขยายส่วนความจำออกไปได้ตั้งแต่ 4096 words ถึง 32,768 words เพิ่ม Memory Address จากเดิม 12 bits เป็น 15 bits และจำนวน 3 bits นี้ ทำหน้าที่เป็นเลือกฟิลด์แก่ส่วนความจำ

ง. R/W Control เป็นสัญญานควบคุมการ R/W แก่ส่วนความจำแบบ CMOS สร้างจากวงจร สร้างสัญญานเวลาของเครื่อง โดยเอาสัญญานจาก IC E24-14 เป็นตัว Set R-S ฟลิบฟลอบ และสัญญานจาก E 10-13 เป็นตัว Reset R-S ฟลิบฟลอน มีช่วงเวลากว้าง 650 nSec

จ. Power Preset L เกิดขึ้นเมื่อเปิดสวิทช์ Power On จะส่งสัญญานตัวนี้มา Reset R-S ฟลิบฟลอนของวงจร R/W Control ก่อนเริ่มต้นระบบสัญญานเวลา

ฉ. Address Load เป็นสัญญานควบคุมการโหลด Address แก่ส่วนความจำแบบ CMOS สร้างขึ้นจากวงจร R-S ฟลิบฟลอน เอาสัญญานควบคุมมาจากวงจรสร้างสัญญานเวลา Eø2-14 เป็นสัญญานสำหรับ Set และสัญญาน Reset มาจาก Register S 11 ซึ่งออกแบบเพื่อให้สามารถปรับเวลาช่วงการโหลด Address ได้ตามความเหมาะสม และ Register ตัวนี้จะถูก Reset เมื่อเปิดสวิทช์ Power On ของเครื่องคอมพิวเตอร์ด้วยสัญญาน Power Preset L

ช. MALC L (MA,MS Load Control L) เป็นสัญญานแสดงการทำงานแบบ Data Break การทำงานปกติสัญญานนี้จะอยู่สภาวะสูง เพื่อให้มีการโหลด Address ช่วง Tp 4 ถ้าหากเป็นการทำงานแบบ Data Break สัญญานนี้จะ Reset กราวด์ ช่วง Tp 1 และจะคงสภาวะนี้จนกระทั่งถึง Tp4 ของวัฏจักรการ Break สุดท้าย สัญญาน MALC L นี้ จะป้องกันการโหลด CPMA และ MS Register โดย Tp4 ในช่วง Data Break

ซ. MD DIR L ทำหน้าที่ควบคุม Bi-directional Bus ในการถ่ายเทข้อมูลออกจากส่วนความจำแบบ CMOS ไปสู่ MD BUS และจาก MB รีจิสเตอร์ไปยัง MD BUS เพื่อส่งเข้าไปยังส่วนความจำแบบ CMOS และยังทำหน้าที่ควบคุมการอ่านและการเขียนแก่ส่วนความจำแบบ CMOS ด้วย

ฌ. MEM Start L บอกการเริ่มต้นวัฏจักรส่วนความจำ สำหรับการออกแบบนี้นำเอาสัญญานนี้มาเป็นตัวบอกการเริ่มต้นทำงานของส่วนความจำแบบ CMOS เมื่อฟิลด์นี้ถูกเลือก สัญญานนี้มีช่วงกว้าง 400 nSec จะไป Set R-S ฟลิบฟลอน ทำให้ LED ติด

ญ. Stop L เป็นสัญญานบอกให้เครื่อง หยุดการทำงาน โดยหยุดระบบสัญญานเวลา ทั้งนี้อาจจะมาจาก Single Step คีย์ หรือ Key Control L หรือจากคำสั่ง HLT (Halt) สัญญานทั้งหมดนี้จะหยุด S7 ฟลิบฟลอน ช่วง Tp3 บอกให้ทราบว่าขณะนี้ส่วนความจำแบบ CMOS หยุดการทำงาน LED ดับ

1796967

ฎ. Key Control L สัญญาณนี้จะกราวด์ เมื่อผู้ใช้เครื่อง กด EXTD คีย์ ADDR Load คีย์ EXAM คีย์ หรือ DEP คีย์ ที่โปรแกรมเมอร์ คอนโซล (Programmer Console) เมื่อกด EXTD ADDR Load คีย์ CPMA จะถูกป้องกันไม่ให้มีการโหลด เอา Address เข้าไปเก็บ เนื่องจาก Address Set จากสวิทช์SW 6-8 นี้จะใช้เป็น EXtended Address 3 bits ให้แก่ Field Select มิใช่เป็น Address ที่อ้างถึงส่วนความจำ และเมื่อกด EXAM คีย์ หรือ DEP คีย์ ข้อมูลที่ สวิทช์รีจิสเตอร์ ทั้ง12bits จะไม่ถูกโหลดเข้าเก็บใน CPMA ช่วง PULSE Load

สัญญาน Key Control L นี้ยังสร้างสัญญาน Stop L เพื่อ Reset S7 ฟลิบฟลอบ และ RUN ฟลิบฟลอบในวงจรสร้างสัญญานเวลา ดังนั้น ระบบสัญญานเวลาจะหยุดทำงาน เมื่อ TS 1 ของวัฏจักรเวลาต่อไป ทำให้ MA+1 ถูกโหลดเข้าไปเก็บใน Program Counter รีจีสเตอร์ และ Key Control L นี้ยังป้องกันมิให้เกิด Interrupt ขึ้นด้วย

ฐ. Pulse Load เมื่อกด ADDR Load คีย์ สัญญาน Pulse Load 400 nSec เป็นตัวโหลดข้อมูลใน DATA BUS เข้าไปยัง CPMA

ธ. ROM ADDRESS สัญญานนี้ส่งมาจากโมดูล ROM หากสัญญานนี้อยู่สภาวะสูง (H) วัฏจักรส่วนความจำเขียนและอ่าน จะทำงานปกติ และหากสัญญานนี้อยู่สภาวะต่ำ ส่วนความจำแบบ CMOS จะไม่ทำงาน

ด. Power Fail L ได้จากวงจร Power fail & Battery Back up

วงจรที่ใช้ในองค์ประกอบต่าง ๆ ของระบบส่วนความจำแบบ CMOS

ก. Address Buffer ใช้ IC เบอร์ SN 74 LS04 เนื่องจาก IC เบอร์นี้ พลังงานสูญเสียแผ่กระจายต่ำ (Low power discipated) และมีช่วงเวลาหน่วงในการเคลื่อนตัวของสัญญาน (Propagation delay) ต่ำ

Buffer ลักษณะนี้ Address ที่เก็บใน Address Decoder Register ในส่วนความจำแบบ CMOS จะเก็บกลับกับ Address จริง เช่น ถ้ากำหนดให้ MA 11-MA2 อยู่

ตำแหน่ง Address ϕ เมื่อผ่านเกท Address Buffer นี้ Address จะเก็บในส่วนความจำ เป็น Address 4096 สำหรับ Addressอื่น ๆ จะเก็บลักษณะเดียวกัน (ดูรูปที่ ๒๖)

ข. <u>ส่วนความจำแบบ CMOS</u> ใช้ IC เบอร์ IM 6508 IJE[8] ของบริษัท Intersil เป็นแบบ CMOS Static RAM ขนาด 1/1024 bits เหตุที่เลือกใช้เบอร์นี้เนื่องจาก Speed ค่อนข้างสูง ทั้งสูญเสียพลังงานการแผ่กระจายต่ำ กินกระแสเป็น μA และทั้ง Input และ Output สามารถทำงานร่วมกับ TTL แบบ LS(Low Polcer Schottky) รายละเอียด IC เบอร์ IM 6508 IJE ดูภาคผนวก ข.

ส่วนความจำแบบ CMOS ที่ต้องการออกแบบ ขนาด 12/4096 bit-words ต้องใช้ IC IM 6508 IJE จำนวนทั้งหมด ๔๘ ตัว จัดเป็น ๔ แถว ๆละ ๑๒ ตัว ตามรูปที่ ๒๗ แต่ละแถวมีความจำขนาด 12/1024 bit-words Address A0-A9 ของ IM 6508 IJE ของทุกตัวต่อถึงกันแบบขาต่อขา เช่น A0 ก็ต่อกับ A0 ทั้งหมด การควบคุมการอ่านและการเขียน และการเก็บรักษาข้อมูลขึ้นอยู่กับสัญญาน STR และ WE แต่ละแถวสัญญาน STR และ WE ต่อถึงกันด้วยสัญญานที่เหมือนกัน เพื่อให้ส่วนความจำสามารถทำการอ่านและเขียนได้ทีละ 12 bit-word สามารถใช้กับเครื่อง PDP-8/E โดยสัญญาน STR และ WE สร้างโดยวงจร Interface Control Logic

การทำงานของระบบส่วนความจำมีลักษณะเป็น word ในจำนวน1024 words จะเป็น 1024wordsใดในจำนวน ๔ แถว ของส่วนความจำขึ้นกับสัญญาน STR ซึ่งขึ้นอยู่กับวงจร Interface Control Logic โดยกำหนดจาก MA 1และ MA0 ดังตารางที่ ๒ ถ้าหากสัญญาน STR ต่ำ แสดงว่า ส่วนความจำที่ถูกควบคุมด้วย STR นี้จะทำงาน (Access) วัฏจักรการอ่านและการเขียนขึ้นอยู่กับสัญญาน WE

ค. <u>วงจร I/O Buffer</u>ส่วนความจำ CMOS ไม่สามารถจะต่อ Interface โดยตรงกับ MD-BUS ซึ่งเป็น Bidirectional Bus มี Output ของรีจีสเตอร์ต่าง ๆ ใช้เกทควบคุมแบบ Open Collecter ต่อ Wire AND กัน ดังนั้นจึงต้องใช้วงจรดังรูปที่ ๒๘ ต่อ Interface ไว้ โดย Inverter 74 LS04 ทำหน้าที่ Interface ระหว่าง CMOS กับ TTL Logic ส่วน NAND gate แบบ Open Collecter DEC 8881 ต่อ Interface ไว้ระหว่าง

TTL กับ MD BUS และทำงานช่วงวัฏจักรการอ่าน Tristate device SN74 125 ใช้สำหรับควบคุม MD BUS ทำงานช่วงวัฏจักรการเขียน สัญญานที่ควบคุมวัฏจักรการอ่านและการเขียนได้แก่ สัญญาน MD DIR L สัญญาน FIELD SELECT H สัญญาน R/W CONTROL และสัญญาน POWER FAIL L

ง. วงจร Field Select ใช้ IC เบอร์ DEC 384 DEC 7486 และ DEC 7440 เมื่อขยายระบบความจำเพิ่มมากกว่า 12/4096 bit-words จำเป็นต้องขยายจำนวน Address bit ขึ้นอีก 3 bits คือ EMAØ ถึง EMA2 ทำให้สามารถกำหนดฟิลด์ ได้ถึง ๘ ฟิลด์ โดยทั่วไปแล้ว ส่วนความจำแบบวงแหวนแม่เหล็ก กำหนดไว้ ฟิลด์ Ø ฉะนั้น ส่วนความจำที่เพิ่มเข้าไป แต่ละแผ่นโมดูล จำนวน 12/4096 bit-words สามารถกำหนดได้จากฟิลด์ ๑ ถึง ฟิลด์ ๗ ระบบความจำจึงขยายถึง 12/32768 bit-words ตามวงจรรูปที่ ๒๙ มี Jumper อยู่ ๓ จุด เป็นตัวกำหนดฟิลด์ ให้แก่ส่วนความจำ CMOS และถ้าหาก ROM ทำงาน สัญญาน $\overline{\text{ROM}}$ จะ disable แก่วงจร Field Select ทุก ๆแผ่นโมดูลส่วนความจำ ดังนั้น โมดูล ROM จะทำงานโดยลำพัง การทำงานของวงจร Field Select ให้ดูตารางที่ ๓

จ. Interface Control Logic สร้างสัญญานควบคุม I/Ø Buffer และสร้างสัญญานควบคุมการอ่านและการเขียนแก่ส่วนความจำแบบ CMOS จากวงจรระบบสร้างสัญญานเวลา

ระบบส่วนความจำวงแหวนแม่เหล็ก Address ถูกโหลดเข้า CPMA ช่วง TP4 หรือเข้าทางโปรแกรมเมอร์คอนโซล ใช้สัญญาน PULSE LOAD ถ้าพิจารณา IM 6508 IJE ดูวงจรภายในมี Address Register อยู่ในตัว IC เองด้วย ดังนั้นการโหลด Address เพื่อให้ IM 6508 IJE ทำงาน ต้องทำการโหลดจาก CPMA เข้าไปเก็บใน Address Register ในตัว IC ด้วย การโหลดนี้กระทำได้ ๒ วิธี

๑. โหลดจากกดคีย์ ADDR. LOAD ที่โปรแกรมเมอร์คอนโซล

๒. โหลดจากระบบสร้างสัญญานเวลาช่วง TP4 แต่สัญญาน TP4 นี้มีช่วงกว้างสัญญานเพียง 100 nSec เมื่อเปรียบเทียบกับคุณสมบัติทาง AC ของ IM 6508 IJE แล้วต้องกำหนดช่วงกว้างสัญญานไว้ 200 nSec จึงจำเป็นต้องปรับให้ได้ตามต้องการโดยเพิ่ม Shift Register ๑ ตัว และ R-S ฟลิบฟลอน ๑ ตัว เมื่อเริ่มไปเปิดเครื่อง R-S ฟลิบฟลอนถูก Clear ด้วยสัญญาน POWER PRESET L และเมื่อกดคีย์ EXAM หรือ คีย์ DEP หรือ คีย์ CONT. วงจรระบบสร้างสัญญานเวลาจะเริ่มทำงาน เกิดการ Shift สัญญานขึ้น R-S ฟลิบฟลอนถูก Set ด้วย TP4 ที่ขา E2-13 และ Reset ด้วยสัญญานจาก Register S 11-14 สัญญาน MALC L ปกติขณะโหลด Address นี้ MALC จะอยู่สภาวะสูง กรณี Data Break จะอยู่สภาวะต่ำ

เอาสัญญานควบคุมการโหลดทั้ง ๒ วิธีนี้มาต่อ wire AND กัน ใช้ IC 7401 แบบ Open Collector มีความต้านทาน 470Ω ต่อเป็นโหลดสัญญานที่ออกที่โหลดนี้คือ LMAR ดังรูปที่ ๓๐ และรูปที่ ๓๑

สัญญาน R/W CONTROL เป็นตัวกำหนดวัฏจักรการอ่าน และการเขียนเนื่องจาก MD BUS เป็น Bi-directional Bus ดังนั้นข้อมูลจะเปลี่ยนแปลงระหว่าง Memory Register และ MB Register เมื่อสัญญาน MD DIR เปลี่ยนแปลง ถ้าหากสัญญาน MD DIR L เป็นวัฏจักรการอ่าน ข้อมูลถ่ายเทจาก Memory Register เข้าเก็บใน MB Register ช่วง TP2 (Leading edge) และขณะเดียวกันนี้ สัญญาน MD DIR เปลี่ยนสภาวะจากต่ำเป็นสูง เป็นการเริ่มวัฏจักรการเขียน และสิ้นสุดวัฏจักรการอ่าน ข้อมูลที่เก็บอยู่ใน MB Register จะถูกส่งออกไปที่ MD BUS เพื่อเขียนกลับเข้าสู่ส่วนความจำในวัฏจักรการเขียน และวัฏจักรการเขียนสิ้นสุดลง เมื่อมีสัญญาน CLEAR WRITE ตามรูปที่ ๓๐ สัญญาน R/W CONTROL สร้างด้วย R-S ฟลิบฟลอน ๑ ตัว เมื่อเริ่มเปิดสวิทช์เครื่อง สัญญาน POWER PRESET L จะ Set ฟลิบฟลอนตัวนี้ เมื่อวงจรสร้างสัญญานเวลาทำงาน R-S ฟลิบฟลอนนี้ถูก Set ด้วย

สัญญานจาก Shift Register E24-14 และ Reset ด้วยสัญญาน CLEAR WRITE จาก Shift Register E 10-13 ของระบบสร้างสัญญานเวลา สัญญาน R/W CONTROL นี้มีช่วงกว้างสัญญาน 650 nSec

จากรูปที่ ๓๒ สร้างสัญญานควบคุมการอ่านและการเขียน และโหลด Address แก่ส่วนความจำแบบ CMOS 12/4096 bit-words

ขณะที่ CMOS ถูกโหลด MA BUS แสดงข้อมูลใน CPMA ส่งไปเข้า Address Register ในตัว CMOS 10 bits คือ MA 11ถึง MA2 เพื่อบอก Address แก่วงจร Decoder ส่วน MAØ และ MA1 ส่งมาเข้าวงจรรูปที่ ๓๓ นี้ หากฟิลด์นี้ถูกเลือก สัญญาน FIELD SELECT จะอยู่สภาวะสูง เมื่อมีสัญญาน LMAR เข้ามา Clock แก่ D-ฟลิบฟลอน เบอร์ 7475 ก็จะเก็บ MA 1 และ MAØ ไว้ ขณะเดียวกัน Output จาก D- ฟลิบฟลอน ส่งตรงไปยัง Decoder เบอร์ DEC 8251 ที่ Input A และ B จะ decoder ข้อมูลใน D- ฟลิบฟลอน ที่เก็บข้อมูล $\overline{\text{MA 1}}$ และ $\overline{\text{MAØ}}$ ส่วน Input C จะ decode ข้อมูลใน D-ฟลิบฟลอนที่เก็บข้อมูล $\overline{\text{FIELD SELECT}}$ สัญญาน LMAR จะต่อมาเข้า input D ของ Decoder ทำให้ ขณะที่โหลด Address แก่ส่วนความจำนี้ Decoder output F 0 ถึง F3 อยู่สภาวะสูงหมด สัญญาน STR ของทุกหน่วยความจำอยู่สภาวะสูงหมด ขณะนี้ไม่มีการถ่ายเทข้อมูลเข้าหรือออก จากส่วนความจำ CMOS เลย เนื่องจาก Output ของ CMOS แสดงสภาวะ High Impedance เมื่อสิ้นสุดสัญญาน LMAR ข้อมูล MA BUS ถูกโหลดเก็บใน Address Register ในตัว CMOS เรียบร้อย สัญญาน STR จะ enable สภาวะต่ำตาม Input A B C และ D ของ Decoder เพียงเส้นเดียว เป็นสัญญาน enable แก่ส่วนความจำ 12/1024 bit-words ในจำนวนทั้งสิ้น 12/4096 bit-words เตรียมการถ่ายเทข้อมูลช่วงวัฏจักรการอ่านและเขียน ซึ่ง ควบคุมด้วยสัญญาน WE สัญญาน WE นี้ สร้างขึ้นจากเกท SN74 LS20 ด้วยสัญญาน R/W CONTROL MD DIRL FIELD SELECT และ สัญญาน POWER FAIL

วัฏจักรการอ่าน WE อยู่สภาวะสูง

วัฏจักรการเขียน WE อยู่สภาวะต่ำ

ถ้าหากฟิลด์นี้ ไม่ถูกเลือก สัญญาน FIELD SELECT อยู่สภาวะต่ำ สัญญานนี้เก็บใน D-ฟลิบฟลอน เป็นสภาวะสูง และ Output ส่งไปเข้า Input-D ของวงจร Decoder ทำให้ F 0 ถึง F3 คงสภาวะสูงหมด ส่วนความจำ 12/4096 bit-words นี้จะเก็บรักษาข้อมูลไว้ตลอด และส่วนความจำส่วนนี้ถูกตัดออกจาก MD-BUSไป ฟิลด์อื่นจึงสามารถ RUN ได้

เมื่อแผ่นโมดูลส่วนความจำ 4096 Kword นี้ ทำงานอยู่ LED จะติดตามวงจรรูปที่ ๓๓ เมื่อกดคีย์ CONT. สัญญาน MEM START จะ Set D-ฟลิบฟลอน SN 7474 AND เกท ทำงานเมื่อสัญญาน FIELD SELECT H และฟลิบฟลอนตัวนี้ ถูก Reset เมื่อกดคีย์ HLT ที่โปรแกรมเมอร์ คอนโซล หรือเจอคำสั่งหยุดในโปรแกรม โดย LED จะดับหลังจาก TP3 และพร้อมกันนั้น เครื่องคอมพิวเตอร์ก็หยุดการทำงานด้วย

ฉ. <u>แหล่งจ่ายไฟสำรอง (Ni-cd Battery Back Up) และวงจร Power Fail</u> ส่วนความจำ CMOS IM 6508 IJE มีความจำเป็นต้องใช้แบตเตอรี่ เป็นแหล่งจ่ายไฟสำรอง เนื่องจากถ้าหากปิดสวิทช์เครื่องคอมพิวเตอร์ หรือ กรณีเกิดไฟตก ข้อมูลที่เก็บอยู่ภายในส่วนความจำ CMOS จะสูญหายไปหมด จึงเป็นข้อเสียของส่วนความจำแบบนี้ ถ้าหากเป็นส่วนความจำวงแหวนแม่เหล็ก ข้อมูลคงเก็บอยู่ตลอดไป ด้วยสาเหตุดังกล่าวจึงใช้ แบตเตอรี่ที่สามารถเก็บประจุ ขณะเมื่อเครื่องทำงานอยู่ จากแหล่งจ่ายไฟของเครื่องคอมพิวเตอร์ อาศัยหลักการง่าย ๆตามรูปที่ ๓๔

แหล่งจ่ายไฟเครื่อง มีระดับศักดาสูงกว่า แบตเตอรี่ ดังนั้น ไดโอดที่ต่ออยู่จะทำงานเกิดการเก็บประจุขึ้นในแบตเตอรี่ และจากแหล่งจ่ายไฟ เครื่องนี้ก็จะจ่ายไฟบวกไปเลี้ยงวงจร TTL และ CMOS เมื่อปิดสวิทช์เครื่อง แหล่งจ่ายไฟเครื่องหยุดการทำงาน ระดับศักย์ดาของแหล่งจ่ายไฟเครื่องฯต่ำกว่าแบตเตอรี่ ไดโอดไม่ทำงาน เนื่องจากเกิดการกลับไบอัสขึ้น Ni-Cd แบตเตอรี่ จะจ่ายกระแสออกไปเลี้ยงวงจร CMOS IM 6508 IJE ให้สามารถเก็บรักษาข้อมูลต่อไปได้

วิธีนี้ ไดโอด รับ ไบอัสตรง (forword bias) เกิดศัก ดาคร่อมประมาณ 0.7 Volt ซึ่งมีค่ามากเกินไป จึงเปลี่ยนมาใช้ ทรานซิสเตอร์แทน จะมีศัก ดาตกคร่อม เมื่อ ไบอัสตรงประมาณ 0.2 Voltsและเวลาการสวิทชิ่ง ก็เร็วกว่า ไดโอดด้วย

ไดโอด แทนด้วย ทรานซิสเตอร์ T 1 ตามรูปที่ ๓๕ เมื่อปิดสวิทช์เครื่อง แหล่งจ่ายไฟถูกตัด T 1(PNP) จะ off แต่ ทรานซิสเตอร์ T4(NPN) มีไบอัสจากแหล่งจ่ายไฟสำรอง จึงทำให้ T4 on ได้ ดังนั้นสัญญาน POWER FAIL L จะอยู่สภาวะต่ำ ส่งไป Flag ในวงจร Interface Control Logic ให้สัญญาน WE เป็นโลจิก ๑ ส่วนความจำ CMOS อยู่สภาวะการเขียน

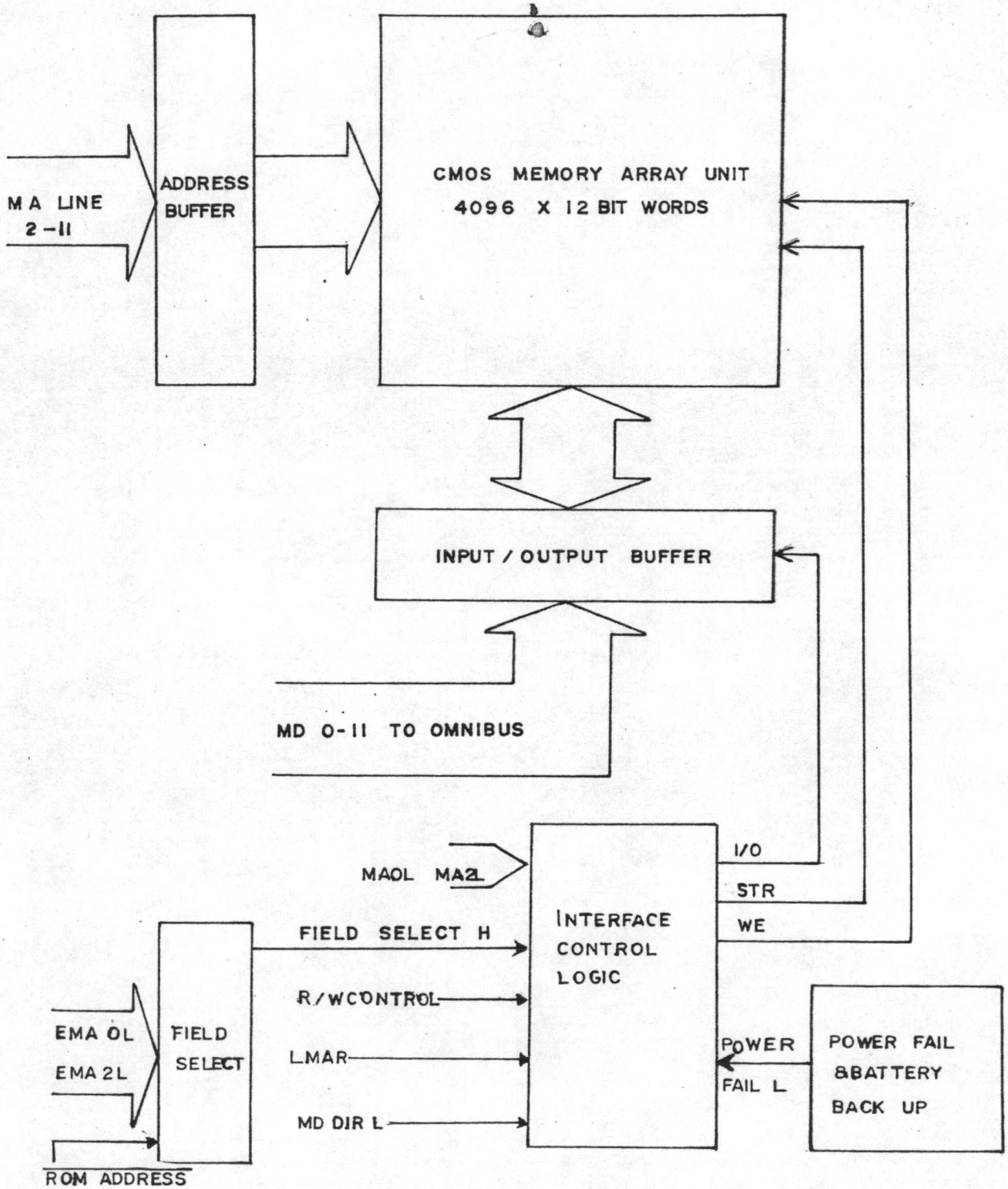
การทำงานปกติ แหล่งจ่ายไฟเครื่อง จะไบอัสแก่ T2(NPN) และ T3(NPN) ผ่าน ซีเนอร์ไดโอด เกิดไบอัส ตกคร่อมความต้านทาน R37 ถ้าหากแหล่งจ่ายไฟคงที่ 5 Volts ตัวซีเนอร์ไดโอด จะทำหน้าที่เป็นแหล่งจ่ายศัก ดาคงที่ (Constant Voltage Souvce) เมื่อ T2 T3 ทำงานด้วย ไบอัส จาก R37 จะไบอัสแก่ T 1 ให้ทำงาน ดังนั้น Vcc จะส่งผ่าน T 1 ไปชาร์จแก่ Ni-cd แบตเตอรี่ เนื่องจาก Vcc มีศัก ดาสูงกว่า แบตเตอรี่ ซึ่งมีศัก ดาเพียง 3.7 Volts และขณะเดียวกัน Vcc ก็ส่งไปจ่ายแก่ วงจรส่วนความจำ CMOS ด้วย ช่วงนี้ T3 ได้รับไบอัสด้วยเช่นกัน T3 ทำงาน T4 ได้รับไบอัสด้วย กราวด์จึงไม่ทำงาน สัญญาน POWER FAIL จึงอยู่สภาวะสูง ส่งไปยังวงจร Interface Control Logic

ช. <u>การขยายส่วนความจำ โดยเพิ่มแผ่นโมดูล</u> ใช้เมื่อต้องการขยายแผ่นโมดูลเพิ่มขึ้น มากกว่า 4096 words โดยที่สัญญานบางตัวที่ควบคุมการทำงานของส่วนความจำแบบ CMOS นี้ มิได้มาจากโอมนิบัส ดังนั้นสัญญานเหล่านี้จึงไม่สามารถจะนำไปใช้ควบคุมในวงจรแผ่นโมดูลส่วนความจำแบบ CMOS ได้ เนื่องจาก Fanout ไม่พอ ดังนั้น ในแผ่นโมดูลแผ่นแรกจะออกแบบให้มีวงจรขยายสัญญานเสียก่อน โดยใช้ IC เบอร์ SN 7417 ซึ่งให้ Output แบบ Open Collector Output ที่ได้รับการขยายเรียบร้อยแล้วนี้ จะต่อไปเข้าวงจรสร้างสัญญาน R/W CONTROL และสร้างสัญญาน LMAR และขณะเดียวกันก็สามารถจะเอาไปต่อเป็น

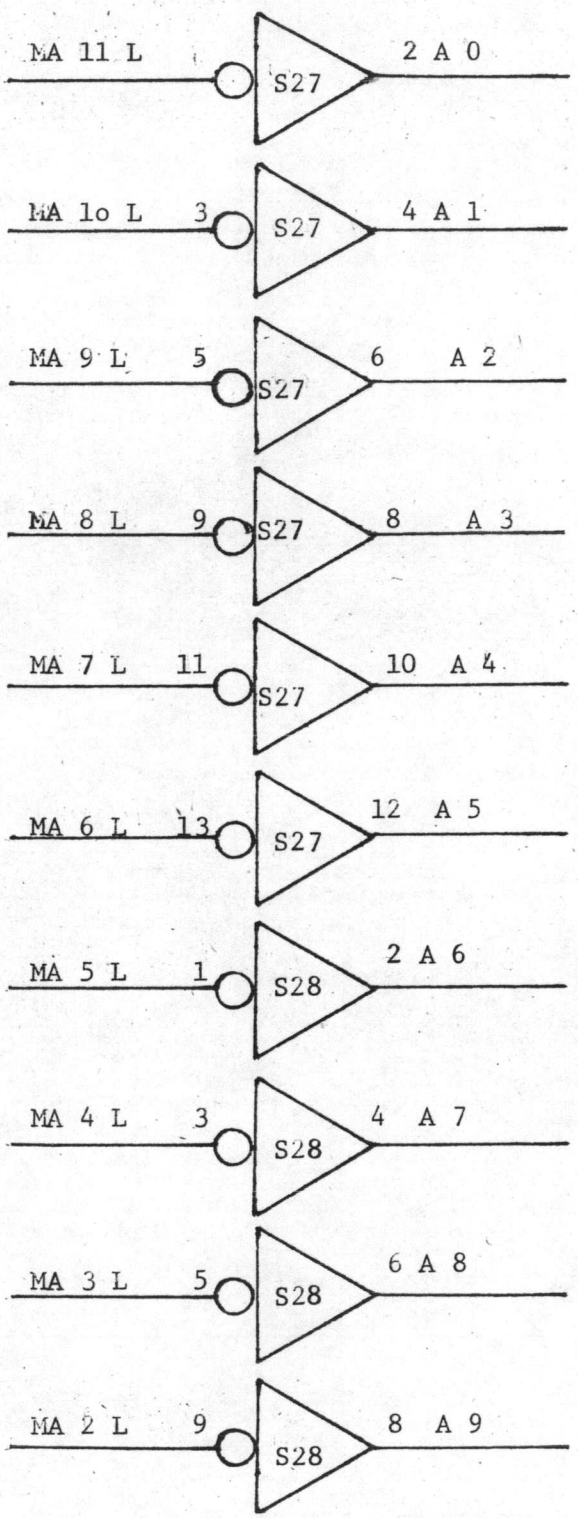
Input ให้แก่ แผ่นโมดูลอื่น ๆที่ต้องการขยายส่วนความจำเพิ่มขึ้น จนถึง 32k words โดยใช้ connector ต่อถึงกัน ระหว่างแผ่นโมดูล ดูรูปที่ ๓๖ ประกอบ สัญญาน EXTM เป็นสัญญานส่วนที่นำไปควบคุมแผ่นโมดูลส่วนความจำอื่น

การทำงานร่วมกันระหว่างส่วนความจำแบบวงแหวนแม่เหล็กกับส่วนความจำแบบ CMOS

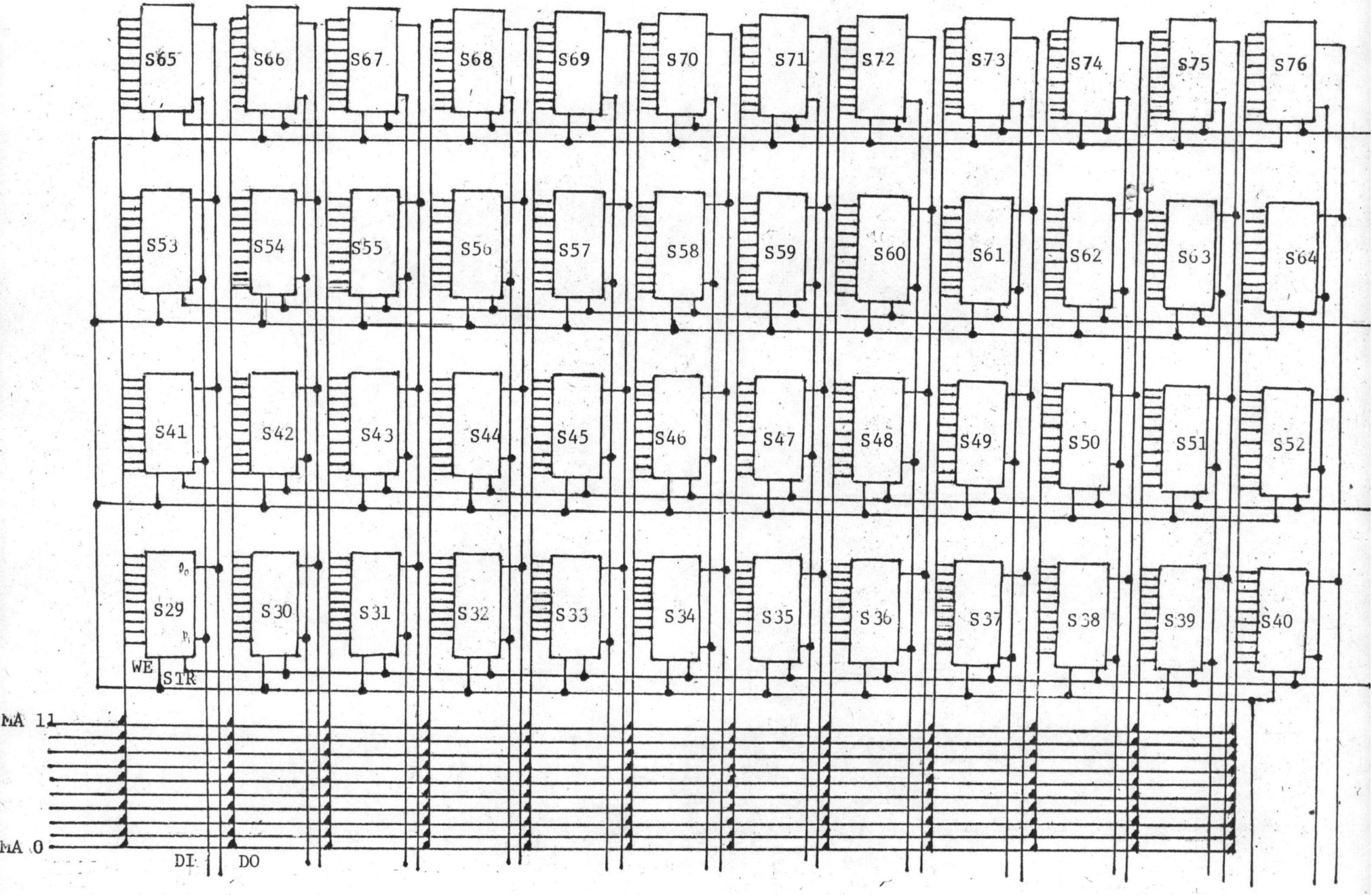
จากที่ได้ออกแบบส่วนความจำแบบ CMOS สามารถเขียนเป็นองค์ประกอบร่วมกับส่วนความจำแบบวงแหวนแม่เหล็ก ดังรูปที่ ๓๗



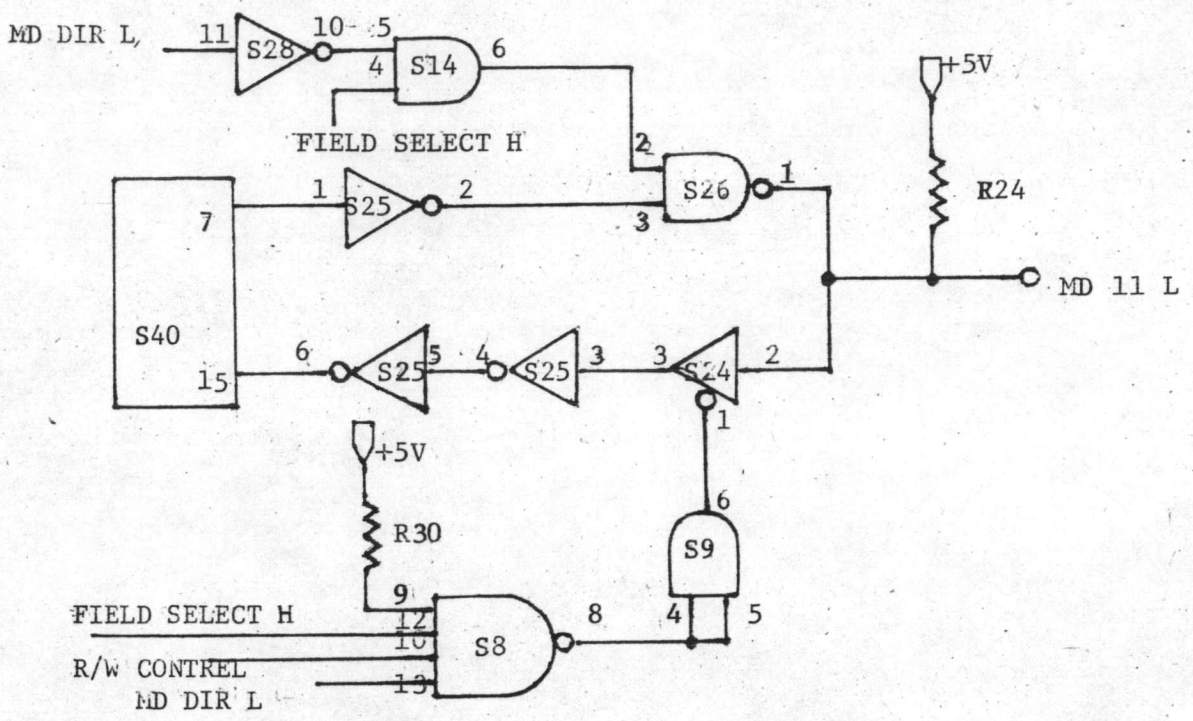
รูปที่ ๒๕ องค์ประกอบส่วนความจำแบบ CMOS



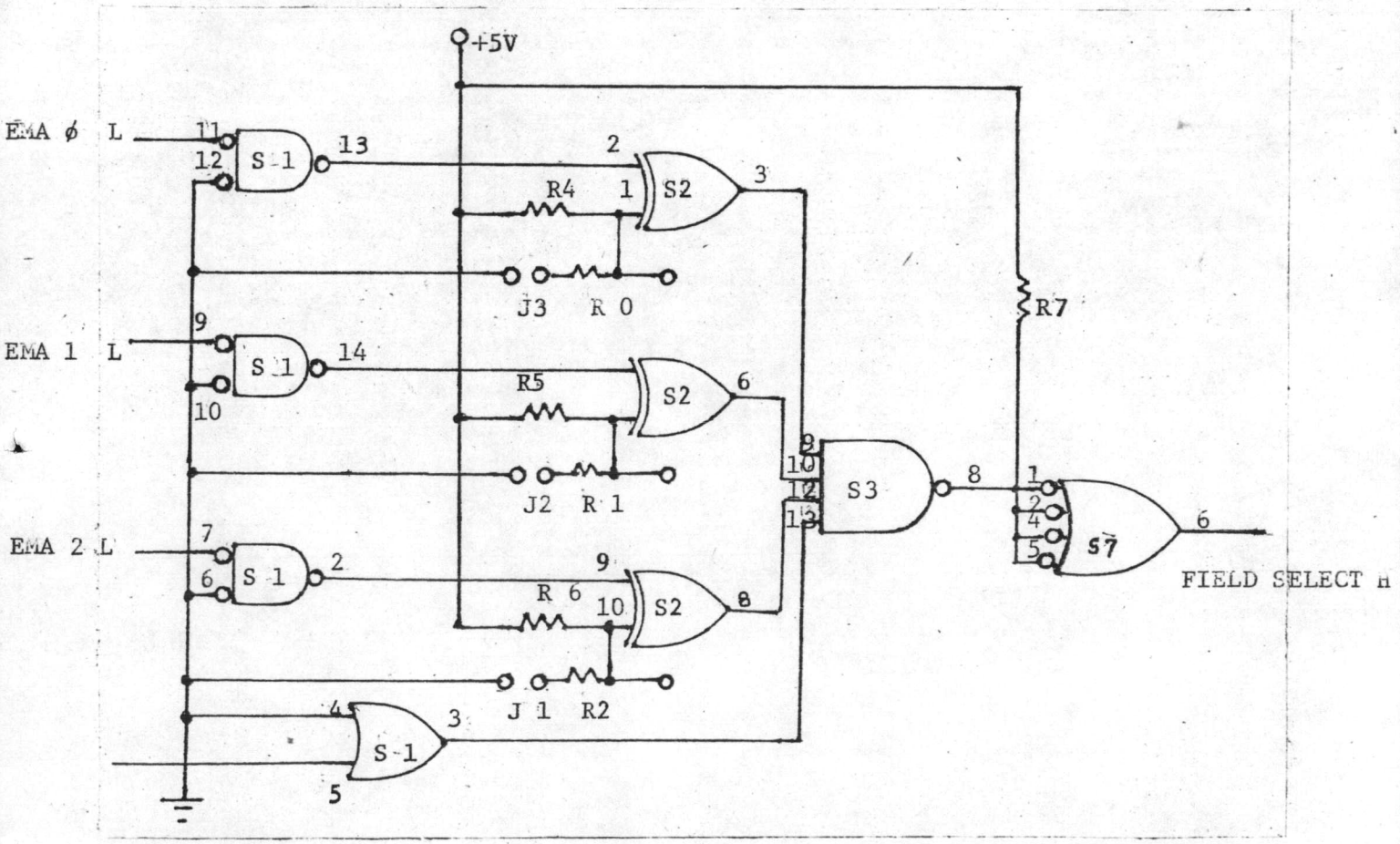
รูปที่ ๒๖ วงจร Address Buffer



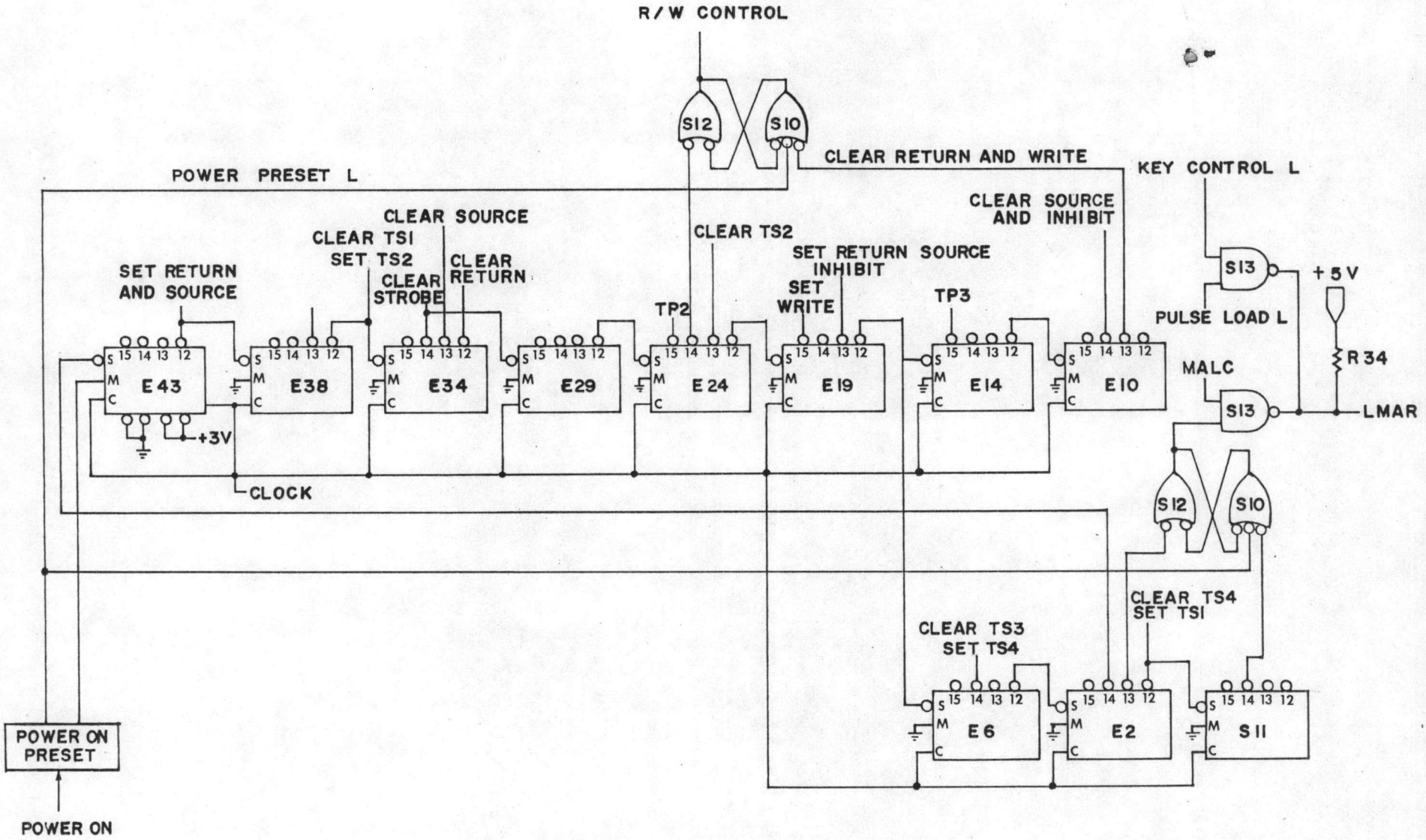
รูปที่ ๒๗ ส่วนความจำแบบ CMOS 12 ∕ 4096 bit-word



รูปที่ ๒๘ วงจร I/O Buffer



รูปที่ ๒๙ วงจร FIELD SELECT



รูปที่ ๓๐ วงจรสร้างสัญญาน LMAR และ R/W CONTROL

ตารางที่ ๒ แสดงการทำงานของส่วนความจำ CMOS เมื่อ STR อยู่สภาวะต่ำ

MA 0	MA 1	B	A	STR
0	0	1	1	F_3 = L
0	1	1	0	F_2 = L
1	0	0	1	F_1 = L
1	1	0	0	F_0 = L

หมายเหตุ ตารางที่ ๒ อินพุท C และ D อยู่สภาวะต่ำ (Low)

กรณีอื่น ๆที่ทำให้อินพุท C หรือ Dอยู่สภาวะสูง (High)

สัญญาน STR (F 0 ถึง F 3) จะอยู่สภาวะสูงหมด (High)

ตารางที่ ๓ แสดงการทำงานของวงจร FIELD SELECT

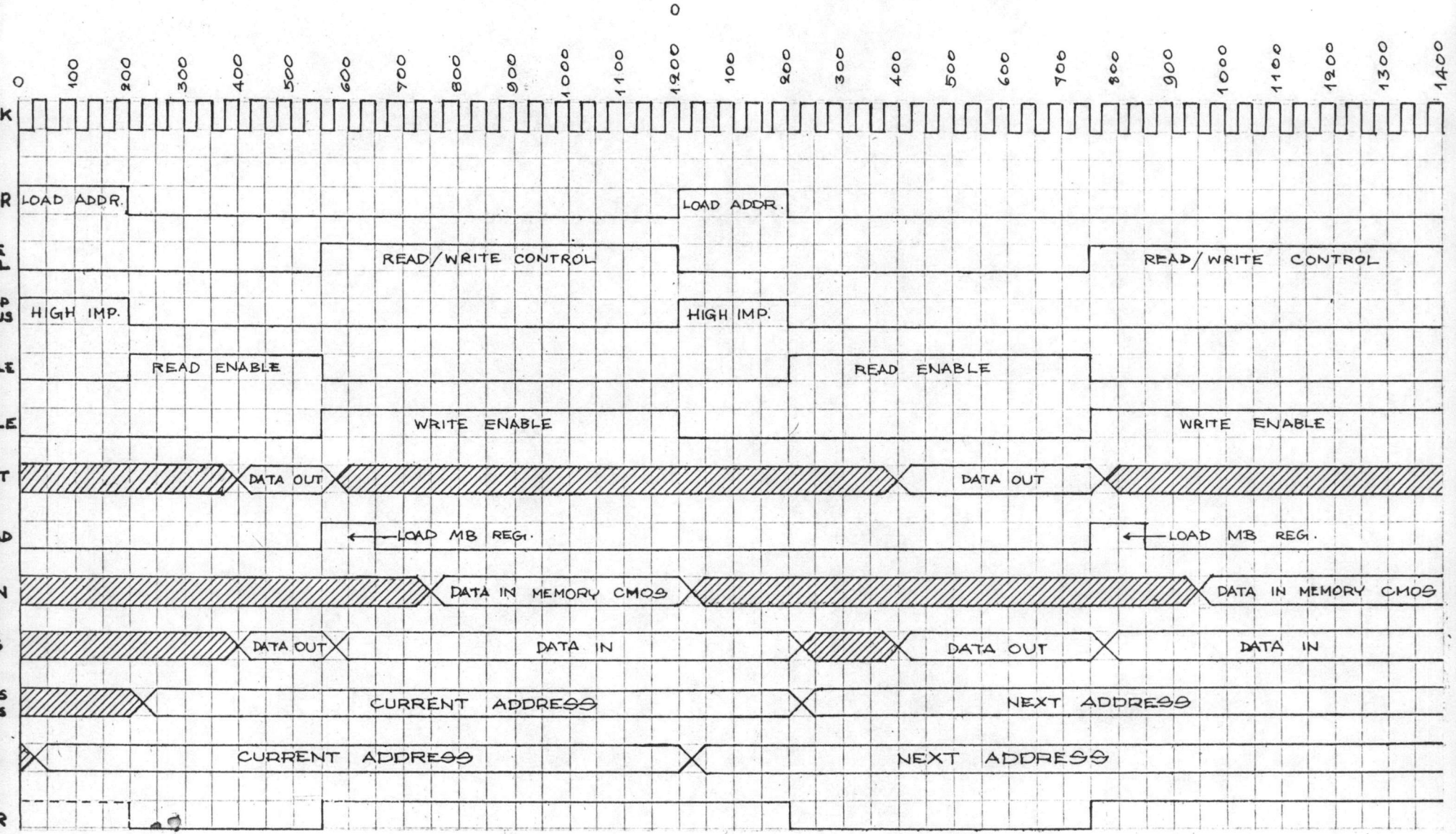
ROM Address	EMA 2	EMA 1	EMA ϕ	Field Select	J 1	J 2	J 3
0	0	0	0	L	0	0	0
0	0	0	1	L	0	0	S
0	0	1	0	L	0	S	0
0	0	1	1	L	0	S	S
0	1	0	0	L	S	0	0
0	1	0	1	L	S	0	S
0	1	1	0	L	S	S	0
0	1	1	1	L	S	S	S
1	0	0	0	H	0	0	0
1	0	0	1	H	0	0	S
1	0	1	0	H	0	S	0
1	0	1	1	H	0	S	S
1	1	0	0	H	S	0	0
1	1	0	1	H	S	0	S
1	1	1	0	H	S	S	0
1	1	1	1	H	S	S	S

หมายเหตุ H หมายถึง High

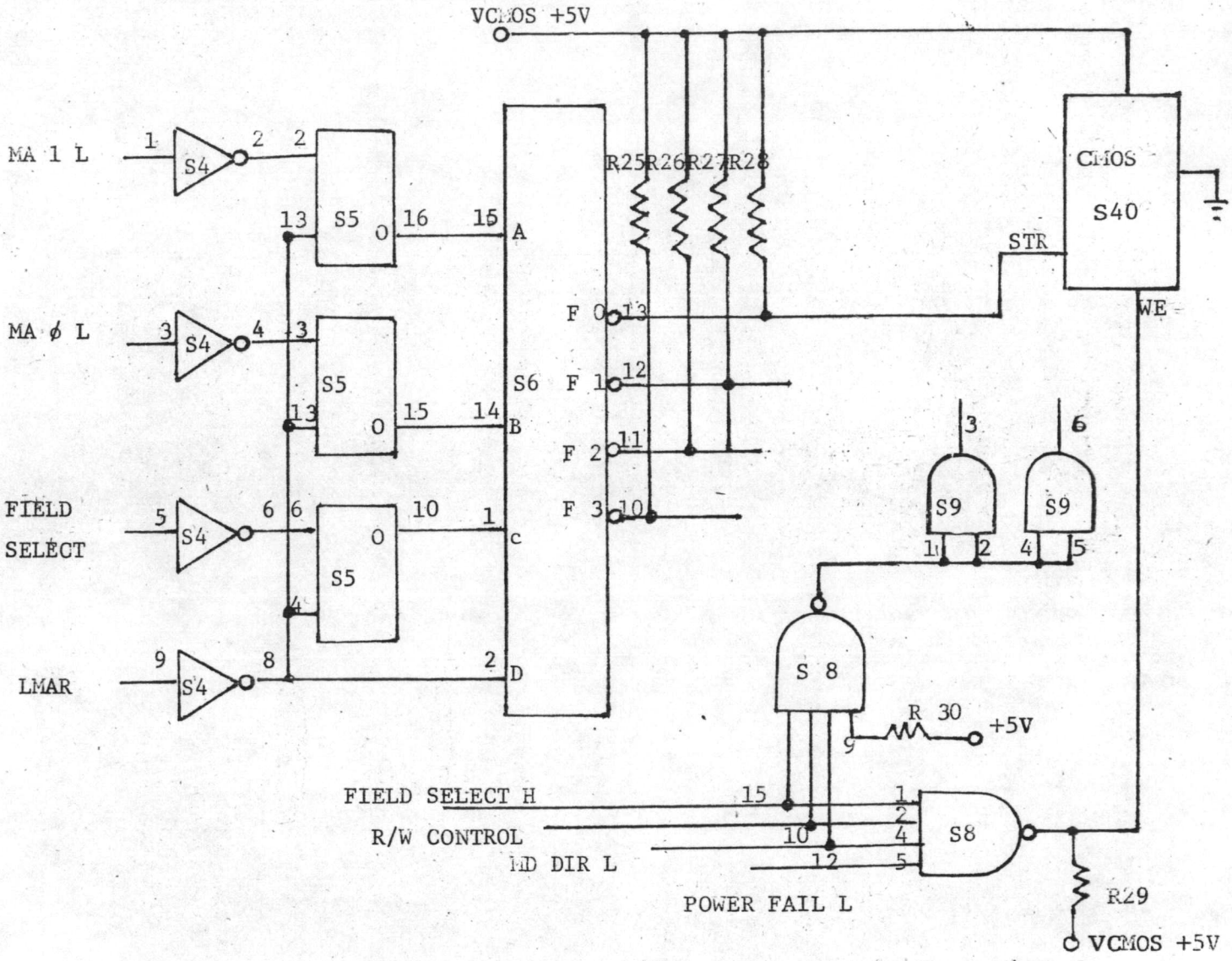
L หมายถึง Low

S หมายถึง Short

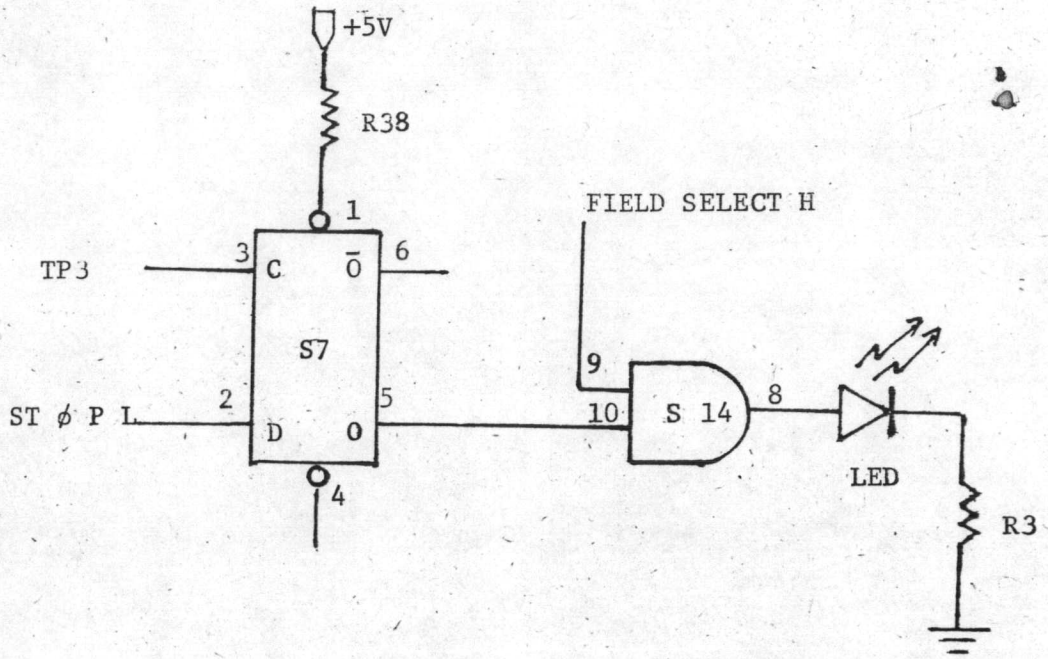
O หมายถึง Open



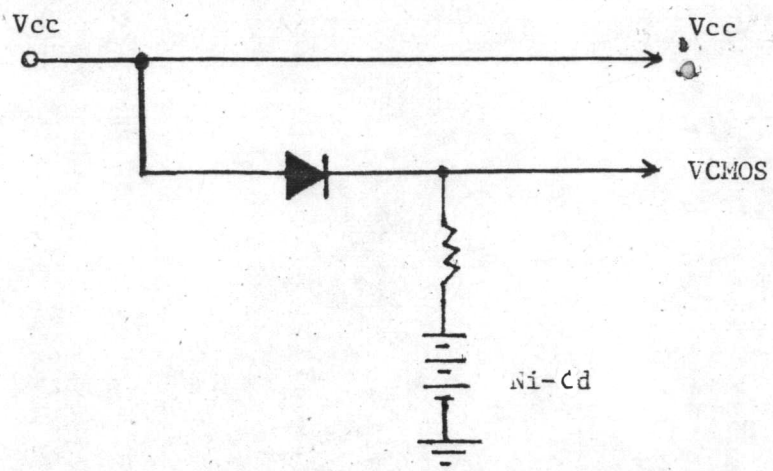
รูปที่ ๓๑ แสดงไดอะแกรมเวลาของส่วนความจำแบบ CMOS



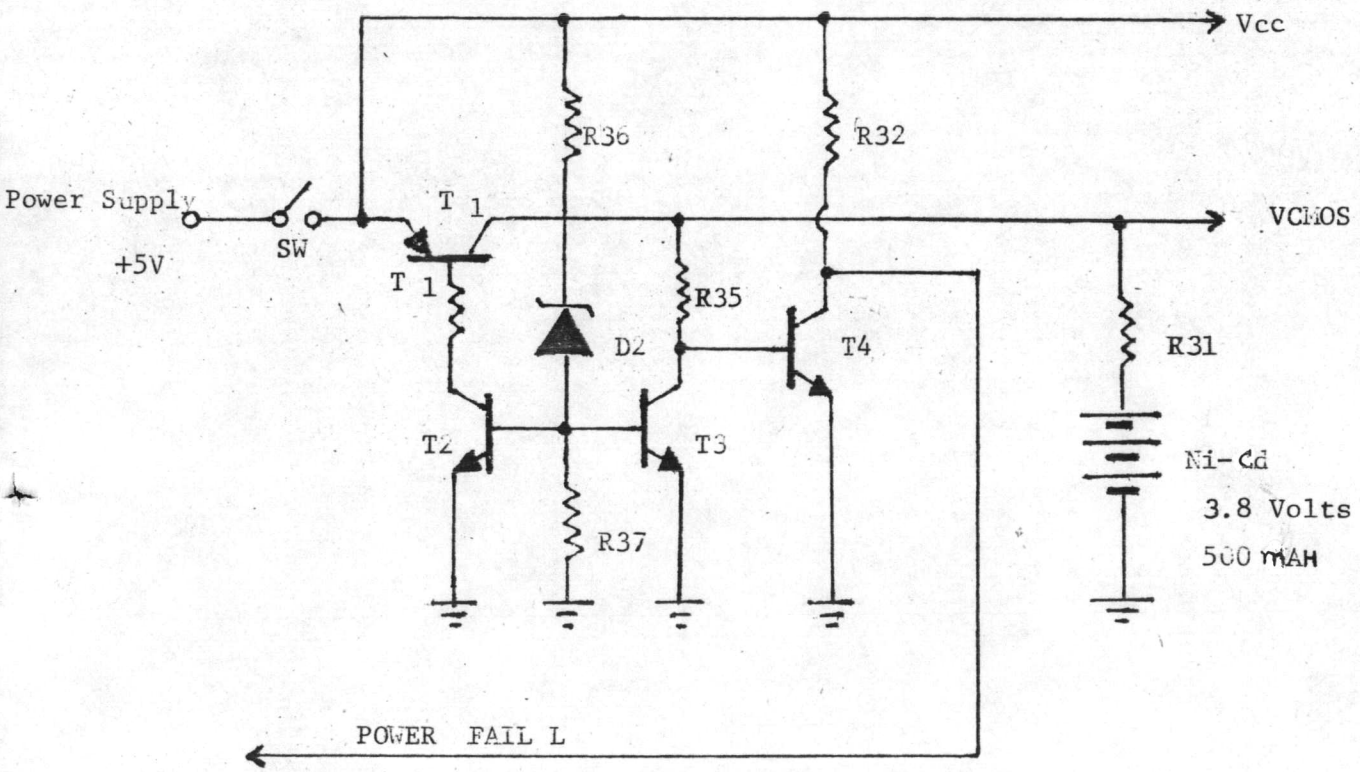
รูปที่ ๓๒ วงจรสร้างสัญญาณควบคุมการเขียนการอ่านแก่ส่วนความจำแบบ CMOS



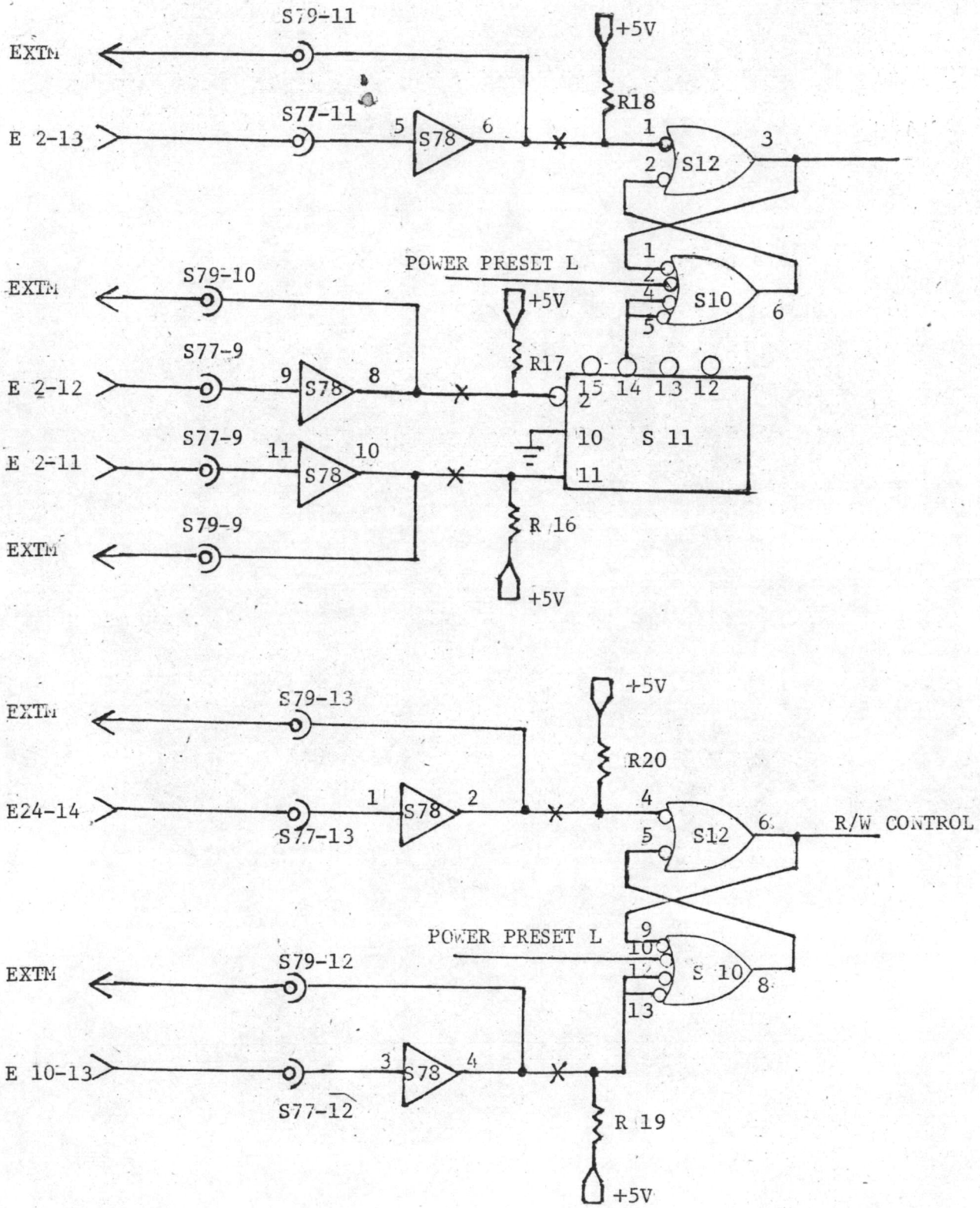
รูปที่ ๓๓ วงจร Indicator เมื่อส่วนความจำแบบ CMOS ทำงาน



รูปที่ ๓๔ วงจรแหล่งจ่ายไฟสำรองอย่างง่าย



รูปที่ ๓๕ วงจรแหล่งจ่ายไฟสำรองแก่ระบบส่วนความจำแบบ CMOS



รูปที่ ๓๖ แสดงวงจรขยายสัญญาณควบคุมใช้กับส่วนความจำ เมื่อเพิ่มแผ่นโมดูล

หอสมุดกลาง
จุฬาลงกรณมหาวิทยาลัย

WRITE

WRITE

STROBE

INHIBIT

A LINES

ADDRESS DECODERS

CURRENT SWITCHES

CORE

READ

SENSE AMPL

MEM REG.

INHIBIT DRIVERS

RETURN

SOURCE

RETURN

WRITE L.

MD DIR. L

MD 0 - 11
TO OMNIBUS

MA 2 - 11 L

ADDRESS BUFFER

CMOS MEMORY ARRAY UNIT 4096X12BIT WD.

INPUT/OUTPUT BUFFER

I/O

STR

WE

EMA 0 — EMA 2

FIELD SELECT

MAOL—MAIL

FIELD SELECT H

R/W CONTROL

INTERFACE CONTROL LOGIC CIRCUIT

POWER FAIL L

POWER FAIL & BATTERY BACK UP

ROM ADDRESS

LMAR

MD DIR L

SONO กรมวิทยาศาสตร์บริการ กระทรวงอุตสาหกรรม