

การออกแบบและสร้างหน่วยความจำของเครื่องคอมพิวเตอร์ โดยใช้วัสดุกิ่งต้นนำแบบซิมอส



นาย สุนทร เพชรรัชตะชาติ

005796

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิทยาศาสตรมหาบัณฑิต

แผนกวิชาวิศวกรรมคอมพิวเตอร์

บัณฑิตวิทยาลัย จุฬาลงกรณ์มหาวิทยาลัย

พ.ศ. ๒๕๒๒

117969967

Design and Construction of Computer Memory

Unit using CMOS Semiconductor

Mr. Suntorn Petchrutchatachart

A Thesis Submitted in Partial Fulfillment of the Requirements

for the Degree of Master of Science

Department of Computer Engineering

Graduate School

Chulalongkorn University

1979

หัวข้อวิทยานิพนธ์

การออกแบบและสร้างหน่วยความจำของเครื่องคอมพิวเตอร์โดยใช้  
วัสดุถึงตัวนำแบบซิมอส

ชื่อนิสิต

นายสุนทร เพชรรัชตะชาติ

อาจารย์ที่ปรึกษา

ดร. สมควร บรมนันทน์

อาจารย์ พิลาศพงษ์ ทรัพย์เสริมศรี

แผนกวิชา

วิศวกรรมคอมพิวเตอร์

ปีการศึกษา

๒๕๒๑



บทคัดย่อ

ปัจจุบันนี้เครื่องคอมพิวเตอร์ ใช้เทคโนโลยีของสารกึ่งตัวนำ ทำให้ขนาดของเครื่อง  
เล็กลง ประหยัดแหล่งจ่ายแรงดันไฟฟ้า (Power Supply) และราคาของเครื่องถูกลงด้วย จึง  
ได้นำเอาวัสดุถึงตัวนำแบบ CMOS มาออกแบบสร้างเป็นหน่วยความจำของเครื่องคอมพิวเตอร์ ขนาด  
12x4096 bit-words และทดสอบการใช้งานจริงกับเครื่อง PDP-8/Eที่ใช้ส่วนความจำแบบวงแหวน  
แม่เหล็กอยู่ จากการออกแบบและทดสอบ สามารถนำเอาส่วนความจำนี้ไปใช้กับเครื่องคอมพิวเตอร์  
อื่นได้แก่ PDP-8/Mและ PDP-8/Fได้ด้วย สำหรับเครื่อง PDP-8/Eนี้สามารถจะใช้ส่วนความจำแบบ  
ซิมอสนี้แทนส่วนความจำแบบวงแหวนแม่เหล็กได้ทั้งหมด หรือ ให้ทำงานร่วมกัน และสามารถจะขยาย  
ส่วนความจำของเครื่องคอมพิวเตอร์ PDP-8/Eนี้ได้เต็มที่ 32 K words โดยใช้แผ่นโมดูลส่วนความ  
จำแบบ CMOS ที่สร้างเอง และขณะเมื่อเปิดเครื่องคอมพิวเตอร์ส่วนความจำแบบ CMOS สามารถเก็บ  
รักษาทั้งข้อมูลไว้ได้นาน 39 วัน ด้วยแบตเตอรี่ Ni-Cd.



หัวข้อวิทยานิพนธ์

การออกแบบและสร้างหน่วยความจำ ของเครื่องคอมพิวเตอร์ โดยใช้

วัสดุกิ่งต้วนำแบบซิมอส

โดย

นาย สุนทร เพชรรัชตะชาติ

แผนกวิชา

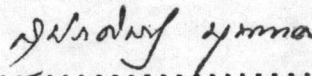
วิศวกรรมคอมพิวเตอร์

อาจารย์ที่ปรึกษา

ดร. สมควร บุรมินเทนท์

อาจารย์ พิลาศพงษ์ ทรัพย์เสริมศรี

บัณฑิตวิทยาลัย จุฬาลงกรณ์มหาวิทยาลัย อนุมัติให้รับวิทยานิพนธ์นี้เป็นส่วนหนึ่งของ  
การศึกษาตามหลักสูตรปริญญาโทบัณฑิต



.....คณบดีบัณฑิตวิทยาลัย

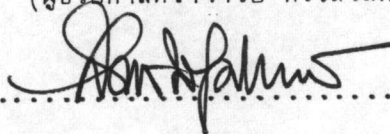
(รองศาสตราจารย์ ดร.สุประดิษฐ์ นุนนาค)

คณะกรรมการสอบวิทยานิพนธ์



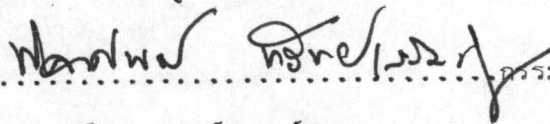
.....ประธานกรรมการ

(ผู้ช่วยศาสตราจารย์ ดร.สวัสดิ์ แสงบางปลา)



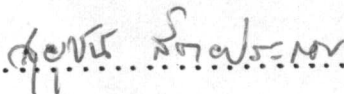
.....กรรมการ

(ดร. สมควร บุรมินเทนท์)



.....กรรมการ

(อาจารย์ พิลาศพงษ์ ทรัพย์เสริมศรี)



.....กรรมการ

(ผู้ช่วยศาสตราจารย์ สุขุมน ลัตยประกอบ)

ลิขสิทธิ์ของบัณฑิตวิทยาลัย จุฬาลงกรณ์มหาวิทยาลัย

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้ สำเร็จได้ด้วยดี เนื่องจากผู้วิจัยได้รับคำแนะนำ ตลอดจนแนวทาง  
วิจัยที่เป็นประโยชน์ จาก อาจารย์ ดร. สมควร บรมินเทนท์ และได้รับคำแนะนำการใช้ และ  
ระบบเครื่องคอมพิวเตอร์ PDP-8/E จากคุณ พูลศิริ อิงคตระกูล ผู้วิจัยจึงขอกล่าวานาม และขอ  
ขอบพระคุณอย่างสูงมา ณ ที่นี้



สารบัญ

หน้า

บทคัดย่อภาษาไทย.....	ข
บทคัดย่อภาษาอังกฤษ.....	ค
กิตติกรรมประกาศ.....	ง
รายการตารางประกอบ.....	ช
รายการรูปประกอบ.....	ซ
รายการภาคผนวก.....	ฅ



บทที่

๑. บทนำ.....	๑
ความเป็นมาของปัญหา.....	๑
วัตถุประสงค์และขอบเขตการวิจัย.....	๒
ประโยชน์ที่จะได้รับจากการวิจัย.....	๒
วิธีดำเนินการวิจัย.....	๒
๒. ระบบเครื่องคอมพิวเตอร์ PDP-8/E .....	๔
โอมนิบัส (OMNIBUS) .....	๔
สัญญาณโอมนิบัส .....	๕
การสร้างสัญญาณเวลา (Timing Grenerator).....	๖
ไทม์อะแทรมของเวลา (Timing Diagram).....	๖
ระบบความจำ .....	๗
ทางเดินของสัญญาณ (Data Paths).....	๘
พรีอนพาแนล (Front Panel).....	๘
เทคนิคการควบคุมการไหลข้อมูลที่อยู่ที่ (Address) แก์รีจิสเตอร์ CPMA.....	๑๐

	เทคนิคการควบคุมการไหลคแกร์จิสเตอร์บัพเฟอร์ส่วนความจำ (MB register) ๑๑	
	สัญญาณควบคุมการถ่ายเทข้อมูลระหว่าง รีจิสเตอร์ MB กับส่วนความจำหลัก..... ๑๑	
๓.	หน่วยความจำวัสดุกึ่งตัวนำแบบ ซีมอส (CMOS)..... ๒๓	
	วงจรถอดอินเวอร์เตอร์ (Inverter ) แบบคอมพลีเมนต์รีมอส ..... ๒๓	
	พลังงานสูญเสียแผ่กระจาย (Power discipate )..... ๒๔	
	การป้องกันวงจรถอดอินเวอร์เตอร์ ..... ๒๔	
	การอ่านและการเขียนในเซลล์ของ CMOS..... ๒๖	
	การ Interface CMOS กับ TTL..... ๒๖	
	แหล่งจ่ายไฟสำรอง ..... ๒๖	
๔.	การออกแบบระบบส่วนความจำแบบ CMOS..... ๓๓	
	หน้าที่ขององค์ประกอบในระบบส่วนความจำแบบ CMOS..... ๓๓	
	สัญญาณที่ใช้กับระบบส่วนความจำแบบ CMOS..... ๓๔	
	วงจรถอดอินเวอร์เตอร์ที่ใช้ในองค์ประกอบต่าง ๆ ของระบบส่วนความจำแบบ CMOS..... ๓๖	
	การทำงานร่วมกันระหว่างส่วนความจำแบบวงแหวนแม่เหล็ก กับส่วนความจำแบบ CMOS ..... ๔๓	
๕.	การสร้างและทดลองส่วนความจำแบบ CMOS ..... ๕๗	
	การสร้าง..... ๕๗	
	การทดลอง ..... ๕๗	
	โปรแกรมตรวจสอบการทำงาน ..... ๖๑	
๖.	สรุปผลการทดลอง และข้อเสนอแนะ ..... ๘๘	
	สรุปผลการทดลอง ..... ๘๘	
	ข้อเสนอแนะ ..... ๘๘	
	ปัญหาการวิจัย ..... ๘๘	



เอกสารอ้างอิง .....	๙๒
ภาคผนวก .....	๙๔
ภาคผนวก ก. ....	๙๔
ภาคผนวก ข. ....	๙๔
ภาคผนวก ค. ....	๑๐๗
ภาคผนวก ง. ....	๑๐๘
ภาคผนวก จ. ....	๑๑๐
ประวัติการศึกษา .....	๑๑๑

รายการตารางประกอบ

	หน้า
ตารางที่ ๑ แสดงผลการไหลคดียต่าง ๆ ที่เกี่ยวข้องกับกการไหลค CPMA .....	๒๐
ตารางที่ ๒ แสดงการทำงานของส่วนความจำ CMOS เมื่อ STR อยู่สภาวะต่ำ .....	๔๔
ตารางที่ ๓ แสดงการทำงานของวงจร FIELD SELECT .....	๕๐
ตารางที่ ๔ การทดลองที่ ๑ เมื่อวงจรแหล่งจ่ายไฟมีแบตเตอรี่ Ni-Cd .....	๖๖
3.7 Volts กระแส 500 mA H ต่ออยู่ .....	๖๖
ตารางที่ ๕ การทดลองที่ ๑ เมื่อวงจรแหล่งจ่ายไฟไม่มีแบตเตอรี่ Ni-Cd ต่ออยู่ .....	๖๗
ตารางที่ ๖ การทดลองที่ ๒ เมื่อวงจรแหล่งจ่ายไฟมีแบตเตอรี่ Ni-Cd .....	
3.7 Volts กระแส 500 mA H ต่ออยู่ .....	๗๐
ตารางที่ ๗ การทดลองที่ ๒ เมื่อวงจรแหล่งจ่ายไฟไม่มีแบตเตอรี่ Ni-Cd ต่ออยู่ .....	๗๑
ตารางที่ ๘ การทดลองที่ ๓ เมื่อวงจรแหล่งจ่ายไฟมีแบตเตอรี่ Ni-Cd .....	
3.7 Volts กระแส 500 mA H ต่ออยู่ .....	๗๔
ตารางที่ ๙ การทดลองที่ ๓ เมื่อวงจรแหล่งจ่ายไฟไม่มีแบตเตอรี่ Ni-Cd ต่ออยู่ .....	๗๕
ตารางที่ ๑๐ การทดลองที่ ๔ เมื่อวงจรแหล่งจ่ายไฟมีแบตเตอรี่ Ni-Cd .....	
3.7 Volts กระแส 500 mA H ต่ออยู่ .....	๗๘
ตารางที่ ๑๑ การทดลองที่ ๔ เมื่อวงจรแหล่งจ่ายไฟไม่มีแบตเตอรี่ Ni-Cd ต่ออยู่ .....	๗๙
ตารางที่ ๑๒ แสดงสัญญาณที่วัดจากการทดลองที่ ๔ .....	๘๒
ตารางที่ ๑๓ แสดงสัญญาณที่วัดจากการทดลองที่ ๖ .....	๘๓
ตารางที่ ๑๔ แสดงสัญญาณที่วัดจากการทดลองที่ ๗ .....	๘๔
ตารางที่ ๑๕ แสดงสัญญาณที่วัดจากการทดลองที่ ๘ .....	๘๕
ตารางที่ ๑๖ แสดงสัญญาณที่วัดจากการทดลองที่ ๙ .....	๘๖

## รายการประกอบ

	หน้า
รูปที่ ๑ แสดงระดับลอจิก "๐" และลอจิก "๑" .....	๕
รูปที่ ๒ แสดง OMNIBUS PIN ASSIGNMENT .....	๑๓
รูปที่ ๓ แสดงองค์ประกอบของระบบสร้างสัญญาณควบคุมเวลา .....	๑๔
รูปที่ ๔ แสดงวงจรสร้างวัฏจักรเวลาของโปรเซสเซอร์ .....	๑๔
รูปที่ ๕ แสดงวงจรสร้างวัฏจักรเวลาของส่วนความจำ .....	๑๕
รูปที่ ๖ แสดง Memory System Functional flow diagram .....	๑๕
รูปที่ ๗ แสดงไทม์อะแกรรมสัญญาณเวลาวัฏจักรส่วนความจำ และโปรเซสเซอร์.....	๑๖
รูปที่ ๘ แสดงวัฏจักรเวลาส่วนความจำ .....	๑๗
รูปที่ ๙ แสดงทางเดินของสัญญาณ .....	๑๘
รูปที่ ๑๐ แสดงบล็อกไทม์อะแกรรม ของโปรแกรมเมอร์คอนโซล .....	๑๙
รูปที่ ๑๑ แสดง Flow Diagram ของการทำงานแบบ Manual .....	๑๙
รูปที่ ๑๒ แสดงวงจรควบคุมการไหลตรีจิสเตอร์ CPMA .....	๒๐
รูปที่ ๑๓ แสดงวงจรควบคุมการไหลตรีจิสเตอร์ MB .....	๒๑
รูปที่ ๑๔ แสดงวงจรสร้างสัญญาณ MD DIR L .....	๒๒
รูปที่ ๑๕ แสดงวงจรซิมอสอินเวอเตอร์แบบง่าย .....	๒๔
รูปที่ ๑๖ แสดงลอจิก "๑" มีสีก ดาเอาท์พุทเปรียบเทียบกับกระแส Source .....	๒๔
รูปที่ ๑๗ แสดง Rise และ Fall Time และ Propagation Delays ที่วัดได้ในซิมอสอินพุท และเอาท์พุท .....	๒๔
รูปที่ ๑๘ แสดง Transfer Characteristic curve .....	๒๕
รูปที่ ๑๙ แสดง DC transient power .....	๒๕
รูปที่ ๒๐ แสดงซิมอสอินเวอเตอร์ มีไดโอดป้องกัน .....	๓๐
รูปที่ ๒๑ แสดงวงจรไบสเทเบิลซิมอส สำหรับ Static RAM Cell .....	๓๐

รูปที่ ๒๒	แสดงการ Interface ระหว่าง TTL กับ CMOS.....	๓๑
รูปที่ ๒๓	แสดงกราฟของ Ni-Cd Battery Capacity กับฟังก์ชันของอุณหภูมิ...	๓๑
รูปที่ ๒๔	แสดงคุณสมบัติการ Discharge Voltage ของ Ni-Cd Battery	๓๒
รูปที่ ๒๕	องค์ประกอบส่วนความจำแบบ CMOS.....	๔๔
รูปที่ ๒๖	วงจร Address Buffer .....	๔๕
รูปที่ ๒๗	ส่วนความจำแบบ CMOS 12/4096 bit-words.....	๔๖
รูปที่ ๒๘	วงจร I/O Buffer.....	๔๗
รูปที่ ๒๙	วงจร FIELD SELECT .....	๔๗
รูปที่ ๓๐	วงจรสร้างสัญญาณ LMAR และ R/W CONTROL .....	๔๗
รูปที่ ๓๑	แสดงไทม์แอกแกรมเวลาของส่วนความจำแบบ CMOS .....	๔๘
รูปที่ ๓๒	วงจรสร้างสัญญาณควบคุมการเขียนการอ่านแก่ส่วนความจำแบบ CMOS ..	๕๑
รูปที่ ๓๓	วงจรIndicator เมื่อส่วนความจำแบบ CMOS ทำงาน .....	๕๒
รูปที่ ๓๔	วงจรแหล่งจ่ายไฟสำรองอย่างง่าย .....	๕๓
รูปที่ ๓๕	วงจรแหล่งจ่ายไฟสำรองแก่ระบบส่วนความจำแบบ CMOS .....	๕๔
รูปที่ ๓๖	แสดงวงจรขยายสัญญาณควบคุมใช้กับส่วนความจำ เมื่อเพิ่มแผ่นโมดูล ....	๕๕
รูปที่ ๓๗	แสดงองค์ประกอบร่วมระหว่างส่วนความจำแบบวงแหวนแม่เหล็กกับ ส่วนความจำแบบ CMOS .....	๕๖
รูปที่ ๓๘	แสดง Part List ของส่วนความจำแบบ CMOS .....	๖๒
รูปที่ ๓๙	แสดงผังการวางอุปกรณ์บนแผ่นโมดูล .....	๖๓
รูปที่ ๔๐	วงจรใหญ่.....	๖๕
รูปที่ ๔๑	กราฟการทดลองที่ ๑ VPF กับ Vcc และ Vcmos กับ Vcc .....	๖๘
รูปที่ ๔๒	กราฟการทดลองที่ ๑ VPF กับ Vcc และ Vcmos กับ Vcc .....	๖๙
รูปที่ ๔๓	กราฟการทดลองที่ ๒ VPF กับ Vcc และ Vcmos กับ Vcc.....	๗๒

รูปที่ ๔๔	กราฟการทดลองที่ ๒	VPF	กับ	Vcc	และ	
		Vcmos	กับ	Vcc	.....	๗๓
รูปที่ ๔๕	กราฟการทดลองที่ ๓	VPF	กับ	Vcc	และ	
		Vcmos	กับ	Vcc	.....	๗๖
รูปที่ ๔๖	กราฟการทดลองที่ ๓	VPF	กับ	Vcc	และ	
		Vcmos	กับ	Vcc	.....	๗๗
รูปที่ ๔๗	กราฟการทดลองที่ ๔	VPF	กับ	Vcc	และ	
		Vcmos	กับ	Vcc	.....	๘๐
รูปที่ ๔๘	กราฟการทดลองที่ ๔	VPF	กับ	Vcc	และ	
		Vcmos	กับ	Vcc	.....	๘๑
รูปที่ ๔๙	การทดลองที่ ๕	.....				๘๒
รูปที่ ๕๐	การทดลองที่ ๖	.....				๘๓
รูปที่ ๕๑	การทดลองที่ ๗	.....				๘๔
รูปที่ ๕๒	การทดลองที่ ๘	.....				๘๕
รูปที่ ๕๓	การทดลองที่ ๙	.....				๘๖
รูปที่ ๕๔	แสดงแผ่นโมดูลส่วนความจำแบบ CMOS ขนาด 12/1024					
	bit-words ที่สร้างขึ้น	.....				๘๗
รูปที่ ๕๕	แสดงการต่อแผ่นโมดูลเข้ากับเครื่องคอมพิวเตอร์ PDP-8/E					
	ขณะทำการทดสอบ	.....				๘๗

## รายการภาคผนวก

	หน้า
ภาคผนวก ก. คีย์ต่าง ๆ ที่พร้อมพาแนล .....	๕๔
ภาคผนวก ข. IC เบอร์ที่ใช้งาน .....	๕๕
ภาคผนวก ค. PDP-8/E Key Function Signal .....	๑๐๗
ภาคผนวก ง. Specification ของแผ่นโมดูล CMOS .....	๑๐๘
ภาคผนวก จ. IDENTIFICATION A&B .....	๑๑๐