

การพัฒนาระบบการวิเคราะห์งานเสียของการผลิตวงจรรวม



นายศุภิน ศรีสุชาติ

สถาบันวิทยบริการ

จุฬาลงกรณ์มหาวิทยาลัย

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมอุตสาหการ ภาควิชาวิศวกรรมอุตสาหการ

คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย

ปีการศึกษา 2548

ISBN 974-17-4202-9

ลิขสิทธิ์ของจุฬาลงกรณ์มหาวิทยาลัย

DEVELOPMENT OF FAILURE ANALYSIS SYSTEM FOR  
INTEGRATED CIRCUIT MANUFACTURING



Mr. Soolin Srisuchati

สถาบันวิทยบริการ  
A Thesis Submitted in Partial Fulfillment of Requirements  
for the Degree of Master of Engineering in Industrial Engineering  
Department of Industrial Engineering

Faculty of Engineering

Chulalongkorn University

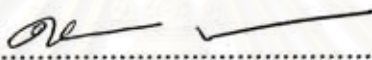
Academic Year 2005

ISBN 974-17-4202-9

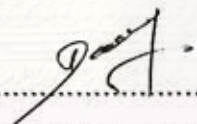
หัวข้อวิทยานิพนธ์	การพัฒนากระบวนการวิเคราะห์งานเสียของการผลิตวงจรรวม
โดย	นายศุภิน ศรีสุชาติ
สาขาวิชา	วิศวกรรมอุตสาหการ
อาจารย์ที่ปรึกษา	รองศาสตราจารย์ ดร.จิตรา ฐิติการพานิช

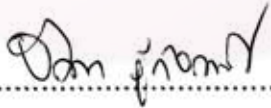
---


คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย อนุมัติให้บัณฑิตวิทยาลัยขอรับวิทยานิพนธ์ฉบับนี้เป็นส่วน  
หนึ่งของการศึกษาตามหลักสูตรปริญญาโทบัณฑิต

  
.....คณบดีคณะวิศวกรรมศาสตร์  
(ศาสตราจารย์ ดร.ดิเรก ลาวัณยศิริ)

คณะกรรมการสอบวิทยานิพนธ์

  
.....ประธานกรรมการ  
(รองศาสตราจารย์ ดำรงค์ ทวีแสงสกุลไทย)

  
.....อาจารย์ที่ปรึกษา  
(รองศาสตราจารย์ ดร.จิตรา ฐิติการพานิช)

  
.....กรรมการ  
(รองศาสตราจารย์ ดร.ประเมศ ฐิติมา)

  
.....กรรมการ  
(อาจารย์ ดร.ประมวธ สุธิजारัตน)

ศุภิน ศิริสุชาติ : การพัฒนาระบบการวิเคราะห์งานเสียของการผลิตวงจรรวม  
(DEVELOPMENT OF FAILURE ANALYSIS SYSTEM FOR INTEGRATED CIRCUIT  
MANUFACTURING) อ. ที่ปรึกษา: รศ.ดร.จิตรา รุจิการพานิช, 128 หน้า.  
ISBN 974-17-4202-9.

งานวิจัยนี้มีวัตถุประสงค์เพื่อพัฒนาระบบการวิเคราะห์งานเสียของการผลิตวงจร โดยมีขั้นตอนในการดำเนินการพัฒนาเริ่มตั้งแต่ การรวบรวมข้อมูลความรู้ของการวิเคราะห์งานเสีย การจัดหมวดหมู่ความรู้เพื่อสะดวกในการนำไปใช้เป็นฐานข้อมูล การสร้างระบบการวิเคราะห์งานเสียของการผลิตวงจรและการทดสอบความถูกต้องระบบด้วยการเปรียบเทียบกับผลการวิเคราะห์ที่เคยเกิดขึ้น ระบบการวิเคราะห์งานเสียของวงจรรวมนี้ถูกพัฒนาด้วยการโปรแกรมของภาษา PHP และโปรแกรม MS Access

ระบบการวิเคราะห์งานเสียของวงจรรวมถูกพัฒนาขึ้นสำหรับการวิเคราะห์อาการเสีย 3 แบบด้วยกันคือ อาการเสียแบบวงจรขาด อาการเสียแบบลัดวงจร และอาการเสียแบบกระแสไฟฟ้ารั่ว ระบบสามารถหาสาเหตุการเสียเชิงแก้ไข (Corrective) ได้ 52 สาเหตุและสาเหตุการเสียเชิงป้องกัน (Preventive) ได้ 6 สาเหตุ ความรู้ที่ใช้ในระบบต้องถูกประมวลให้อยู่ในรูปความสัมพันธ์ของ 1) ขั้นตอนการวิเคราะห์ 2) ส่วนอธิบายและ 3) สาเหตุการเสีย ผลการนำระบบไปใช้งานพบว่าช่างผู้ปฏิบัติงานพอใจระบบที่สามารถให้คำแนะนำแทนวิศวกรได้ตลอดเวลา ระบบจะแนะนำตั้งแต่ขั้นตอนการวิเคราะห์แบบไม่ทำลายเพื่อคงสภาพของการเสียไว้และหากยังไม่สามารถพบสาเหตุจึงจะใช้เครื่องมือและวิธีการแบบทำลายในการวิเคราะห์หาสาเหตุต่อไป

การทดสอบความถูกต้องของระบบทำโดยการเปรียบเทียบผลการวิเคราะห์ที่ได้จากระบบกับผลการวิเคราะห์ที่ได้จากรายงานการวิเคราะห์ที่เคยเกิดขึ้นจำนวน 253 ฉบับ พบว่าผลการวิเคราะห์ตรงกันทั้งหมด

ภาควิชา วิศวกรรมอุตสาหการ  
สาขาวิชา วิศวกรรมอุตสาหการ  
ปีการศึกษา 2548

ลายมือชื่อนิสิต.....  
ลายมือชื่ออาจารย์ที่ปรึกษา.....  
ลายมือชื่ออาจารย์ที่ปรึกษาร่วม.....

## 4671435721 : MAJOR INDUSTRIAL ENGINEERING

KEY WORD: DEVELOPMENT / INTEGRATED CIRCUIT

SOOLIN SRISUCHATI : DEVELOPMENT OF FAILURE ANALYSIS SYSTEM FOR INTEGRATED CIRCUIT MANUFACTURING. THESIS ADVISOR : ASSOC. JITRA ROOKITKARNPANIT, 128 pp. ISBN 974-17-4202-9

The objective of this study is to develop the failure analysis system for the integrated circuit manufacturing. The methodologies have started from collecting the knowledge of IC failure analysis, classifying group of knowledge for system database, creating the failure analysis system for integrated circuit manufacturing and verifying system accuracy by comparing with passed analysis result. The failure analysis system for integrated circuit manufacturing was developed by programming of PHP language and MS Access.

The failure analysis system for integrated circuit manufacturing was developed for analysis 3 kinds of failure characteristics - open circuit, short circuit and leak circuit. The system comprises 53 corrective failure modes and 6 preventive failure modes. The knowledge that was used in this system must be compiled to the relationship between 1) Failure analysis flow 2) Detail description and 3) Failure mode. The result after implementation the system, technicians are satisfied the system. The system can provide suggestion instead of engineers anytime. It will suggest from non-destructive method to keep failure condition. If it can not find failure mode it will suggest to use destructive method in order to find the correct failure mode.

Verification of system was performed by comparing between analysis result from the system and analysis result from 253 passed failure analysis reports. The comparative results are the same in all issues.

Department Industrial Engineering  
Field of study Industrial Engineering  
Academic year 2005

Student's signature.....  
Advisor's signature.....  
Co-advisor's

## กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงไปด้วยดีด้วยความช่วยเหลืออย่างดียิ่งจากบุคคลหลายฝ่าย ผู้วิจัยขอขอบพระคุณ รองศาสตราจารย์ ดร.จิตรา ฐิติการพานิช อาจารย์ที่ปรึกษา ที่ให้คำแนะนำอันเป็นประโยชน์อย่างยิ่งในงานวิจัย และขอขอบพระคุณ รองศาสตราจารย์ ดำรง ทวีแสงสกุลไทย ประธานกรรมการวิทยานิพนธ์ รองศาสตราจารย์ ดร.ปารเมศ ชูติมา และอาจารย์ ดร.ประมวล สุธีจารวัฒน์ ที่ให้คำแนะนำและกรุณาเป็นกรรมการวิทยานิพนธ์

ผู้วิจัยขอขอบพระคุณบุคลากรผู้เชี่ยวชาญของโรงงานตัวอย่างที่กรุณาให้ความช่วยเหลือทางด้านเทคนิค ตลอดจนช่วยตรวจสอบข้อบกพร่องต่าง ๆ ในการรวบรวมความรู้ รวมถึงคำแนะนำอันมีค่าในการจัดทำวิทยานิพนธ์

ท้ายนี้ ผู้วิจัยขอกราบขอบพระคุณบิดามารดา พี่น้องและเพื่อนที่ให้กำลังใจแก่ผู้วิจัยเสมอมา ขอขอบพระคุณ ท่านอาจารย์ที่ปรึกษา ตลอดจนคณาจารย์ภาควิชาวิศวกรรมอุตสาหการ จุฬาลงกรณ์มหาวิทยาลัย ที่ให้คำแนะนำและถ่ายทอดความรู้ให้กับผู้วิจัยอย่างเต็มที่ จนสำเร็จการศึกษา

สถาบันวิทยบริการ  
จุฬาลงกรณ์มหาวิทยาลัย

## สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	ง
บทคัดย่อภาษาอังกฤษ.....	จ
กิตติกรรมประกาศ.....	ฉ
สารบัญ.....	ช
สารบัญรูป.....	ญ
สารบัญตาราง.....	ต
บทที่	
1. บทนำ.....	1
1.1 ความสำคัญของปัญหา.....	1
1.2 วัตถุประสงค์ของงานวิจัย.....	3
1.3 ขอบเขตของงานวิจัย.....	3
1.4 ขั้นตอนและวิธีการดำเนินงานวิจัย.....	4
1.5 ประโยชน์ที่คาดว่าจะได้รับจากการศึกษาวิจัย.....	4
2. ทฤษฎีที่เกี่ยวข้องกับงานวิจัย.....	5
2.1 การจัดการความรู้.....	5
2.2 การแสวงหาความรู้.....	6
2.3 ระบบผู้เชี่ยวชาญ.....	8
2.3.1 ความเป็นมาของระบบผู้เชี่ยวชาญ.....	9
2.3.2 โครงสร้างของระบบผู้เชี่ยวชาญ.....	9
2.3.3 การประยุกต์การใช้งานระบบผู้เชี่ยวชาญ.....	11
2.3.4 เครื่องมือที่ใช้ในการพัฒนาระบบผู้เชี่ยวชาญ.....	12
2.3.5 ข้อดีของระบบผู้เชี่ยวชาญ.....	12
2.3.6 ข้อเสียของระบบผู้เชี่ยวชาญ.....	13
2.4 งานวิจัยที่เกี่ยวข้อง.....	13
2.5 สรุปทฤษฎีที่เกี่ยวข้องกับงานวิจัย.....	17
3. รายละเอียดของวงจรรวม.....	18
3.1 ความหมายของวงจรรวม.....	18

บทที่		
	3.2 ประเภทของวงจรรวมในโรงงานกรณีศึกษา.....	19
	3.3 โครงสร้างของวงจรรวม.....	20
	3.4 กระบวนการผลิตวงจรรวม.....	21
	3.5 สรุปรายละเอียดของวงจรรวม.....	23
4.	การวิเคราะห์งานเสียของวงจรรวม.....	24
	4.1 ลักษณะอาการเสียของวงจรรวมและสาเหตุการเสีย.....	24
	4.2 ขั้นตอนการวิเคราะห์หาสาเหตุของการเสีย.....	26
	4.3 เครื่องมือสำหรับการวิเคราะห์งานเสีย.....	30
	4.4 สรุปการวิเคราะห์งานเสียของวงจรรวม.....	35
5.	การสร้างระบบการวิเคราะห์งานเสียของการผลิตวงจรรวม.....	36
	5.1 แนวความคิดในการสร้างระบบการวิเคราะห์งานเสียของวงจรรวม.....	36
	5.2 การรวบรวมข้อมูลความรู้.....	37
	5.3 การจัดหมวดหมู่ความรู้.....	40
	5.4 การสร้างระบบการวิเคราะห์งานเสียของวงจรรวม.....	72
	5.4.1 การออกแบบระบบ.....	72
	5.4.2 ส่วนติดต่อผู้ใช้.....	72
	5.4.3 ส่วนของผู้จัดการระบบ.....	75
	5.4.4 โครงสร้างฐานข้อมูลที่สำคัญ.....	82
	5.5 การทดสอบระบบการวิเคราะห์งานเสียของการผลิตวงจรรวม.....	85
	5.5.1 วิธีการทดสอบระบบการวิเคราะห์งานเสียของการผลิตวงจรรวม.....	85
	5.5.2 สรุปผลการทดสอบระบบ.....	86
6	สรุปผลการวิจัยและข้อเสนอแนะ.....	87
	6.1 สรุปผลการวิจัย.....	87
	6.2 ข้อเสนอแนะ.....	89
	6.3 ข้อจำกัดของงานวิจัย.....	89
	รายการอ้างอิง.....	90
	ภาคผนวก.....	93
	ภาคผนวก ก ผลการทดสอบระบบ.....	94



บทที่

ภาคผนวก ข คู่มือการใช้งานระบบการวิเคราะห์งานเสียของการผลิตวงจรรวม.....	100
ภาคผนวก ค ตัวอย่างรายงานการวิเคราะห์งานเสียของวงจรรวมในอดีต.....	118
ประวัติผู้เขียนวิทยานิพนธ์.....	128



สถาบันวิทยบริการ  
จุฬาลงกรณ์มหาวิทยาลัย

## สารบัญรูปภาพ

รูปที่		หน้า
1.1	แผนภูมิแท่งแสดงจำนวนรายงานการวิเคราะห์งานเสียจากสาเหตุต่างๆ ในแต่ละช่วงเวลา 6 เดือนที่ผ่านมา .....	2
2.1	กระบวนการของการแสวงหาความรู้.....	7
2.2	ส่วนประกอบในระบบผู้เชี่ยวชาญ.....	9
3.1	ULSI.....	18
3.2	SSI.....	18
3.3	แผ่นผลึกเวเฟอร์.....	18
3.4	ลักษณะของ IC แต่ละประเภทและช่วงเวลาที่เริ่มมีการผลิต IC ประเภทนั้นๆ.....	19
3.5	โครงสร้างของ IC แบบ Peripheral package.....	20
3.6	โครงสร้างของ IC แบบ Non-lead package.....	20
3.7	ลำดับขั้นตอนในการผลิตวงจรรวมจนถึงการ Plating.....	21
3.8	ลำดับขั้นตอนในการผลิตวงจรรวมตั้งแต่การ Marking จนถึงการ Packing.....	22
4.1	ขั้นตอนการวิเคราะห์งานเสียในปัจจุบัน.....	26
4.2	กล้องจุลทรรศน์ และ 1 <sup>st</sup> bond ที่ได้จากกล้องจุลทรรศน์.....	30
4.3	เครื่อง Curve tracer และกราฟแสดงผลการวิเคราะห์.....	30
4.4	เครื่อง X-ray และภาพที่ได้จากการวิเคราะห์ด้วยเครื่อง X-ray.....	31
4.5	เครื่อง SEMและภาพที่ถ่ายวงจรและหน้า Chip ที่ได้จากเครื่อง SEM.....	31
4.6	เครื่อง EDX และผลการวิเคราะห์ธาตุในรูปแบบของ Spectrum.....	32
4.7	เครื่อง SAT และผลการวิเคราะห์ด้วยเครื่อง SAT.....	32
4.8	เครื่อง Decapsulation และชิ้นงานที่ผ่านการ Decapsulation แล้ว.....	33
4.9	ส่วนประกอบของเครื่องสำหรับทำ Hotspot analysis และผลการวิเคราะห์.....	33
4.10	เครื่อง RIE และรูปSEM ของโครงสร้างของ Chip หลังจากทำ RIE.....	34
4.11	เครื่องตัด เครื่องขัดและรูปแสดงผลที่ได้จากการตัดและขัดชิ้นงาน.....	34
5.1	ส่วนประกอบของระบบการวิเคราะห์งานเสียของวงจรรวม.....	36
5.2	ขั้นตอนการวิเคราะห์อาการเสียแบบ Open.....	41
5.3	คำอธิบายลักษณะสาเหตุการเสียแบบ IC reverse, Bent lead, Damage lead, Lead broken เมื่อวิเคราะห์ด้วย Microscope.....	42

รูปที่

5.4	คำอธิบายลักษณะสาเหตุการเสียแบบ Resin on lead, Contam on lead, Resin flash, Fan out, Stand off เมื่อวิเคราะห์ด้วย Microscope.....	43
5.5	คำอธิบายลักษณะสาเหตุการเสียแบบ Package crack, Cutting dislocation, Package warp, Package delamination เมื่อวิเคราะห์ด้วย Microscope.....	44
5.6	คำอธิบายลักษณะสาเหตุการเสียแบบ Resin on lead, Contam on lead เมื่อวิเคราะห์ด้วย EDX.....	45
5.7	คำอธิบายลักษณะสาเหตุการเสียแบบ Remain crescent/Second bond crack, NSOL เมื่อวิเคราะห์ด้วย SEM.....	45
5.8	คำอธิบายลักษณะสาเหตุการเสียแบบ NSOL, NSOP, Neck break, Pig tail เมื่อวิเคราะห์ด้วย X-ray.....	46
5.9	คำอธิบายลักษณะสาเหตุการเสียแบบ Wire break, Wire damage, No chip, No wire, Fan out เมื่อวิเคราะห์ด้วย X-ray.....	47
5.10	คำอธิบายลักษณะสาเหตุการเสียแบบ Mix type, Miss wiring, Conductive pattern problem เมื่อวิเคราะห์ด้วย X-ray.....	48
5.11	คำอธิบายลักษณะสาเหตุการเสียแบบ Chip crack, Delamination เมื่อวิเคราะห์ด้วย SAT.....	49
5.12	คำอธิบายวิธีการวิเคราะห์สาเหตุการเสียแบบ Delamination ด้วยเครื่องขัดและเครื่องตัด.....	49
5.13	คำอธิบายวิธีการวิเคราะห์ด้วยการ Decapsulation.....	50
5.14	คำอธิบายวิธีการวิเคราะห์สาเหตุการเสียแบบ Mix type.....	50
5.15	ขั้นตอนการวิเคราะห์อาการเสียแบบ Short.....	52
5.16	คำอธิบายลักษณะสาเหตุการเสียแบบ IC reverse, Bent lead, Damage lead, Tie bar remain เมื่อวิเคราะห์ด้วย Microscope.....	53
5.17	คำอธิบายลักษณะสาเหตุการเสียแบบ Solder particle, Solder whisker, Solder remain, Cutting dislocation เมื่อวิเคราะห์ด้วย Microscope.....	54
5.18	คำอธิบายลักษณะสาเหตุการเสียแบบ Mixed type, Miss wiring, Wire break, Wire damage, Inner lead, Foreign material เมื่อวิเคราะห์ด้วย X-ray.....	55
5.19	คำอธิบายลักษณะสาเหตุการเสียแบบ Loop touch, Wire touch inner lead, Pig tail, Golf ball เมื่อวิเคราะห์ด้วย X-ray.....	56

รูปที่	หน้า
5.20	คำอธิบายวิธีการวิเคราะห์ด้วยการ Decapsulation เพื่อวิเคราะห์ปัญหาที่พบ..... 57
5.21	คำอธิบายวิธีการวิเคราะห์ด้วยการ Decapsulation เพื่อวิเคราะห์ปัญหาที่ยังไม่พบ.... 57
5.22	คำอธิบายวิธีการวิเคราะห์ด้วย Curve tracer เพื่อยืนยันอาการเสีย..... 58
5.23	คำอธิบายลักษณะสาเหตุการเสียแบบ Mix type, Golf ball, BB position, Chip burn เมื่อวิเคราะห์ด้วย Microscope..... 59
5.24	คำอธิบายวิธีการวิเคราะห์ด้วยวิธี Hot spot..... 60
5.25	คำอธิบายวิธีการวิเคราะห์ของการตัด Gold wire..... 60
5.26	คำอธิบายวิธีการวิเคราะห์ด้วย Curve tracer หลังการตัด Gold wire..... 61
5.27	คำอธิบายวิธีการวิเคราะห์ของเครื่องตัดและเครื่องขัด..... 62
5.28	คำอธิบายลักษณะสาเหตุการเสียแบบ Ag between inner lead และแบบ Metal between inner lead เมื่อวิเคราะห์ด้วยEDX..... 62
5.29	คำขั้นตอนการวิเคราะห์อาการเสียแบบ Leak..... 64
5.30	คำอธิบายลักษณะสาเหตุการเสียแบบ Marginal fail เมื่อวิเคราะห์ด้วย Curve tracer... 65
5.31	คำอธิบายลักษณะสาเหตุการเสียแบบ IC reverse และ Package crack เมื่อวิเคราะห์ด้วย Microscope..... 66
5.32	คำอธิบายลักษณะสาเหตุการเสียแบบ Mixed type และ Edge short เมื่อทำการวิเคราะห์ด้วย X-ray..... 66
5.33	คำอธิบายวิธีการวิเคราะห์ด้วยการ Decapsulation เพื่อวิเคราะห์ปัญหาที่พบ..... 67
5.34	คำอธิบายลักษณะสาเหตุการเสียแบบ Chip crack และ Chip chipping เมื่อทำการวิเคราะห์ด้วย SAT..... 67
5.35	คำอธิบายวิธีการวิเคราะห์ของการ Decapsulation เพื่อหาสาเหตุที่ยังไม่พบ..... 68
5.36	คำอธิบายวิธีการวิเคราะห์ของการ Curve tracer เพื่อยืนยันอาการเสีย..... 68
5.37	คำอธิบายลักษณะสาเหตุการเสียแบบ Chip crack, BB position และ Chip scratch เมื่อวิเคราะห์ด้วย Microscope..... 69
5.38	คำอธิบายลักษณะสาเหตุการเสียแบบ Mix type..... 70
5.39	คำอธิบายวิธีการวิเคราะห์ด้วยวิธี Hot spot..... 70
5.40	คำอธิบายวิธีการวิเคราะห์ของการตัด Gold wire..... 70
5.41	คำอธิบายวิธีการวิเคราะห์ด้วย Curve tracer หลังการตัด Gold wire..... 71
5.42	คำอธิบายวิธีการวิเคราะห์ของเครื่องตัดและเครื่องขัด..... 71

	ฐ
รูปที่	หน้า
5.43	แบบฟอร์มหลักของระบบการวิเคราะห์งานเสียของวงจรรวม..... 73
5.44	แบบฟอร์มเลือกอาการเสียที่ต้องการวิเคราะห์..... 73
5.45	แบบฟอร์มแสดงความรู้ในการวิเคราะห์งานเสีย..... 74
5.46	ขั้นตอนการใช้งานของส่วนของผู้ใช้งาน..... 75
5.47	แบบฟอร์มของส่วนสร้างรายละเอียดของขั้นตอนการวิเคราะห์..... 76
5.48	แบบฟอร์มของส่วนสร้างรายละเอียดของคำอธิบาย..... 77
5.49	แบบฟอร์มของส่วนสร้างรายละเอียดของสาเหตุการเสีย..... 78
5.50	แบบฟอร์มของส่วนสร้างความสัมพันธ์..... 79
5.51	แบบฟอร์มแสดงความสัมพันธ์ของขั้นตอนการวิเคราะห์..... 80
5.52	แบบฟอร์มรับข้อคิดเห็นจากผู้ใช้งาน..... 81
5.53	แบบฟอร์มแสดงส่วนแสดงข้อคิดเห็นจากผู้ใช้ให้แก่ผู้ดูแลระบบได้ทราบ..... 82
5.54	ความสัมพันธ์ของฟิลด์ของแต่ละตาราง..... 84
6.1	การเปรียบเทียบขั้นตอนการวิเคราะห์ในอดีตและปัจจุบัน..... 88

## สารบัญตาราง

ตารางที่		หน้า
1.1	ความสัมพันธ์ระหว่างสาเหตุการเสียและลักษณะลายของแผนภูมิแท่ง ที่แสดงอยู่ในรูปที่ 1.1.....	2
4.1	รายการสาเหตุการเสียในปัจจุบัน.....	25
5.1	ความสัมพันธ์ระหว่างสาเหตุการเสียกับอาการเสียเชิงแก้ไข (Corrective).....	38
5.2	ความสัมพันธ์ระหว่างสาเหตุการเสียกับอาการเสียเชิงป้องกัน (Preventive).....	39
5.3	ขั้นตอนการวิเคราะห์และคำอธิบายของอาการเสียแบบ Open.....	40
5.4	ขั้นตอนการวิเคราะห์และคำอธิบายของอาการเสียแบบ Short.....	51
5.5	ขั้นตอนการวิเคราะห์และคำอธิบายของอาการเสียแบบ Leak.....	63
5.6	ตัวอย่างตารางเปรียบเทียบผลการทดสอบระบบ.....	86



สถาบันวิทยบริการ  
จุฬาลงกรณ์มหาวิทยาลัย

# บทที่ 1

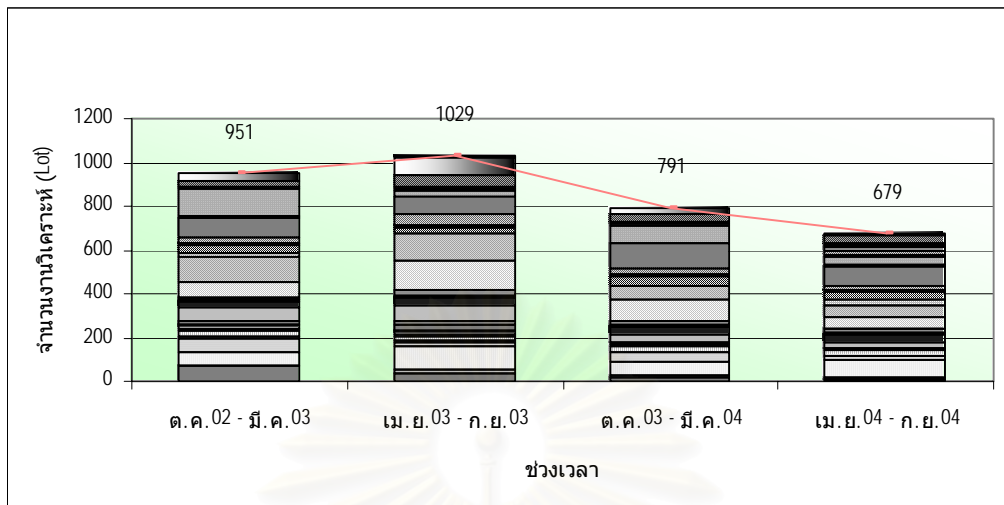
## บทนำ

### 1.1 ความสำคัญของปัญหา

อุตสาหกรรมการผลิตวงจรรวมหรือเซมิคอนดักเตอร์มีการแข่งขันกันสูงดังนั้นการลดต้นทุนการผลิตและการรักษาคุณภาพไว้จึงเป็นสิ่งสำคัญในการอยู่รอดของธุรกิจ ในการควบคุมกระบวนการผลิตนั้นจำเป็นต้องป้องกันไม่ให้เกิดของเสีย และหากเกิดของเสียขึ้นแล้วจำเป็นต้องทำการวิเคราะห์ซึ่งงานเสียนั้นได้อย่างถูกต้องและรวดเร็ว จึงจะสามารถควบคุมของเสีย ลดเวลาในการค้นหาปัญหา และดำเนินวิธีการป้องกันได้ทันเวลาที่ ทำให้ต้นทุนการผลิตไม่สูง และยังคงไว้ซึ่งคุณภาพ ดังนั้นการวิเคราะห์งานเสียจึงเป็นสิ่งสำคัญอย่างหนึ่งเพื่อทำให้บรรลุเป้าหมายทางธุรกิจได้

ปัจจุบันวงจรรวมมีขนาดเล็กลงเรื่อยๆ ดังนั้นชิ้นส่วนต่างๆที่ประกอบเป็นวงจรรวมจึงมีขนาดเล็กตามไปด้วย การที่ชิ้นส่วนต่างๆมีขนาดเล็กจึงจำเป็นต้องใช้เทคโนโลยีสูงในการวิเคราะห์งานเสีย ดังนั้นบุคลากรที่ทำการวิเคราะห์จำเป็นต้องเข้าใจในเทคโนโลยีนั้นเป็นอย่างดี ที่มีความรู้หลายด้าน รู้ถึงผลกระทบและความสัมพันธ์ของส่วนต่างๆ ซึ่งต้องใช้เวลานานในการเก็บเกี่ยวประสบการณ์ เพราะความรู้บางอย่างได้มาจากการลองผิดลองถูก สิ่งสำคัญอีกอย่างหนึ่งสำหรับการวิเคราะห์ของเสียคือการคงสภาพเดิมของงานเสียนั้น ไว้ให้ได้มากที่สุดมิฉะนั้นอาจทำให้การวิเคราะห์นั้นผิดพลาดหรือทำไม่ได้เลย เช่นเดียวกับการพัฒนาผลิตภัณฑ์ใหม่ต่างจำเป็นต้องใช้ผู้มีประสบการณ์ในการวิเคราะห์งานเสียเพื่อบอกถึงปัญหาที่มีโอกาสเกิดขึ้นกับการออกแบบแบบต่างๆ ดังนั้นความรู้และประสบการณ์ของผู้ที่ทำการวิเคราะห์งานเสียนั้นจึงมีค่าอย่างยิ่งสำหรับองค์กร จึงเหมาะสมที่จะพัฒนาระบบการวิเคราะห์งานเสียของวงจรรวมขึ้นเพื่อให้คำปรึกษาแก่ผู้ปฏิบัติงานที่มีประสบการณ์น้อยให้สามารถวิเคราะห์หาสาเหตุของการเสียของวงจรรวมได้อย่างถูกต้อง รวดเร็ว เพื่อข้อมูลให้แก่ส่วนที่เกี่ยวข้องสามารถแก้ไขปัญหาในกระบวนการผลิตและป้องกันปัญหาได้อย่างตรงจุด ลดความเสียหายที่เกิดขึ้นได้

หน่วยงานที่ใช้เป็นกรณีศึกษาคือหน่วยงาน FA (Failure Analysis) หรือหน่วยงานวิเคราะห์งานเสีย ซึ่งเป็นส่วนหนึ่งของแผนกประกันคุณภาพในฝ่ายประกันคุณภาพโดยสภาวะปัจจุบันของการวิเคราะห์งานเสียแสดงในรูป 1.1



รูปที่ 1.1 แผนภูมิแท่งจำนวนรายงานการวิเคราะห์งานเสียจากสาเหตุต่างๆ ในแต่ละช่วงเวลา 6 เดือนที่ผ่านมา

จากรูปที่ 1.1 ได้แสดงให้เห็นสภาพปัญหาที่เกี่ยวกับการวิเคราะห์งานเสียในช่วงที่ผ่านมาพบว่ามีจำนวนรายงานการวิเคราะห์ในแต่ละช่วงค่อนข้างสูงโดยรายการสาเหตุการเสียแสดงอยู่ในตารางที่ 1.1

ตารางที่ 1.1 ความสัมพันธ์ระหว่างสาเหตุการเสียและลักษณะลายของแผนภูมิแท่งที่แสดงอยู่ในรูปที่ 1.1

ID	Legend	Defect_name
1	[Pattern]	BB position
2	[Pattern]	Bent lead
3	[Pattern]	Chip chipping
4	[Pattern]	Chip crack
5	[Pattern]	Chip reverse
6	[Pattern]	Chip scratch
7	[Pattern]	Contamination on lead
8	[Pattern]	Cretering
9	[Pattern]	Damage lead
10	[Pattern]	Delamination
11	[Pattern]	Fan out
12	[Pattern]	Fail VDD from wafer
13	[Pattern]	Foreign material between inner lead
14	[Pattern]	Foreign material between lead
15	[Pattern]	Golf ball
16	[Pattern]	IC reverse
17	[Pattern]	Inner lead short
18	[Pattern]	Lead approach
19	[Pattern]	Lead broken
20	[Pattern]	Lead coplanarity
21	[Pattern]	Lead depress
22	[Pattern]	Marginal fail
23	[Pattern]	Miss sparking
24	[Pattern]	Miss wiring
25	[Pattern]	Mix type
26	[Pattern]	Neck Break
27	[Pattern]	No chip
28	[Pattern]	No wire
29	[Pattern]	NSOL
30	[Pattern]	NSOP
31	[Pattern]	OS test program not suitable
32	[Pattern]	Other
33	[Pattern]	Package crack
34	[Pattern]	Pig tail
35	[Pattern]	Remain cressent
36	[Pattern]	Resin on lead
37	[Pattern]	Relest pass
38	[Pattern]	Scratch on chip
39	[Pattern]	Second bond crack
40	[Pattern]	Solder bridging
41	[Pattern]	Solder particle
42	[Pattern]	Solder remain
43	[Pattern]	Solder whisker
44	[Pattern]	Tie bar remain
45	[Pattern]	Wafer problem
46	[Pattern]	Wire break
47	[Pattern]	Wire damage
48	[Pattern]	Wire incomplete
49	[Pattern]	Wire sag
50	[Pattern]	Wire sweep
51	[Pattern]	Wire touch chip
52	[Pattern]	Wire touch innerlead



จากตารางที่ 1.1 พบว่าสาเหตุการเสียที่พบในปัจจุบันสามารถแบ่งได้ทั้งหมด 52 แบบ

เนื่องจากส่วนงานวิเคราะห์งานเสียประกอบด้วยวิศวกรซึ่งเป็นผู้เชี่ยวชาญจำนวน 3 คน ซึ่งวิศวกรแต่ละคนต่างก็มีประสบการณ์ที่แตกต่างกัน จำเป็นต้องมีการปรึกษาร่วมกันเพื่อให้คำปรึกษาวิธีการวิเคราะห์ที่เหมาะสมให้แก่ช่างที่ทำหน้าที่ปฏิบัติงานในการวิเคราะห์งานเสียอีกจำนวน 7 คน เป็นผู้ลงมือปฏิบัติ ซึ่งช่างมีการทำงานเป็นกะหมุนเวียนตลอดทั้งวันดังนั้นจึงเกิดช่วงเวลาที่ไม่มีผู้เชี่ยวชาญคอยให้คำปรึกษาแก่ช่างอยู่

จากสภาวะดังกล่าวทำให้มีลักษณะของปัญหาดังต่อไปนี้

1. มีช่วงเวลาที่วิศวกรไม่สามารถให้คำปรึกษาแก่ช่างที่ทำกรวิเคราะห์งานเสียได้ตลอดเวลา
2. ยังไม่มีการรวบรวมข้อมูลความรู้ ประสบการณ์ที่ได้ทำการพิสูจน์แล้วและรายละเอียดปลีกย่อย ต่างๆของการวิเคราะห์งานเสียของวงจรรวมเข้าด้วยกัน
3. ส่วนงานสร้างความพึงพอใจให้กับลูกค้าและส่วนงานวิศวกรรมการออกแบบจำเป็นต้องใช้ข้อมูลความรู้ในการวิเคราะห์งานเสียและผลจากการวิเคราะห์งานเสียเพื่อนำมาปรับปรุงการออกแบบเพื่อป้องกันไม่ให้เกิดปัญหาในการผลิต

จากความจำเป็นข้างต้นจึงได้ตัดสินใจที่จะพัฒนาระบบการวิเคราะห์งานเสียขึ้นในโรงงานนี้ โดยระบบดังกล่าวจะอยู่ในรูปแบบของโปรแกรมคอมพิวเตอร์ระบบเครือข่ายที่เลียนแบบการชักเหตุผล และการวินิจฉัยของผู้เชี่ยวชาญได้ สามารถใช้งานได้สะดวกรวดเร็วสำหรับผู้ปฏิบัติงานวิเคราะห์งานเสียและบุคคลที่เกี่ยวข้อง

## 1.2 วัตถุประสงค์ของงานวิจัย

เพื่อพัฒนาระบบการวิเคราะห์งานเสียของการผลิตวงจรรวม

## 1.3 ขอบเขตของงานวิจัย

1. ในการพัฒนาระบบการวิเคราะห์งานเสียของการผลิตวงจรรวมจะทำการวิเคราะห์สาเหตุการเสียทั้งแบบเชิงแก้ไข (Corrective) และเชิงป้องกัน (Preventive)
2. การวัดผลสำเร็จของการศึกษานี้ พิจารณาจากการเปรียบเทียบความถูกต้องของระบบที่พัฒนาขึ้นกับการวิเคราะห์งานเสียจากข้อมูลในอดีต

#### 1.4 ขั้นตอนและวิธีการดำเนินงานวิจัย

1. รวบรวมข้อมูล ความรู้ และกรณีศึกษาของการวิเคราะห์งานเสียจากบุคลากรที่ปฏิบัติงานวิเคราะห์งานเสียอยู่ซึ่งมีจำนวนอยู่ 3 คน และจากเอกสารที่มีการเผยแพร่ต่างๆ เพื่อจัดทำเป็นข้อมูลการวิเคราะห์งานเสียของวงจรรวมให้เป็นระบบ และถูกดำเนินการต่อไปเป็นฐานความรู้ซึ่งเป็นส่วนหนึ่งของระบบผู้เชี่ยวชาญเพื่อการวิเคราะห์งานเสียของวงจรรวม
2. ทำการจัดหมวดหมู่ความรู้เพื่อสะดวกในการนำไปใช้เป็นฐานข้อมูล
3. สร้างระบบการวิเคราะห์งานเสียของการผลิตวงจรรวม ที่สามารถวิเคราะห์หาสาเหตุของการเสียเชิงแก้ไข (Corrective) และ วิเคราะห์หาสาเหตุของการเสียเชิงป้องกัน (Preventive)
4. ทดสอบความถูกต้องของระบบการวิเคราะห์งานเสียของการผลิตวงจรรวมด้วยข้อมูลการวิเคราะห์ที่มีอยู่ในอดีตโดยกระจายให้ครบทุกสาเหตุของการเสีย
5. ประเมินผลการวิจัย
6. สรุปผลงานการวิจัยและจัดทำรูปเล่มวิทยานิพนธ์

#### 1.5 ประโยชน์ที่คาดว่าจะได้รับจากการศึกษาวิจัย

1. ได้ระบบการวิเคราะห์งานเสียของการผลิตวงจรรวม
2. เป็นแนวทางในการศึกษาวิจัยและพัฒนาการวิเคราะห์งานเสียสำหรับอุตสาหกรรมในลักษณะอื่นต่อไป
3. เป็นแหล่งรวบรวมความรู้ในการวิเคราะห์งานเสียของการผลิตวงจรรวมที่สามารถนำมาใช้ได้อย่างรวดเร็ว

## บทที่ 2

### เอกสารและงานวิจัยที่เกี่ยวข้อง

#### 2.1 การจัดการความรู้

กลยุทธ์การจัดการความรู้ (Knowledge management) เป็นกลยุทธ์ที่ได้รับความสนใจเป็นอย่างมากเพราะในปัจจุบันมีการแข่งขันทางธุรกิจที่เพิ่มขึ้น กลยุทธ์ที่จะทำให้ธุรกิจอยู่รอดในภาวะการแข่งขันเช่นนี้ได้คือ การสร้างการดำเนินงานให้มีประสิทธิภาพที่สุดหรือสร้างนวัตกรรมขึ้นมาใหม่ แต่ปัญหาที่พบคือองค์กรมีองค์ความรู้ต่างๆ อยู่แล้ว แต่บุคคลากรกลับไม่สามารถนำความรู้ที่ต้องการมาใช้ได้เพราะความรู้ถูกเก็บอย่างไม่เป็นระเบียบและอยู่ที่บุคคลใดบุคคลหนึ่งซึ่งไม่มีการถ่ายทอดสู่องค์กรจึงไม่สามารถนำความรู้ที่มีอยู่ในองค์กรนำมาใช้ให้เกิดประสิทธิภาพสูงสุด ดังนั้นการจัดการความรู้จึงเป็นสิ่งจำเป็นในโลกธุรกิจปัจจุบัน

- การจัดการความรู้มีความหมายรวมถึง การรวบรวม การจัดระบบ การจัดเก็บ และการเข้าถึง ข้อมูลเพื่อสร้างเป็นความรู้ เทคโนโลยีด้านข้อมูลและด้านคอมพิวเตอร์เป็นเครื่องมือช่วยเพิ่มพลังในการจัดการความรู้ แต่เทคโนโลยีด้านข้อมูลและคอมพิวเตอร์โดยตัวของมันเองไม่ใช่การจัดการความรู้

- การจัดการความรู้เกี่ยวข้องกับการแบ่งปันความรู้ (knowledge sharing) ถ้าไม่มีการแบ่งปัน ความรู้ความพยายามในการจัดการความรู้จะไม่ประสบผลสำเร็จพฤติกรรมภายในองค์กรเกี่ยวกับ วัฒนธรรมพลวัตและวิถีปฏิบัติมีผลต่อการแบ่งปันความรู้ประเด็นด้านวัฒนธรรมและสังคมมีความสำคัญยิ่งต่อการจัดการความรู้

- การจัดการความรู้ต้องการผู้ทรงความรู้ความสามารถในการตีความและประยุกต์ใช้ความรู้ในการสร้างนวัตกรรมและเป็นผู้นำทางในองค์กร รวมทั้งต้องการผู้เชี่ยวชาญในสาขาใดสาขาหนึ่งสำหรับช่วยแนะนำวิธีประยุกต์ใช้การจัดการความรู้ ดังนั้นกิจกรรมเกี่ยวกับคน ได้แก่ การดึงดูดคนเก่งและดี การพัฒนาคน การติดตามความก้าวหน้าของคน และการดึงคนมีความรู้ความสามารถไว้ในองค์กรถือเป็นส่วนหนึ่งของการจัดการความรู้

- การจัดการความรู้เป็นเรื่องของการเพิ่มประสิทธิผลขององค์กร การจัดการความรู้เกิดขึ้นเพราะมีความเชื่อว่าจะช่วยสร้างความมีชีวิตชีวาและความสำเร็จให้แก่องค์กร การประเมิน “ต้นทุนทางปัญญา” (intellectual capital) และผลสำเร็จของการประยุกต์ใช้การจัดการความรู้ เป็นดัชนีบอกว่าการจัดการความรู้อย่างได้ผลหรือไม่

ดังนั้นกิจกรรมต่อไปนี้ ถือเป็นส่วนหนึ่งของการจัดการความรู้

(1) การพัฒนาฐานข้อมูลเกี่ยวกับลูกค้า ปัญหาที่พบบ่อย และแนวทางแก้ปัญหา

- (2) กำหนดผู้เชี่ยวชาญด้านใดด้านหนึ่งที่เป็นคนภายในองค์กร ทำตารางรายชื่อและวิธีติดต่อ
- (3) ดึงเอาความรู้ออกมาจากผู้เชี่ยวชาญเหล่านี้และกระจายความรู้ให้แก่ผู้อื่น
- (4) จัดทำโครงสร้างความรู้เพื่อให้ข้อมูลเป็นระบบ เข้าถึงง่าย และนำไปใช้ได้ง่าย
- (5) จัดให้มีการประชุมแลกเปลี่ยนประสบการณ์และความคิดเห็น โดยอาจเป็นการประชุมตามปกติ หรือผ่านการสื่อสารทางไกลรูปแบบต่าง ๆ
- (6) จัดกระบวนการกลุ่มให้คนจากต่างพื้นที่ได้ทำงานแก้ปัญหาร่วมกัน และผลัดกันทำหน้าที่ผู้จัดการความรู้
- (7) ค้นหา และส่งเสริมผู้มีความสามารถพิเศษในความรู้และทักษะที่เป็นหัวใจของความสำเร็จขององค์กร และหาทางให้ได้อยู่ในองค์กรไปนาน ๆ
- (8) ออกแบบการฝึกอบรม และกิจกรรมเพื่อการพัฒนาคนในรูปแบบต่าง ๆ เพื่อประเมินและพัฒนาความรู้ของแต่ละคนในองค์กร
- (9) ส่งเสริม ให้รางวัล หรือยกย่อง ปฏิบัติการที่นำไปสู่การแบ่งปันข้อมูลและดำเนินการเพื่อป้องกันไม่ให้เกิดการปิดบังข้อมูล
- (10) สร้างเครื่องอำนวยความสะดวกในการค้นหาและประยุกต์ใช้ความรู้
- (11) วัด “ต้นทุนทางปัญญา” เพื่อหาทางจัดการความรู้ให้ดีขึ้น
- (12) ทำความเข้าใจแนวโน้มของลูกค้า โดยศึกษาข้อมูลจากจุดให้บริการเกี่ยวกับความต้องการความพึงพอใจ และระสนิยมของลูกค้า

จากกิจกรรมข้างต้นจะเห็นได้ว่ากิจกรรมทั้งหมดนั้นมุ่งเน้นหาบุคคลากรที่เป็นผู้เชี่ยวชาญ แล้วนำความรู้ของผู้เชี่ยวชาญนั้นออกมาอยู่ในระบบฐานข้อมูลความรู้ซึ่งอาจสร้างระบบโปรแกรมคอมพิวเตอร์ที่ทุกคนสามารถเข้าถึงได้อย่างสะดวกรวดเร็วในการค้นหาและประยุกต์ใช้ความรู้

## 2.2 การแสวงหาความรู้ ( Knowledge Acquisition )

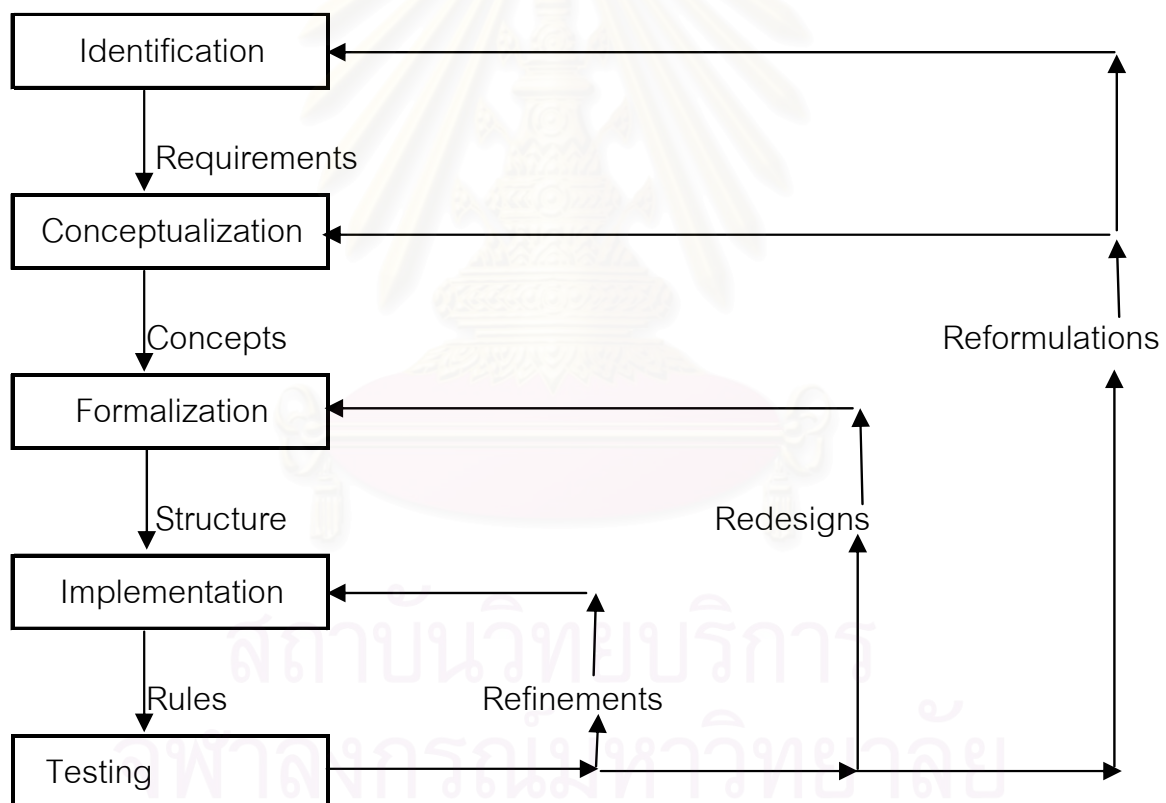
การแสวงหาความรู้เป็นการค้นหาข้อมูลที่ต้องการใช้ในโปรแกรมระบบผู้เชี่ยวชาญ ซึ่งอาจจะได้มาจากหนังสือ คู่มือ รายงาน หรือจากผู้เชี่ยวชาญที่มีความชำนาญในแขนงความรู้นั้น โดยวิศวกรรมความรู้ ( Knowledge Engineering ) จะเป็นผู้นำความรู้เหล่านี้มาดำเนินการให้อยู่ในรูปแบบที่เหมาะสมเพื่อใช้ในระบบผู้เชี่ยวชาญ

### 2.3.4.1 กระบวนการของการแสวงหาความรู้

จากรูปที่ 2.1 สามารถอธิบายกระบวนการแสวงหาความรู้ได้ดังนี้

1. ขั้นตอนแรก เป็นการกำหนดปัญหาหลักที่สนใจ ตั้งเป้าหมายในการพัฒนา และเลือกแหล่งที่มาของความรู้ที่เหมาะสมจากผู้เชี่ยวชาญหรือจากแหล่งอื่น ๆ

2. ขั้นตอนที่ 2 เป็นการทำความเข้าใจ กลั่นกรองรายละเอียดของปัญหา ความสัมพันธ์ระหว่างความคิด ( Concept ) แต่ละความคิดภายในขอบเขตปัญหาหลัก ซึ่งผู้เชี่ยวชาญได้เกี่ยวข้องและแสดงให้เห็น
3. ขั้นตอนที่ 3 เป็นการจัดโครงสร้างความสัมพันธ์ของแต่ละความคิดแต่ละส่วนย่อยต่าง ๆ ให้อยู่ในรูปของโครงสร้างความสัมพันธ์ของข้อมูลอย่างความเหมาะสมและพร้อมที่จะนำไปใช้สร้างระบบผู้เชี่ยวชาญ
4. ขั้นตอนที่ 4 เป็นการนำข้อมูลไปใช้เป็นฐานความรู้สร้างระบบผู้เชี่ยวชาญ โดยการนำโครงสร้างข้อมูลที่ได้มาตั้งแต่ขั้นตอนก่อน ๆ มาสร้างเป็นระบบผู้เชี่ยวชาญ
5. ขั้นตอนสุดท้าย เป็นการทดสอบความถูกต้อง หากไม่ถูกต้องก็จะนำกลับไปผ่านขั้นตอนที่จำเป็นใหม่อีกครั้ง



รูปที่ 2.1 กระบวนการของการแสวงหาความรู้

จากที่กล่าวมา จะเห็นว่า วิศวกรความรู้จะเป็นผู้ถ่ายทอดความรู้และจำลองพฤติกรรม การแก้ปัญหาไว้ในระบบผู้เชี่ยวชาญ ซึ่งบางครั้งวิศวกรความรู้อาจจะไม่ใช่ผู้เชี่ยวชาญในปัญหานั้น ๆ จึงจำเป็นต้องมีเทคนิคในการแสวงหาความรู้จากผู้เชี่ยวชาญได้เป็นอย่างดี จึงจะสามารถสร้างระบบผู้เชี่ยวชาญที่มีประสิทธิภาพได้ เทคนิคการแสวงหาความรู้จากผู้เชี่ยวชาญมี 3 วิธี ดังนี้

1. การบรรยาย วิธีนี้ผู้เชี่ยวชาญจะเป็นผู้บรรยายถึงรายละเอียดของโครงสร้างและปัญหาที่สนใจนั้น ๆ คล้ายกับการบรรยายในห้องเรียนหรือความรู้ที่ได้จากตำราวิธีนี้มีข้อจำกัด คือ มักจะเป็นการแก้ปัญหาในเชิงทฤษฎีมากกว่าเป็นจริงในทางปฏิบัติ
2. การสังเกต วิธีนี้วิศวกรความรู้จะเป็นผู้เฝ้าดูขั้นตอนการแก้ปัญหา จริงของผู้เชี่ยวชาญ วิธีนี้มีประโยชน์มาก สำหรับวิศวกรความรู้ในการสร้างระบบผู้เชี่ยวชาญให้มีรายละเอียดของการแก้ปัญหาอย่างรอบคอบและจำลองพฤติกรรม การแก้ปัญหาได้คล้ายผู้เชี่ยวชาญจริง
3. การซักถาม วิธีนี้วิศวกรความรู้จะเป็นผู้ซักถามผู้เชี่ยวชาญในรายละเอียด สภาพการณ์ของการแก้ปัญหา วิศวกรความรู้ก็จะได้ข้อมูลความรู้ตามต้องการ

สำหรับการแสวงหาความรู้จากผู้เชี่ยวชาญของวิศวกรความรู้นี้อาจจะมีปัญหาเกิดขึ้นได้ เช่น ทางด้านวิศวกรความรู้อาจจะตั้งคำถามผิดพลาด หรือเข้าใจผิดเกี่ยวกับความรู้ที่ได้มา ซึ่งจะทำให้ระบบผู้เชี่ยวชาญไม่สามารถทำงานได้ตามวัตถุประสงค์ ทางด้านผู้เชี่ยวชาญผู้เชี่ยวชาญแต่ละคนอาจจะแนวคิดที่แตกต่างกันในบางเรื่อง จึงควรสอบถามกลุ่มผู้เชี่ยวชาญหลาย ๆ คนเพื่อป้องกันการผิดพลาด

### 2.3 ระบบผู้เชี่ยวชาญ

ระบบผู้เชี่ยวชาญเป็นสาขาย่อยของปัญญาประดิษฐ์ ใช้ช่วยในการสรุปหาคำตอบหรือแก้ไข ปัญหาเฉพาะด้านซึ่งการแก้ปัญหาในอดีตต้องอาศัยผู้เชี่ยวชาญที่เป็นมนุษย์เท่านั้น แต่ในปัจจุบันเราสามารถนำความรู้ที่ได้จากประสบการณ์ของผู้เชี่ยวชาญ หรือจากตำรามาเก็บไว้ในโปรแกรม คอมพิวเตอร์ ที่เรียกว่าระบบผู้เชี่ยวชาญ ซึ่งโปรแกรมระบบผู้เชี่ยวชาญนี้จะแปลงรูปของความรู้ที่ได้ให้อยู่ในรูปที่ง่ายต่อการประมวลผลเพื่อนำไปเก็บไว้ในฐานความรู้ (Knowledge Base) เมื่อผู้ใช้ต้องการทราบข้อสรุปหรือคำตอบในเรื่องที่เกี่ยวข้องกับความรู้ในระบบผู้เชี่ยวชาญโปรแกรมระบบผู้เชี่ยวชาญจะนำความรู้ที่เก็บไว้มาใช้ในการประมวลผลโดยจะมีส่วนอนุมาน (Inference Engine) ทำหน้าที่หาคำตอบหรือข้อสรุปที่ใส่เข้าไปในระบบ ระบบที่มีความรู้เก็บไว้มากก็จะสามารถวิเคราะห์ปัญหาได้อย่างแม่นยำใกล้เคียงกับการวิเคราะห์ของผู้เชี่ยวชาญมากขึ้น

### 2.3.1 ความเป็นมาของระบบผู้เชี่ยวชาญ

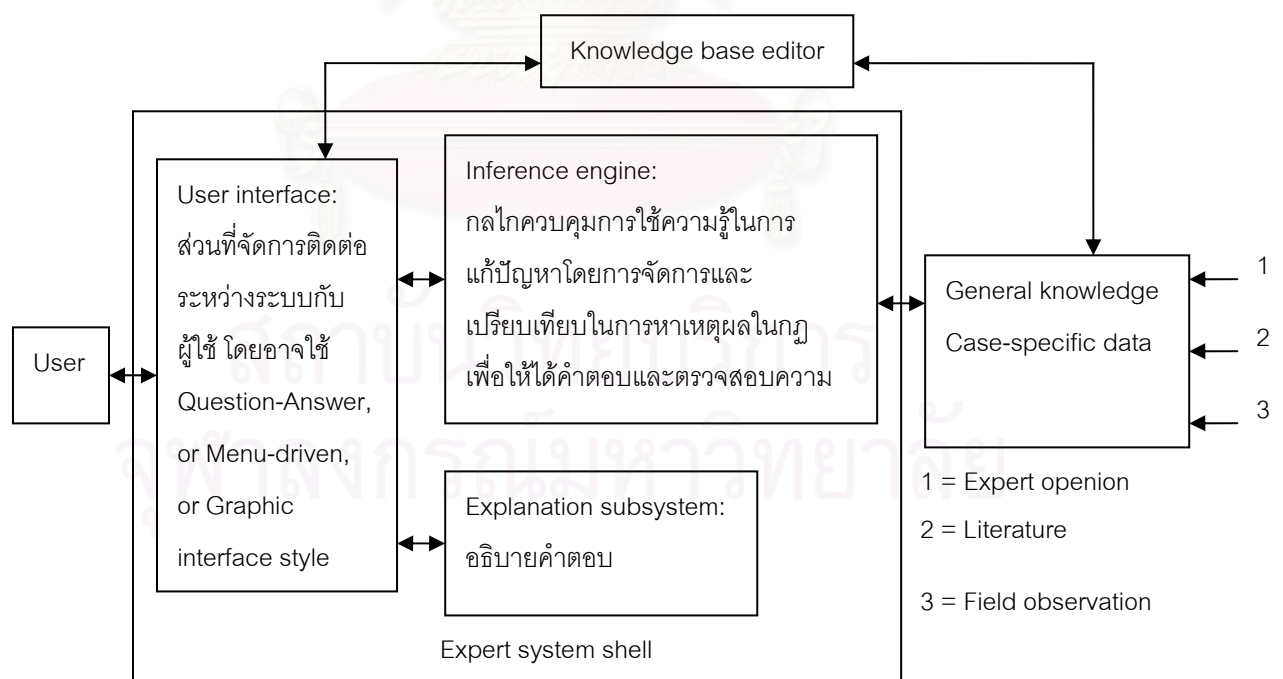
เมื่อปี ค.ศ. 1963 นิวเวล (Newell) ได้ทำการค้นคว้าเพื่อหาวิธีการออกแบบระบบการแก้ปัญหา (Problem Solving System) สำหรับคอมพิวเตอร์ขึ้น หลังจากนั้นต้นแบบระบบผู้เชี่ยวชาญจึงถูกสร้างขึ้น ต่อมาปี ค.ศ. 1975 ได้เกิดระบบผู้เชี่ยวชาญขึ้นอย่างมาก นักวิจัยให้ความสนใจงานทางด้านความรู้ (Knowledge) พัฒนาทฤษฎีของการแสดงความรู้ (Knowledge Representation) และพัฒนาเครื่องมือที่ช่วยในการแสดงความรู้

ในปี ค.ศ. 1981 มีระบบผู้เชี่ยวชาญใช้ในการเชิงการค้าเป็นครั้งแรก ได้แก่ระบบชื่อ DEC's XCON ต่อมาปี ค.ศ. 1983 มีเครื่องมือช่วยพัฒนาระบบผู้เชี่ยวชาญ เช่น VAX OPS5 หรือ S.1 และต่อมาปี ค.ศ. 1985-1986 ระบบผู้เชี่ยวชาญได้รับความนิยมอย่างสูง

ในปัจจุบันมีระบบผู้เชี่ยวชาญหลายชนิดได้แก่ GNU Turbo Prolog, Level5 Object, Smart Element, EXSYS Professional Version 4.0 และ Developer เป็นต้น

### 2.3.2 โครงสร้างของระบบผู้เชี่ยวชาญ

ระบบผู้เชี่ยวชาญประกอบด้วย 2 ส่วนสำคัญคือ ฐานความรู้ (Knowledge base) และระบบช่วยเขียนระบบผู้เชี่ยวชาญ (Expert system shell) ดังแสดงในรูป 2.2 ซึ่งเป็นการแสดงส่วนประกอบของระบบผู้เชี่ยวชาญ และเส้นที่โยงถึงกันด้วยลูกศรแสดงถึงหน่วยที่ติดต่อกัน



รูปที่ 2.2 ส่วนประกอบในระบบผู้เชี่ยวชาญ

ความหมายและหน้าที่ของแต่ละส่วนมีดังนี้

### 2.3.2.1 ฐานความรู้ ( Knowledge Base )

ฐานความรู้เป็นส่วนที่เก็บความรู้ที่ได้จากตำรา หนังสือ วารสาร รวมไปถึงผู้เชี่ยวชาญที่เป็นมนุษย์ ซึ่งเป็นความรู้เฉพาะด้านในสาขาใดสาขาหนึ่ง รูปแบบของความรู้ในฐานความรู้จะถูกเก็บไว้ในรูปแบบที่เข้าใจง่าย และสัมพันธ์กับเปลือกของระบบผู้เชี่ยวชาญ ( Expert System Shell ) ซึ่งฐานความรู้นี้จะประกอบด้วยข้อเท็จจริงและกฎต่าง ๆ

- ก) ข้อเท็จจริง ( Fact ) เป็นความรู้ที่ระบุถึงข้อมูลความเป็นจริงในปัญหาหนึ่ง เช่น โลกหมุนรอบดวงอาทิตย์ ดวงจันทร์หมุนรอบโลก เป็นต้น
- ข) กฎ ( Rules ) เป็นการแสดงความสัมพันธ์ ความเป็นเหตุผลต่อกัน หรือความเป็นเงื่อนไข เช่น ถ้าน้ำมันไม่มี เครื่องยนต์จะสตาร์ทไม่ติด เป็นต้น

ฐานความรู้สามารถแบ่งได้ตามสถานภาพเป็น 2 ประเภท คือ

#### - ฐานความรู้สถิต (Static Database)

ฐานความรู้สถิต คือ ฐานความรู้ที่เป็นข้อเท็จจริงหรือกฎที่บรรจุลงในโปรแกรม ไม่มีการเปลี่ยนแปลงข้อมูลใดๆ ในขณะที่ใช้งานระบบผู้เชี่ยวชาญอยู่ จนกว่าจะมีการแก้ไขโปรแกรม

#### - ฐานความรู้ไดนามิก (Dynamic Database)

ฐานความรู้ไดนามิก คือ ฐานความรู้ที่เป็นข้อเท็จจริง สามารถเปลี่ยนแปลงได้ตามต้องการ ในขณะที่โปรแกรมยังทำงานอยู่

### 2.3.2.2 ระบบช่วยเขียนระบบผู้เชี่ยวชาญ (Expert system shell)

ประกอบด้วยส่วนต่างๆดังต่อไปนี้

2.3.2.2.1 **ส่วนติดต่อผู้ใช้** (User interface) เป็นส่วนที่ทำหน้าที่จัดการเกี่ยวกับการติดต่อระหว่างระบบกับผู้ใช้ ได้แก่การป้อนข้อมูลจากผู้ใช้ และการแสดงคำตอบจากการตัดสินใจของระบบ เป็นต้น

2.3.2.2.2 **ส่วนของคำอธิบาย** (Explanation subsystem) ทำหน้าที่อธิบายที่มาของคำตอบ รวมทั้งเหตุผลหรือ เทคนิคของคำตอบ ฉะนั้นส่วนนี้ของระบบจะต้องจำเส้นทางของการพิสูจน์หาคำตอบรวมทั้งการนำเสนอสั้นๆด้วยรูปแบบที่เหมาะสม นอกจากนี้ยังต้องอธิบายสำหรับกรณีที่ทำคำตอบไม่ได้ด้วย

2.3.2.2.3 **ส่วนอนุมาน** (Inference engine) คือกลไกสำหรับควบคุมการใช้ความรู้ในการแก้ปัญหาโดยการจัดการและเปรียบเทียบในการหาเหตุผลระหว่างกฎต่างๆ เพื่อให้ได้คำตอบและตรวจสอบความถูกต้องของกฎ



1. การอนุมานแบบเดินหน้า (Forward chaining) เป็นกระบวนการสำหรับการพิจารณาเปรียบเทียบและตรวจสอบกฎในลักษณะเชื่อมต่อไปข้างหน้าจากเงื่อนไขไปสู่ผลลัพธ์หรือข้อสรุป

2. การอนุมานแบบถอยหลัง (Backward chaining) เป็นกระบวนการหนึ่งของการควบคุมลักษณะการเชื่อมต่อของการพิจารณาเปรียบเทียบและตรวจสอบในกฎนั้น โดยที่จะเริ่มต้นที่การหาคำตอบ ซึ่งอยู่หลัง THEN ไปหาเหตุ ที่อยู่หลัง IF

### 2.3.3 การประยุกต์การใช้งานระบบผู้เชี่ยวชาญ

ระบบผู้เชี่ยวชาญได้ถูกนำมาใช้อย่างกว้างขวางในการประยุกต์ใช้งานด้านต่าง ๆ โดยทั่วไปการแบ่งประเภทของระบบผู้เชี่ยวชาญจะยึดถือตามลักษณะงานที่ระบบผู้เชี่ยวชาญถูกออกแบบมาใช้งาน ซึ่งแบ่งออกได้ดังนี้

1. ระบบควบคุม (Controlling System) เป็นการใช้คอมพิวเตอร์เพื่อบังคับการทำงานของส่วนประกอบบางชิ้น หรือทั้งระบบให้เกิดการทำงานอัตโนมัติอย่างชาญฉลาด เช่น ระบบผลิตชิ้นส่วนสำหรับรถยนต์ หรือระบบผลิตแม่พิมพ์
2. ระบบแก้ไขข้อผิดพลาด (Debugging System) เป็นการให้คำแนะนำเพื่อการแก้ไขข้อผิดพลาดให้ถูกต้อง ระบบนี้อาจจะใช้ในการระบุแหล่งที่มาของความยุ่งยาก หรือความผิดพลาดและจากนั้นจะกำหนดแนวทางแก้ปัญหาเพื่อแก้ไขความผิดพลาดเหล่านั้น
3. ระบบออกแบบ (Designing System) เป็นการรวบรวมข้อมูลเกี่ยวกับข้อกำหนดต่าง ๆ ของผลิตภัณฑ์ที่เราสนใจโดยเฉพาะ เพื่อพัฒนาสร้างผลิตภัณฑ์นั้นขึ้นมาใช้ประโยชน์ให้ตรงตามข้อกำหนดหรือรายละเอียดที่ผู้ใช้กำหนด
4. ระบบวินิจฉัย (Diagnosis System) เป็นระบบที่ใช้ในการวินิจฉัยปัญหาต่าง ๆ เพื่อหาข้อสรุปว่ามีสาเหตุมาจากอะไร ระบบวินิจฉัยจะแตกต่างจากระบบแก้ไขข้อผิดพลาดตรงที่ไม่ได้กำหนดบอกทางแก้ไขที่ถูกต้อง เช่น การวินิจฉัยโรคตามอาการ การวินิจฉัยข้อบกพร่องของเครื่องจักรกลต่าง ๆ เป็นต้น
5. ระบบตรวจจับ (Monitoring System) เป็นระบบตรวจลักษณะสัญญาณต่อเนื่อง เพื่อส่งคำเตือนหรือการตัดสินใจใด ๆ เมื่อมีอาการผิดปกติของสัญญาณที่ได้รับ เช่น การควบคุมและให้คำแนะนำการปฏิบัติงานของโรงงานไฟฟ้าพลังงานนิวเคลียร์
6. ระบบช่วยสอนหรือฝึกอบรม (Instruction System) เป็นการใช้งานเพื่อช่วยสอน หรือฝึกอบรมทางคอมพิวเตอร์ ระบบนี้จะช่วยแก้ปัญหาเรื่องความยืดหยุ่นของกลยุทธ์ในการสอนสามารถสอนตามพื้นฐานความรู้ที่ผู้เรียนแต่ละคนนำมาเพื่อสถานการณ์การเรียนรู้

7. ระบบวิเคราะห์ผลจากข้อมูล (Interpretation System) เกี่ยวข้องกับการเก็บรวบรวมข้อมูล ป้อนเข้าต่าง ๆ แล้วทำการวิเคราะห์ผลของข้อมูลมาแปลความหมายทำให้สถานการณ์ชัดเจนขึ้น เช่น การวิเคราะห์ข้อมูลข่าวกรองทางทหาร
8. ระบบวางแผน (Planning System) จะเกี่ยวข้องกับเทคนิคการวางแผนต่าง ๆ ซึ่งวางแผนวิธีการหรือกลยุทธ์เพื่อพัฒนาให้ได้มาซึ่งเป้าหมายที่กำหนดการผลิต และกลยุทธ์ในการแก้ไขปัญหา
9. ระบบพยากรณ์ (Prediction System) เป็นการคาดหมายเหตุการณ์ในอนาคตอย่างชาญฉลาด จะเกี่ยวข้องกับการใช้ข้อมูลป้อนเข้ามาเพื่อลงความเห็นถึงเหตุการณ์ที่จะเป็นไปได้ในอนาคต เช่น การพยากรณ์อากาศจากข้อมูลดิบ
10. ระบบซ่อมบำรุง (Repair System) เป็นส่วนขยายของระบบ Debugging ระบบนี้จะให้คำแนะนำทางแก้ปัญหา การสนับสนุนทดลองใช้ รวมถึงความต้องการใช้เครื่องมือ เช่น การวางแผนการและแผนงานซ่อมบำรุงระบบเครือข่ายงานสื่อสาร

#### 2.3.4 เครื่องมือที่ใช้ในการพัฒนาระบบผู้เชี่ยวชาญ

เครื่องมือที่ใช้ในการพัฒนาระบบผู้เชี่ยวชาญแบ่งออกเป็น 2 ชนิดดังนี้

1. Expert System Shell หรือเปลือกของระบบผู้เชี่ยวชาญ คือ การรวมกันระหว่าง กลไกการตัดสินใจ และส่วนที่เป็นปฏิภาคกับผู้ใช้ ซึ่งก็คือโปรแกรมสำเร็จรูปสำหรับการพัฒนาระบบผู้เชี่ยวชาญนั่นเอง เช่น M.1, VP-Expert, Level 5 Object เปลือกของระบบผู้เชี่ยวชาญจะสะดวกสำหรับผู้ที่ไม่มีความรู้เกี่ยวกับการเขียนโปรแกรมคอมพิวเตอร์ แต่ข้อเสียคือจำกัดขอบเขตในการแก้ปัญหา
2. High Level Programming Language เช่น ภาษา Pascal, Fortran, Lisp, Prolog และ Visual Basic เป็นต้น เป็นภาษาที่จะต้องเขียนโปรแกรมเองเพื่อให้เป็นเปลือกของระบบผู้เชี่ยวชาญสำหรับความรู้แบบต่าง ๆ มีความยืดหยุ่นสูงสามารถขยายขอบเขตการใช้งานได้มาก แต่จะเสียเวลาในการเขียนโปรแกรม

#### 2.3.5 ข้อดีของระบบผู้เชี่ยวชาญ

ข้อดีของระบบผู้เชี่ยวชาญมีดังต่อไปนี้

1. ทดแทนผู้เชี่ยวชาญที่เป็นมนุษย์เมื่อมนุษย์ไม่สามารถให้คำตอบได้ ณ ขณะนั้น
2. ค่าใช้จ่ายต่ำกว่าเมื่อเทียบกับผู้เชี่ยวชาญที่เป็นมนุษย์
3. ผลการตัดสินใจแต่ละครั้งจะตรงกันมากกว่าผู้เชี่ยวชาญที่เป็นมนุษย์

4. มีขีดความสามารถสูง เป็นการรวบรวมความรู้ไว้อย่างมีระบบ มีโครงสร้างชัดเจน สามารถเพิ่มเติมและดัดแปลงฐานความรู้ให้เหมาะสมได้
5. สามารถรวบรวมความรู้จากผู้เชี่ยวชาญหลาย ๆ คน มาไว้ในฐานความรู้เดียวกัน
6. ไม่ต้องหยุดพักเหมือนผู้เชี่ยวชาญที่เป็นมนุษย์
7. สามารถที่จะสร้างใหม่ได้ในเวลาอันรวดเร็ว ด้วยการคัดลอกโปรแกรม
8. ไม่มีการลืมหืมที่อาจเกิดขึ้นกับผู้เชี่ยวชาญที่เป็นมนุษย์
9. มีประสิทธิภาพในการให้คำปรึกษาอย่างสม่ำเสมอ

### 2.3.6 ข้อเสียของระบบผู้เชี่ยวชาญ

ข้อเสียของระบบผู้เชี่ยวชาญมีดังต่อไปนี้

1. ไม่สามารถเรียนรู้จากประสบการณ์ได้เหมือนมนุษย์
2. การดึงความรู้จากผู้เชี่ยวชาญที่เป็นมนุษย์ทำได้ยาก
3. แก้ปัญหาได้เฉพาะสาขา
4. ความรู้ที่ป้อนเข้าจะต้องมีรูปแบบเหมือนกับฐานความรู้ที่ใช้อยู่เท่านั้นแต่มนุษย์สามารถจัดการกับความรู้ได้ในหลายรูปแบบ
5. ตัดสินใจได้ช้ากว่ามนุษย์สำหรับปัญหาที่ไม่ซับซ้อน

## 2.4 งานวิจัยที่เกี่ยวข้อง

1. สุเมธ ปัญญาภรบดี, 2545

งานวิจัยนี้เป็นการพัฒนาระบบผู้เชี่ยวชาญสำหรับวินิจฉัยปัญหาด้านคุณภาพของชิ้นส่วนอิเล็กทรอนิกส์ ใช้โปรแกรม Developer เป็นเปลือกระบบผู้เชี่ยวชาญ โดยใช้กลไกการวินิจฉัยแบบย้อนกลับ แนวทางในการวิเคราะห์ปัญหา คือ ผู้ใช้จะตอบคำถามผ่านทางหน้าจอของโปรแกรมเพื่อให้โปรแกรมรวบรวมข้อมูลเกี่ยวกับรูปแบบของปัญหา และคุณลักษณะของปัญหา แล้วจะนำไปสู่สาเหตุที่เป็นไปได้ และกำหนดแนวทางแก้ไขปัญหาเฉพาะหน้า

2. ชัยรัตน์ กิตติธรรมโรจน์, 2547

งานวิจัยนี้เป็นการพัฒนาระบบผู้เชี่ยวชาญในการวินิจฉัยสาเหตุข้อขัดข้องสำหรับระบบทำความเย็นขนาดใหญ่ที่ใช้เครื่องอัดน้ำยาชนิดลูกสูบ และชนิดสกรู โดยมีฐานความรู้ 4 ฐาน ได้แก่ 1) อาการผิดปกติ 2) สาเหตุการเสีย 3) ความสัมพันธ์ระหว่างอาการผิดปกติกับสาเหตุการเสีย และ 4) การตรวจสอบและการแก้ไขที่สัมพันธ์กับอาการเสีย ระบบผู้เชี่ยวชาญนี้ถูกพัฒนาโดยใช้โปรแกรม MS Access เป็นฐานข้อมูล และใช้การโปรแกรมด้วยภาษาเดลไฟ (Delphi) เป็นส่วนติดต่อกับผู้ใช้งาน โดยใช้กลไกการวินิจฉัยแบบย้อนกลับ

### 3. ทรงวุฒิ อสุวพงษ์พัฒนา, 2532

งานวิจัยนี้เป็นการพัฒนาระบบผู้เชี่ยวชาญสำหรับระบบปรับอากาศและแสดงทัศนะ  
 โครงสร้างของระบบผู้เชี่ยวชาญ ระบบผู้เชี่ยวชาญประกอบขึ้นจากความรู้ 3 ส่วนซึ่งได้แก่ ส่วนแรก  
 เป็นการเลือกระบบปรับอากาศโดยการพิจารณาปัจจัยการใช้สอยและข้อบังคับต่าง ๆ ของอาคาร  
 ส่วนที่สองเป็นการแก้ไขข้อขัดข้องหรือข้อบกพร่องของเครื่องปรับอากาศ คุลิ่งทาวเวอร์ และปั้มน้ำ  
 ส่วนที่สามเป็นแบบทดสอบการวินิจฉัยข้อบกพร่องในลักษณะหลายทางเลือก ระบบผู้เชี่ยวชาญนี้เป็น  
 ระบบที่ใช้การแทนความรู้ประเภทกฎเกณฑ์โดยใช้เครื่องอนุมานชนิดย้อนกลับและสามารถให้คำตอบ  
 ได้หลายคำตอบในส่วนของการเลือกระบบปรับอากาศ รวมทั้งเครื่องอนุมานได้แสดงส่วนของการปฏิ  
 ภาควาด้านคำอธิบายต่อผู้ใช้เป็นอย่างดี ส่วนภาษาและเครื่องมือในการพัฒนาคือ ภาษาโปร-ล็อกและ  
 เทอร์โบ โปรล็อกตามลำดับ

### 4. บัณฑิต วงศ์เดอริ, 2533

งานวิจัยนี้เป็นระบบผู้เชี่ยวชาญวินิจฉัยเพื่อหาสาเหตุข้อขัดข้องและการบำรุงรักษาเพื่อแก้ไข  
 ข้อขัดข้อง ในการทำงานควบคุมหม้อไอน้ำสำหรับโรงงานอุตสาหกรรม ซึ่งมีชื่อเรียกว่า BODES  
 (Boiler Operation Diagnosis Expert System) โดยวิศวกรความรู้จะเก็บรวบรวมข้อมูลและความรู้  
 ของสาเหตุข้อขัดข้องและการบำรุงรักษาหม้อไอน้ำ จากผู้เชี่ยวชาญที่เป็นผู้ผลิต ผู้จำหน่าย ผู้ใช้งาน  
 ตลอดจนเจ้าหน้าที่ซึ่งมีหน้าที่ควบคุม ดูแลและตรวจสอบการใช้งานหม้อไอน้ำ ใช้เครื่องมือพัฒนา  
 ระบบผู้เชี่ยวชาญคือ ภาษา M.1 โปรแกรมระบบผู้เชี่ยวชาญที่ประกอบด้วยฐานความรู้สำหรับกฎและ  
 ข้อเท็จจริงมีการอนุมานแบบย้อนหลัง โดยระบบจะเป็นผู้สอบถาม ปัญหาที่เกิดขึ้นจากผู้ใช้ จนใน  
 ที่สุดสามารถสรุปผลการวินิจฉัยออกมาเป็นสาเหตุของปัญหา โดยจัดระดับความรุนแรงของปัญหา  
 จากมากไปหาน้อย (ฉุกเฉิน, หนัก, ปานกลางและเบาตามลำดับ) จัดระดับความบ่อยครั้งในแต่ละ  
 สาเหตุจากมากไปหาน้อย (1, 2, 3 และ 4 ตามลำดับ)

### 5. ดนัย จินดารัตน์, 2533

งานวิจัยนี้เป็นผู้เชี่ยวชาญของโรงงานผลิตแผ่นวงจรพิมพ์ เพื่อหาแผนการผลิตที่เหมาะสม  
 ทางด้านการกำหนดงานในหน่วยผลิต ภายใต้กฎเกณฑ์ที่ได้จากผู้เชี่ยวชาญ ระบบผู้เชี่ยวชาญ  
 ประกอบด้วยโครงสร้างของฐานความรู้ โดยใช้ความรู้ทางปัญญาประดิษฐ์ แต่ละฐานความรู้  
 ประกอบด้วยกลุ่มของกฎและหลักการแก้ปัญหา แนวทางพิจารณาปัญหาของระบบใช้หลักการแบ่ง  
 ปัญหาใหญ่ที่ซับซ้อนให้เป็นปัญหาย่อยที่แก้ไขได้ง่าย เพื่อพิจารณาการจัดตารางการผลิตของแต่ละ  
 หน่วยผลิตตามชนิดของงานที่มีอยู่ ณ เวลาใด ๆ รวมทั้งพิจารณากำหนดงานเมื่อมีเหตุการณ์ต่าง ๆ  
 เกิดขึ้นในระบบควบคู่กับเวลา ระบบผู้เชี่ยวชาญนี้ นำมาใช้กำหนดงานโดยการตัดสินใจด้วยกฎและ  
 หลักการของสถานะเครื่องจักรและงาน ซึ่งนำไปสู่การเลือกหลักการกำหนดงานผลิตที่เหมาะสม

#### 6. ขวลิขิต เจียรานชาติ, 2537

งานวิจัยนี้เป็นระบบผู้เชี่ยวชาญสำหรับการประเมินระบบชุมสายโทรศัพท์ ในส่วนการประเมินผลเบื้องต้นด้านเศรษฐศาสตร์และด้านเทคนิค และส่วนการประเมินผลโดยละเอียดด้านเทคนิคในหัวข้อความสามารถของระบบ (System Capacity) และคุณภาพการให้บริการ (Service Performance) โดยใช้เปลือกของผู้เชี่ยวชาญ M.1 ความรู้ในฐานความรู้ได้รวบรวมจากข้อกำหนดคุณสมบัติเฉพาะที่ใช้สำหรับการจัดการระบบชุมสายโทรศัพท์ ทฤษฎีที่เกี่ยวข้องและจากการสอบถามความเห็นของผู้เชี่ยวชาญด้านอุปกรณ์ชุมสายโทรศัพท์ ระบบผู้เชี่ยวชาญแบ่งออกเป็น 2 ส่วนคือ ส่วนการประเมินผลเบื้องต้นด้านเศรษฐศาสตร์และด้านเทคนิค ซึ่งทำหน้าที่ประเมินคุณสมบัติเฉพาะของระบบชุมสายโทรศัพท์ในประการที่มีความสำคัญและจำเป็นต่อการใช้งานและส่วนการประเมินผลโดยละเอียดด้านเทคนิคในหัวข้อความสามารถของระบบ และคุณภาพการให้บริการซึ่งทำหน้าที่ประเมินคุณสมบัติเฉพาะของระบบชุมสายโทรศัพท์ในส่วนดังกล่าวและแสดงผลออกมาในรูปของคะแนน

#### 7. ประยุทธ์ ดวงคล้าย, 2537

งานวิจัยนี้เป็นการสร้างระบบผู้เชี่ยวชาญสำหรับวินิจฉัยหาสาเหตุข้อขัดข้องของรถยนต์นั่ง ระบบผู้เชี่ยวชาญนี้สร้างในรูปแบบของเปลือกกระบวนผู้เชี่ยวชาญให้คำปรึกษาแบบแบล็คบอร์ด ซึ่งสามารถเรียกใช้ฐานความรู้ที่เกี่ยวข้องได้หลายฐานในระหว่างการทำคำปรึกษาครั้งหนึ่ง ๆ โครงสร้างระบบผู้เชี่ยวชาญนี้ ประกอบด้วยกลไกวินิจฉัยแบบย้อนกลับ ใช้กลยุทธ์การแก้ปัญหาแนวทางลึก การปฏิภาคกับผู้ใช้ด้วยภาษาธรรมชาติ สิ่งอำนวยความสะดวกในการให้คำอธิบาย เมื่อถูกถามว่า “ทำไม” และ “อย่างไร” พร้อมทั้งสามารถแสดงให้เห็นว่า ผู้ใช้ตอบคำถามที่ผ่านมาแล้วอย่างไรบ้าง และมีสิ่งอำนวยความสะดวกในการสร้างเพิ่มเติม และแก้ไขฐานความรู้ การแสดงความรู้ในระบบเป็นแบบกฎปรกติขั้นมีประมาณ 350 กฎ ซึ่งมีโครงสร้างฐานความรู้แบบต้นไม้

#### 8. เจษฎา เกิดบ้านชั้น, 2538

งานวิจัยนี้เป็นการพัฒนาสร้างโปรแกรมคอมพิวเตอร์เพื่อการเลือกและกำหนดขนาดใบพัดกวน เป็นการนำเอากระบวนผู้เชี่ยวชาญมาประยุกต์ใช้ในการออกแบบกระบวนการ เพื่อประโยชน์ในการออกแบบในระบบอุตสาหกรรมโปรแกรมหนึ่ง โดยนำความรู้และประสบการณ์ของผู้เชี่ยวชาญในการเลือกใช้ใบพัดกวนเป็นอุปกรณ์ในการผสมของเหลวมาเป็นฐานข้อมูลเพื่อเขียนโปรแกรมระบบผู้เชี่ยวชาญ ชื่อ Smart Element of Nexpert เพื่อการเลือกและกำหนดขนาดใบพัดกวน ใบพัดกวนที่เลือกใช้ในวิทยานิพนธ์ฉบับนี้เป็นใบพัดกวนที่ใช้กันแพร่หลายทั่วไปในการผสมของเหลวในอุตสาหกรรม ได้แก่ ใบพัดกวนแบบใบพายพื้นฐาน ใบพัดกวนแบบก้านชนิดใบตรง ใบพัดกวนแบบก้านชนิดใบพาย เป็นต้น โปรแกรมนี้จะช่วยให้ผู้ที่สนใจได้รู้จักใบพัดกวนแบบต่าง ๆ และเลือกใช้ให้เหมาะสมกับงานเพื่อช่วยประหยัดพลังงานและเวลาในการปฏิบัติการ

#### 9. สมควร อติเรกลาภโรดม, 2538

งานวิจัยนี้เป็นระบบผู้เชี่ยวชาญ สำหรับการแก้ปัญหาของกระบวนการซบเค็บบโลหะผสมใน แนวตั้งของแผ่นวงจรมพิมพ์ เป็นการศึกษาค้นคว้า และรวบรวมความรู้ เทคนิคและประสบการณ์ ของ ผู้ปฏิบัติทั้งทางด้านปฏิบัติและแนวทางการแก้ไขปัญหาที่เกิดขึ้น มาจัดให้อยู่ในรูปแบบ ความรู้ในรูปกฎ โดยแยกกลุ่มของเสียที่เกิดขึ้น ออกเป็นสมมติฐานต่าง ๆ ได้จำนวน 21 หัวข้อ สมมติฐานย่อย 4 หัวข้อ และกฎ 93 ข้อ ระบบผู้เชี่ยวชาญจะตั้งคำถาม เพื่อสอบถามสภาพความเป็นจริงในขณะนั้นให้ ผู้ใช้ตอบ จนกระทั่งพบคำตอบที่ทำให้เงื่อนไขนั้นเป็นจริง และจะให้คำแนะนำแนวทางการแก้ปัญหา ให้กับผู้ใช้ กลไกการอนุมานของระบบผู้เชี่ยวชาญนี้ จะเป็นการอนุมานแบบย้อนกลับ และการ ค้นหาแบบในทางลึกก่อน (Depth-First) และการค้นหาแบบในทางกว้างก่อน (Breadth-First) โดยใช้ เปลือกของระบบผู้เชี่ยวชาญคือ Smart Element Version 2.0

#### 10. มนตรี วงศ์ศรี, 2540

งานวิจัยนี้เป็นระบบผู้เชี่ยวชาญต้นแบบสำหรับการเลือกพลาสติก (PLASA I) ได้ถูกพัฒนาขึ้น โดยใช้โปรแกรม Smart Element Version 2.0 ระบบเป็นแบบวิธีการเชิงวัตถุ (Objected Approach) และกลไกการอ้างอิงของฐานกฎทั้งลูกโซ่แบบเดินหน้า (Forward Chaining) และลูกโซ่ย้อนกลับ (Backward Chaining) การทำงานของระบบ PLASA I มีส่วนการติดต่อกับผู้ใช้ด้วย เม้าส์ ไอคอน และช่องอินพุตรับข้อมูล ผู้ใช้สามารถตอบคำถามผ่านของอินพุตรับข้อมูลที่มีส่วนของการจัดการถาม ตอบซึ่งคำถามที่ใช้เป็นคำถามที่ผู้ใช้เข้าใจง่าย นอกจากนี้ยังมีส่วนคำอธิบายคำถาม รูปภาพ และ ข้อมูลเฉพาะของพลาสติกแต่ละชนิดประกอบเพื่อให้ผู้ใช้เข้าใจยิ่งขึ้น ในกรณีที่ไม่มีพลาสติกที่ตรงกับความต้องการที่ผลิตผลิตภัณฑ์ ระบบยังมีส่วนการผ่อนคลายนเงื่อนไขเพื่อให้หาคำตอบที่ตรงกับ ความต้องการใหม่ที่น้อยลงกว่าเดิม

#### 11. พงศ์สุพัฒน์ ศุภศิริสินธุ์, 2542

งานวิจัยนี้เป็นระบบผู้เชี่ยวชาญสำหรับวินิจฉัยการสั่นสะเทือนของมอเตอร์เหนี่ยวนำ กระแสสลับ ระบบผู้เชี่ยวชาญนี้มีชื่อเรียกว่า ESMVD (an Expert System for AC Induction Motor Vibration Diagnosis) ในการศึกษาี้ครอบคลุมมอเตอร์ขนาดตั้งแต่ 10 ถึง 1,000 กิโลวัตต์ ฐานความรู้ถูกเก็บรวบรวมจากบทความ คู่มือ ผู้เชี่ยวชาญ อินเทอร์เน็ต ฯลฯ ใช้การสืบค้นแบบลูกโซ่ ย้อนกลับในการค้นหาความรู้จากฐานความรู้

#### 12. อภิศิริ สุขแสน, 2544

งานวิจัยนี้เป็นระบบผู้เชี่ยวชาญสำหรับการกู้ระบบไฟฟ้า ซึ่งแบ่งออกเป็น 2 ส่วนคือ ส่วน ทฤษฎี และส่วนโปรแกรม โดยในส่วนทฤษฎีนั้นได้ทำการศึกษาวิธีการกู้ระบบจำหน่ายไฟฟ้าที่เกิด ความผิดปกติอย่างละเอียด รวมถึงวิธีการคำนวณหาแรงดันตก ณ จุดต่าง ๆ ของสายป้อนสำหรับใน ส่วนของโปรแกรมได้พัฒนาขึ้นเพื่อช่วยห้ปฏิบัติการควบคุมระบบจำหน่ายไฟฟ้าสามารถแก้ไข

สถานการณ์ความผิดพลาดที่เกิดขึ้นกับระบบ รวมถึงสามารถวางแผนการซ่อมบำรุงระบบจำหน่ายไฟฟ้า ซึ่งพัฒนาขึ้นด้วยภาษา Delphi Version 5.0 โดยสามารถแบ่งการทำงานออกเป็น 3 ส่วนหลัก คือ ส่วนที่ใช้สร้างไดอะแกรมเส้นเดียวของระบบจำหน่ายไฟฟ้า ส่วนที่ใช้คำนวณแรงดันตก และส่วนที่ใช้ในการวินิจฉัยหาวิธีการกู้ระบบจำหน่ายไฟฟ้า โดยผู้ใช้สามารถบันทึกและเรียกเพิ่มข้อมูลของวงจรเพื่อการปรับปรุงเปลี่ยนแปลงได้ตลอดเวลา

## 2.5 สรุปงานวิจัยที่เกี่ยวข้อง

หลังจากที่ได้ทำการศึกษาและค้นคว้าทฤษฎีที่เกี่ยวข้องกับงานวิจัยแล้ว ทำให้ทราบถึงการจัดการความรู้ โครงสร้างของระบบผู้เชี่ยวชาญ การแสวงหาความรู้ (Knowledge Acquisition) การแสดงความรู้ (Knowledge Representation) เปลือกของระบบผู้เชี่ยวชาญ (Expert System Shell) การประยุกต์ใช้งานของระบบผู้เชี่ยวชาญและข้อดี ข้อเสีย ของระบบผู้เชี่ยวชาญ ซึ่งองค์ประกอบพื้นฐานของระบบผู้เชี่ยวชาญ ประกอบไปด้วย 3 ส่วนดังนี้

- ฐานความรู้
- ส่วนติดต่อกับผู้ใช้
- กลไกการวินิจฉัย

ซึ่งขั้นตอนในการพัฒนาระบบผู้เชี่ยวชาญประกอบไปด้วย 6 ขั้นตอนดังนี้

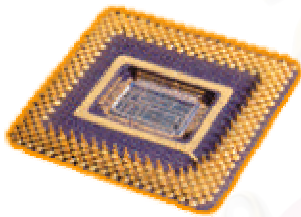
1. Feasible Analysis คือการเลือกปัญหาที่ต้องการจะพัฒนาระบบผู้เชี่ยวชาญ
2. Conceptual Design คือการออกแบบโครงสร้างของความรู้ในระบบผู้เชี่ยวชาญ
3. Knowledge Acquisition คือ ขั้นตอนการรวบรวมความรู้จากกรณีศึกษา คือตำราวิชาการต่างๆ
4. Knowledge Representation คือ การนำความรู้ที่รวบรวมได้มาจัดรูปแบบ การแทนค่าความรู้ที่เหมาะสม
5. Validation คือ การประเมินระบบผู้เชี่ยวชาญว่าสามารถทำงานได้ผลตามที่คาดหวังไว้หรือไม่
6. Technology Transfer and Maintenance คือ การดัดแปลงระบบผู้เชี่ยวชาญเพื่อให้เหมาะกับการใช้งาน

## บทที่ 3

### รายละเอียดของวงจรรวม

#### 3.1 ความหมายของวงจรรวม

วงจรรวม มาจากคำว่า Integrated Circuit (IC) คือการนำเอาไดโอด, ทรานซิสเตอร์, ตัวต้านทาน, ตัวเก็บประจุ และองค์ประกอบวงจรต่าง ๆ มาประกอบรวมกันบนแผ่นวงจรรวมขนาดเล็ก ในปัจจุบันแผ่นวงจรรวมนี้จะทำด้วยแผ่นซิลิคอน บางที่อาจเรียก ชิพ (Chip) และสร้างองค์ประกอบวงจรต่าง ๆ ฝังอยู่บนแผ่นผลึกนี้ ส่วนใหญ่เป็นชนิดที่เรียกว่า Monolithic การสร้างองค์ประกอบวงจรมนผลึกนี้ จะใช้กรรมวิธีทางด้านการถ่ายภาพอย่างละเอียด ผสมกับขบวนการทางเคมีทำให้ลายวงจรมีความละเอียดมากๆ สามารถบรรจุองค์ประกอบวงจรได้จำนวนมาก ความหนาแน่นขององค์ประกอบวงจร ที่บรรจุลงใน IC นี้ มีตั้งแต่หลายสิบล้านตัวซึ่งเรียกว่า SSI (Small Scale Integrated) ดังรูปที่ 3.1 จนกระทั่งถึงหลายสิบล้านตัว ซึ่งเรียกว่า ULSI (Ultra Large Scale Integrated) ดังรูปที่ 3.2



รูปที่ 3.1 ULSI



รูปที่ 3.2 SSI



รูปที่ 3.3 แผ่นผลึกเวเฟอร์

ข้อดีของ IC คือ ไอซีจะรวมวงจรที่ซับซ้อนเข้ามาเป็นวงจรเดียวกัน ทำให้มีขนาดเล็กลง ซึ่งจะทำให้เครื่องอิเล็กทรอนิกส์มีขนาดเล็กและเบาลงมาก วงจรในเครื่องจะถูกแบ่งเป็นบล็อกที่มีหน้าที่หลักเฉพาะ วงจรในแต่ละบล็อกจะถูกทำเป็น IC ทำให้การประกอบวงจรทั้งหมดทำได้ง่าย โดยเพียงต่อ บล็อกหรือ IC เหล่านี้เข้าด้วยกันเท่านั้น จึงทำให้การต่อสายน้อยลง จุดบัดกรีน้อยลง และจุดเสียบที่จะเกิดก็น้อยลงด้วย

การผลิต IC ชนิด Monolithic ซึ่งสร้างองค์ประกอบวงจรทั้งหมดลงบนแผ่นผลึกแผ่นเดียว ก็ สามารถทำได้พร้อมกันหลายร้อยหลายพันตัวบนแผ่นผลึก เวเฟอร์ (Wafer) แผ่นเดียว ดังรูปที่ 3.3



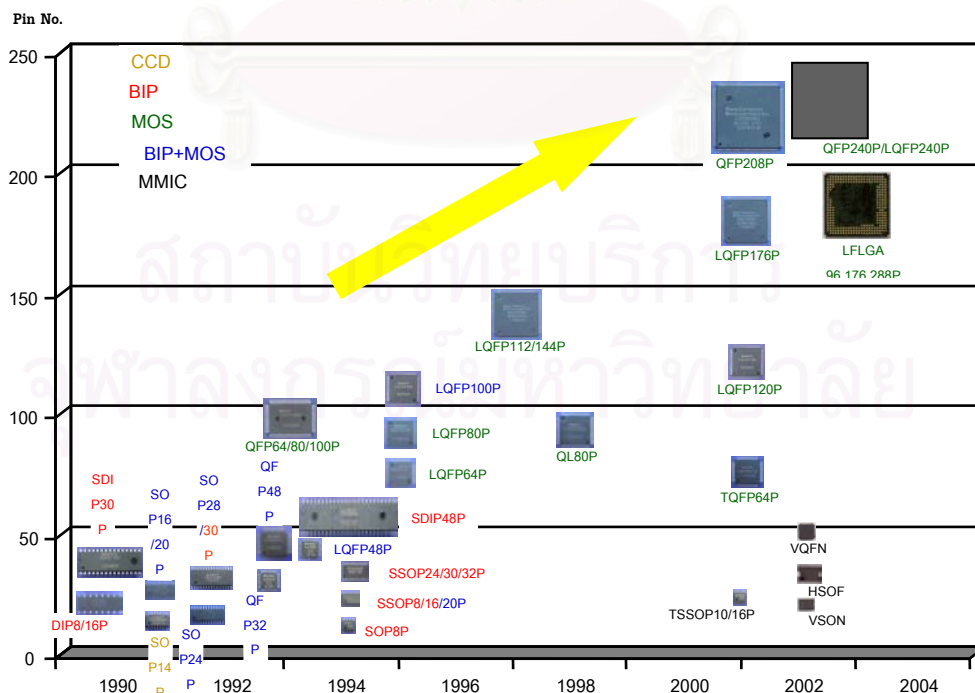
โดยการสร้างแบบ IC ที่เหมือน ๆ กันลงบนแผ่นเวเฟอร์ทีเดียว แล้วจึงตัดแบ่งเป็น IC แต่ละตัวในภายหลัง ทำให้สามารถ ผลิต IC ได้เป็นจำนวนมากในเวลาเดียวกันและราคาของ IC ก็จะถูกลงมาก IC อาจจะยังไม่สามารถรวมเอาองค์ประกอบวงจร ทุกชนิดเข้ามาในตัวมัน ได้หมด วงจรที่มีองค์ประกอบของวงจรขนาดใหญ่ เช่น คอยล์ หรือ ทรานซิสเตอร์ตัวใหญ่ที่ใช้ในการขับกระแสขนาดใหญ่ก็ยังคงต้องนำมาต่อที่ด้านนอก ของ IC อีกครั้งเพื่อให้วงจรทั้งหมดทำงานได้อย่างถูกต้อง

IC แต่ละตัวจะมีพื้นที่ในการสร้างวงจรประมาณ 20-200 ตารางมิลลิเมตร บน IC นี้จะรวมเอาไดโอด, ทรานซิสเตอร์, ตัวต้านทาน, ตัวเก็บประจุ ปิบ รวม กันบนพื้นที่ขนาดเล็ก ๆ นี้จำนวนองค์ประกอบของวงจรจะเพิ่มขึ้นตามการพัฒนาของเทคโนโลยี ถ้าจำนวนองค์ประกอบของวงจรจะเพิ่มขึ้นตามการพัฒนาของ เทคโนโลยี ถ้าจำนวนของวงจรมีจำนวนตั้งแต่ 1,000 ถึง 100,000 ตัว ก็เป็น LSI ถ้าจำนวนตั้งแต่ 100,000 ถึง 10,000,000 ตัวก็เป็น VLSI ซึ่งเป็นได้แก่หน่วยความจำที่ใช้ในคอมพิวเตอร์ถ้าจำนวนมากกว่า 10 ล้านตัวก็เป็น ULSI

IC หน่วยความจำชนิด D-RAM ขนาด 16 M bit จะมีจำนวนองค์ประกอบ ของวงจรประมาณ 3.5 ล้านตัว และชนิด D-RAM ขนาด 64 M bit ซึ่งมีความ หนาแน่นที่สุดในปัจจุบัน จะมีจำนวนองค์ประกอบประมาณ 140 ล้านตัว

### 3.2 ประเภทของวงจรรวมในโรงงานการศึกษา

จากรูปที่ 3.4 ได้แสดงลักษณะของ IC แต่ละประเภทในแต่ละช่วงเวลาและสามารถแบ่งประเภทตามขนาดของ IC ที่ผลิตอยู่ปัจจุบัน สามารถแบ่งได้ 29 ประเภท



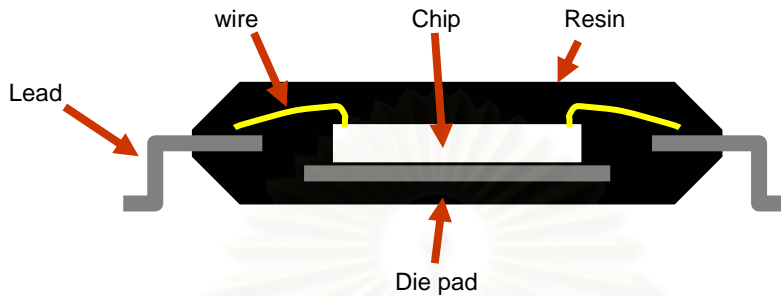
รูปที่ 3.4 ลักษณะของ IC แต่ละประเภทและช่วงเวลาที่มีการผลิต IC ประเภทนั้นๆ

### 3.3 โครงสร้างของวงจรรวม

หากแบ่งตามลักษณะโครงสร้างของ IC สามารถแบ่งได้เป็น 2 กลุ่มใหญ่คือ

1. Peripheral package คือมีขางานยื่นออกมาจากตัวงาน
2. Non lead package คือ ขางานไม่ยื่นออกมาจากตัวงาน

1. โครงสร้างของ IC แบบ Peripheral package คือมีขางานยื่นออกมาจากตัวงานดังรูปที่ 3.5

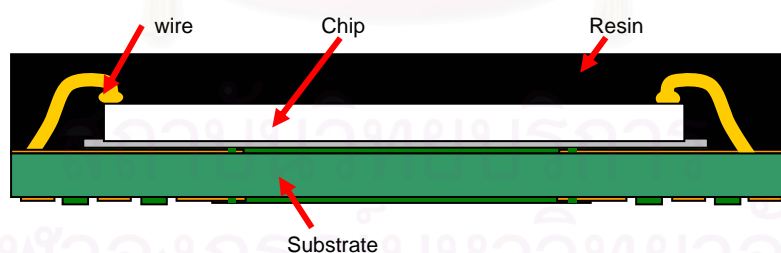


รูปที่ 3.5 โครงสร้างของ IC แบบ Peripheral package

จากรูปที่ 3.5 แสดงส่วนประกอบดังต่อไปนี้

- Chip คือ ส่วนที่มีวงจรรวมอยู่ ผลิตจากธาตุ Si หรือ GaAs
- Wire คือ ส่วนที่เชื่อมต่อวงจรจาก Chip กับ lead ผลิตจากโลหะที่เป็นตัวนำไฟฟ้าได้ดี
- Lead คือ ส่วนของ IC ที่จะนำไปเชื่อมต่อกับแผงวงจรไฟฟ้าต่างๆ ผลิตจากโลหะที่เป็นตัวนำไฟฟ้าได้ดี
- Die pad คือ ส่วนที่ยึด Chip ไว้ให้อยู่กับที่
- Resin คือ พลาสติกชนิดหนึ่งที่ใช้ห่อหุ้มโครงสร้างภายในของ IC ไว้ไม่ให้เกิดความเสียหาย

2. โครงสร้างของ IC แบบ Non-lead package คือ ขางานไม่ยื่นออกมาจากตัวงานดังรูปที่ 3.6



รูปที่ 3.6 โครงสร้างของ IC แบบ Non-lead package

จากรูปที่ 3.6 ได้แสดงส่วนประกอบดังต่อไปนี้

- Chip คือ ส่วนที่มีวงจรรวมอยู่ ผลิตจากธาตุ Si หรือ GaAs
- Wire คือ ส่วนที่เชื่อมต่อวงจรจาก Chip กับ Substrate ผลิตจากโลหะที่เป็นตัวนำไฟฟ้าได้ดี
- Resin คือ พลาสติกชนิดหนึ่งที่ใช้ห่อหุ้มโครงสร้างภายในของ IC ไว้ไม่ให้เกิดความเสียหาย
- Substrate คือ ส่วนที่เชื่อมต่อ IC กับแผงวงจรไฟฟ้าต่างๆ และทำหน้าที่ยึด Chip ไว้ด้วย

### 3.4 กระบวนการผลิตวงจรรวม

จากรูปที่ 3.7 และ 3.8 แสดงกระบวนการผลิตวงจรรวมและรายละเอียดขั้นตอนการผลิตตั้งแต่กระบวนการ Wafer process จนถึงกระบวนการ Packing

กระบวนการผลิตวงจรรวม	
กระบวนการ	รายละเอียด
 <p>Wafer Process</p>	<p>กระบวนการผลิตแผงวงจรไฟฟ้า โดยการนำสารซิลิกอนมาทำให้บริสุทธิ์แล้วทำให้เป็นแท่ง ตัดเป็นแผ่นบาง ๆ แล้วสร้างวงจรไฟฟ้าให้เกิดขึ้นกระบวนการผลิตนี้ทำในประเทศญี่ปุ่นและสหรัฐอเมริกา</p>
 <p>Dicing</p>	<p>เรียกอีกชื่อหนึ่งว่า "Palletizing Process" Wafer จะถูกตัดออกเป็นชิ้นเล็ก ๆ เรียกว่า Chip</p>
 <p>Die Bonding</p>	<p>Chip จะถูกนำมาติดตั้งบน Lead Frame (L/F) ด้วยกาวเงิน (Ag Paste) บริเวณที่เรียกว่า Die Pad</p>
 <p>Wire Bonding</p>	<p>ทำการเชื่อมลวดทองคำระหว่าง Bond Pad บน Chip กับ Inner Lead ของ Lead Frame</p>
 <p>Mold</p>	<p>เพื่อป้องกันอันตรายที่จะเกิดกับลวดทองคำและ Chip และเพื่อง่ายต่อการหยิบจับ Epoxy Resin จะถูกความร้อนเพื่อให้เหลว แล้วถูกฉีดเข้าไปใน Mold เพื่อปกคลุม Chip</p>
 <p>Plating</p>	<p>กำจัดเศษ Resin ส่วนเกินจากการ Molding และเคลือบสารตะกั่วและดีบุกบนขาของ Lead Frame เพื่อป้องกันสนิมและช่วยในการบัดกรี</p>

รูปที่ 3.7 ลำดับขั้นตอนในการผลิตวงจรรวมจนถึงการ Plating

กระบวนการ	รายละเอียด
 <p data-bbox="240 439 480 510">Marking</p>	<p data-bbox="480 271 1353 510">ทำสัญลักษณ์ ชื่อบริษัท ชนิดของตัว IC บนพื้นผิวของตัว IC</p>
 <p data-bbox="240 730 480 786">Trimming &amp; Forming</p>	<p data-bbox="480 510 1353 786">ตัด Lead Frame แยกออกเป็นตัว IC และตัดขึ้นรูปขา IC</p>
 <p data-bbox="240 1010 480 1122">Testing</p>	<p data-bbox="480 786 1353 1122">การตรวจสอบคุณสมบัติทางไฟฟ้าของตัว IC หาก Lot ใดมีจำนวนของเสียที่เกิดจากการ <u>Open Short</u> และ <u>Leak</u> มากกว่าเกณฑ์ที่กำหนดได้ Lot นั้นจะถูกส่งไปวิเคราะห์ที่หน่วยงาน FA ของแผนก QAD</p>
 <p data-bbox="240 1335 480 1397">Visual Inspection</p>	<p data-bbox="480 1122 1353 1397">เป็นการตรวจลักษณะความถูกต้องหรือความผิดปกติของผลิตภัณฑ์ด้วยสายตา</p>
 <p data-bbox="240 1632 480 1700">Packing</p>	<p data-bbox="480 1397 1353 1700">การบรรจุหีบห่อผลิตภัณฑ์เพื่อส่งมอบให้ลูกค้า</p>

รูปที่ 3.8 ลำดับขั้นตอนในการผลิตวงจรรวมตั้งแต่การ Marking จนถึงการ Packing

### 3.5 สรุปรายละเอียดของวงจรรวม

จากรายละเอียดของวงจรรวม พบว่าโครงสร้างวงจรของโรงงานกรณีศึกษาสามารถแบ่งได้เป็น 2 แบบคือ

1. Peripheral package คือมีขางานยื่นออกมาจากตัวงาน
2. Non lead package คือ ขางานไม่ยื่นออกมาจากตัวงาน

โดยมีกระบวนการผลิตดังต่อไปนี้

- เตรียมแผ่น wafer
- Dicing คือ การตัดแผ่น wafer ออกเป็น chip
- Die bonding คือ การติด chip ลงบน lead frame
- Wire bonding คือ การเชื่อม chip กับ inner lead ด้วยเส้นทองคำ
- Molding คือ การฉีด epoxy resin ปกคลุม chip
- Plating คือ การเคลือบขางานด้วยสารตะกั่วและดีบุกสำหรับการบัดกรี
- Marking คือ การทำสัญลักษณ์บนพื้นผิวของ IC
- Trimming & Forming คือ การตัด IC ออกเป็นตัว
- Testing คือ การตรวจสอบคุณสมบัติทางไฟฟ้าของ IC
- Visual inspection คือ การตรวจสอบลักษณะภายนอกของ IC
- Packing คือ การบรรจุหีบห่อ

## บทที่ 4

### การวิเคราะห์งานเสียของวงจรรวม

ในบทนี้จะกล่าวถึงข้อมูลความรู้ต่างๆ ของการวิเคราะห์งานเสียของวงจรรวม ซึ่งได้แบ่งเป็น 3 ส่วนใหญ่คือ

1. ลักษณะอาการเสียของวงจรรวมและสาเหตุการเสีย
2. ขั้นตอนการวิเคราะห์หาสาเหตุของการเสีย
3. เครื่องมือสำหรับการวิเคราะห์งานเสีย

#### 4.1 ลักษณะอาการเสียของวงจรรวมและสาเหตุการเสีย

##### ลักษณะอาการเสียของวงจรรวม

จากบทที่ 2 กระบวนการผลิตวงจรรวมที่ขั้นตอนการ Testing สามารถตรวจสอบลักษณะการเสียแบบ O/S ซึ่งเป็นการเสียแบบที่ IC ไม่สามารถทำงานได้เลย ซึ่งมี 3 ลักษณะการเสียคือ

- Open circuit คือ เกิดที่มีลักษณะวงจรไม่ต่อเนื่องกัน
- Short circuit คือ เกิดการลัดวงจรขึ้น
- Leak circuit คือ เกิดการรั่วไหลของกระแสในวงจร

โดยทั่วไปแล้วอาการเสียแบบ O/S failure นี้เกิดมาจากกระบวนการผลิตที่ของโรงงานนี้เองและหากผลิตภัณฑ์ Lot ใดเกิดอาการเสียแบบ O/S failure นี้เป็นจำนวนมากกว่าเกณฑ์ที่กำหนดได้ ผลิตภัณฑ์ Lot นั้นถูกแยกออกมาอยู่ในพื้นที่ของผลิตภัณฑ์ที่ไม่เป็นไปตามข้อกำหนดและจะถูกส่งให้หน่วยงานวิเคราะห์งานเสีย (FA) ของแผนกประกันคุณภาพ (QAD) ทำการวิเคราะห์และกำหนดวิธีการดำเนินการกับผลิตภัณฑ์ Lot นั้นต่อไป

##### สาเหตุการเสีย

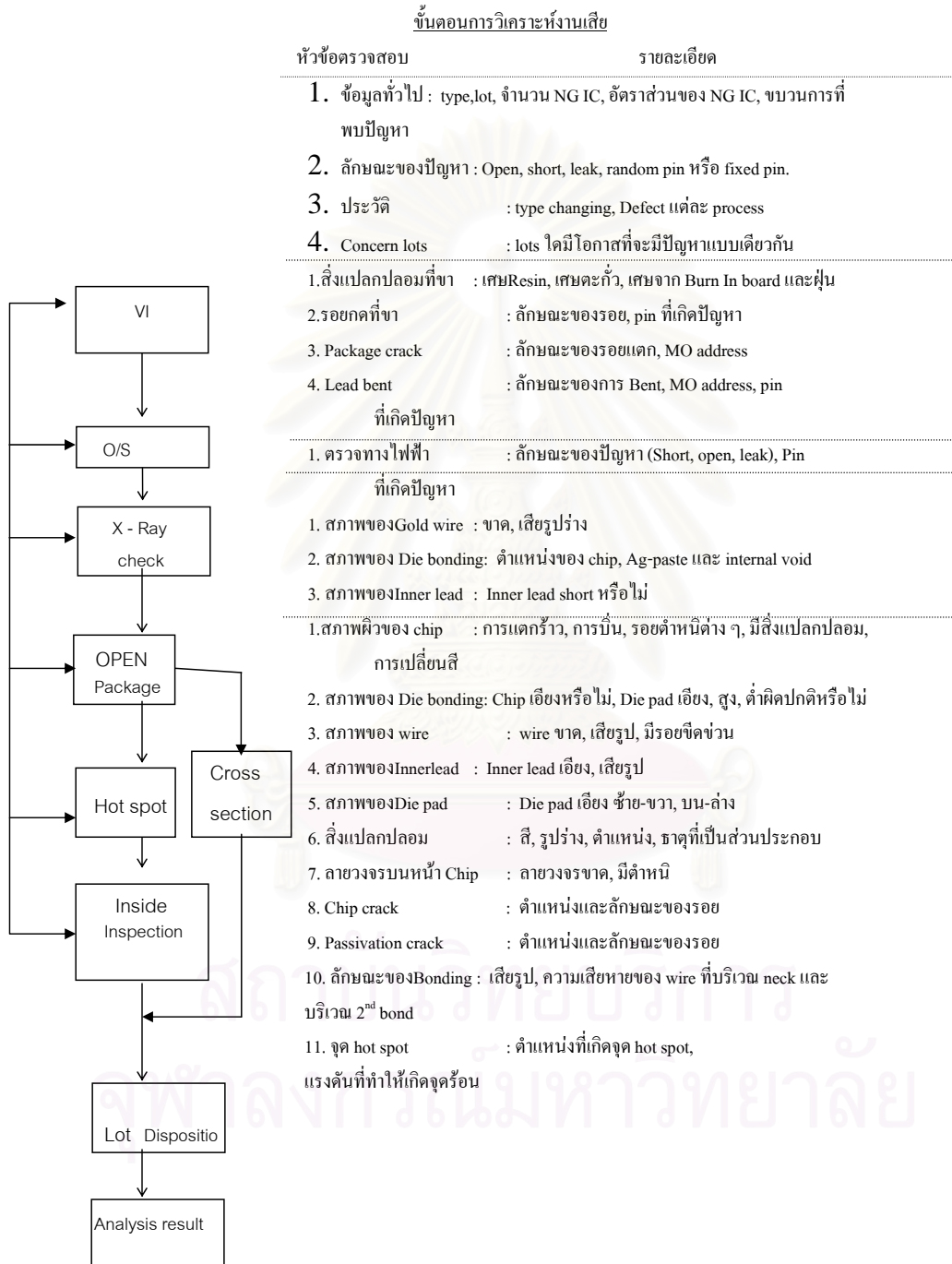
รายการสาเหตุการเสียในปัจจุบันแสดงดังตารางที่ 4.1 ซึ่งมีทั้งหมด 52 สาเหตุการเสีย

ตารางที่ 4.1 รายการสาเหตุการเสียในปัจจุบัน

ลำดับท	สาเหตุการเสีย
1	BB position
2	Bent lead
3	Chip chipping
4	Chip crack
5	Chip reverse
6	Chip scratch
7	Contamination on lead
8	Cretering
9	Damage lead
10	Delamination
11	Fail VDD from wafer
12	Foreign material between inner lead
13	Foreign material between lead
14	Golf ball
15	IC reverse
16	Inner lead short
17	Lead approach
18	Lead broken
19	Lead coplanarity
20	Lead depress
21	Remain cressent
22	Marginal fail
23	Miss sparking
24	Miss wiring
25	Mix type
26	Neck Break
27	No chip
28	No wire
29	NSOL
30	NSOP
31	OS test program not suitable
32	Other
33	Package crack
34	Pig tail
35	Resin on lead
36	Retest pass
37	Scratch on chip
38	Second bond crack
39	Solder bridging
40	Solder particle
41	Solder remain
42	Solder whisker
43	Tie bar remain
44	Wafer problem
45	Wire break
46	Fan out
47	Wire damage
48	Wire incomplete
49	Wire sag
50	Wire sweep
51	Wire touch chip
52	Wire touch innerlead

### 4.2 ขั้นตอนการวิเคราะห์หาสาเหตุของการเสีย

หลังจากส่วนงานวิเคราะห์งานเสียได้รับตัวงานเสียแล้ว จะให้ทำการวิเคราะห์ตามขั้นตอนในรูปที่ 4.1 ด้านล่างนี้ เพื่อหาที่มาของการเสีย



รูปที่ 4.1 ขั้นตอนการวิเคราะห์งานเสียในปัจจุบัน



โดยรายละเอียดขั้นตอนการวิเคราะห์ในรูปแบบที่ 3.9 มีดังต่อไปนี้

### 1.ตรวจสอบข้อมูลความผิดปกติ

เพื่อให้การวิเคราะห์มีความถูกต้องแม่นยำ จำเป็นต้องมีการตรวจสอบข้อมูลเบื้องต้นของความผิดปกติ โดยมีหัวข้อในการตรวจสอบดังต่อไปนี้

- (1) ข้อมูลทั่วไป : type,lot, จำนวน NG IC, อัตราส่วนของ NG IC, ขบวนการที่พบปัญหา
- (2) ลักษณะของปัญหา : Open,short, leak, random pin , random
- (3) ประวัติ : type changing,Defect แต่ละ process
- (4) Concern lots : lots ใดมีโอกาสที่จะมีปัญหาแบบเดียวกัน

### 2.ตรวจสอบลักษณะภายนอก

ตรวจสอบเพื่อหาจุดแตกต่างระหว่างงานดีและงานเสียด้วยอุปกรณ์ที่เหมาะสมซึ่งขึ้นอยู่กับขนาดของงาน ลักษณะของปัญหาส่วนใหญ่มีดังต่อไปนี้

- (1) มีการติดของสิ่งแปลกปลอมโดยส่วนใหญ่จะเป็นเศษ Resin ,เศษตะกั่ว, เศษจาก Burn In board และฝุ่น เมื่อเศษเหล่านี้ติดที่ขาของงานอาจทำให้เกิดการลัดวงจร (short), หน้าสัมผัสไม่ดีและขาด เป็นต้น ให้ใช้ EDX ทำการวิเคราะห์ว่าสิ่งแปลกปลอมนั้นเป็นอะไร
- (2) ขางานเป็นรอยกดหรือแหงบางครึ่งรอยกดที่ขางานอาจเป็นสาเหตุที่ทำให้เกิดปัญหา Lead coplanality , Lead approach,หรือเกิด Lead brokenขณะที่กำลัง test ให้ใช้ SEM ถ่ายภาพเพื่อดูลักษณะของรอย และตรวจสอบ pin address และ Mold address
- (3) Package crackเกิดจากการกระแทกที่ตัว package ให้ตรวจสอบรอยต่างๆ ที่ package เพื่อหาลักษณะของสิ่งที่มากระแทกและตรวจสอบ Mold address
- (4) การลัดวงจรกันระหว่างขาอาจเกิดจากการงอกของหนวดตะกั่ว (Solder whisker) ระหว่างขาของงานหลังจาก Plating อาจเป็นสาเหตุของการ short ( สามารถเร่งการงอกของหนวดตะกั่วได้โดยการให้ความร้อน, ความชื้นและสภาพแวดล้อมที่เหมาะสม) ให้ใช้ EDX ในการวิเคราะห์ส่วนประกอบ
- (5) Lead bentการงอของขา Lead , อาจเกิดจาก เครื่องจักร หรือการ handling ไม่เหมาะสมกับการให้ตรวจลักษณะของการงอ ,pin address และ Mold address
- (6) Voids, non-fillบางครั้งอาจพบลักษณะที่เห็น Gold wire, chip โผล่ออกมา ให้ตรวจสอบ Mold address

### 3. การตรวจสอบทางไฟฟ้า

เป็นการตรวจสอบว่า pin ไตที่เกิดปัญหาและปัญหาที่มีลักษณะอย่างไร มีความสัมพันธ์กันอย่างไร เกิด Fix pin หรือ random pin โดยใช้ O/S checker และ curve tracer

### 4. การตรวจสอบด้วย X-ray

เป็นการตรวจสอบสภาพภายในของงานเช่น

- สภาพของ wire ขาด , เสียรูปร่าง
- สภาพของ die bond ตำแหน่งของ chip, การกระจายของ Ag paste, void
- สภาพของ inner lead เสียรูป, Inner lead short

### 5. การเปิดผิว package

เพื่อให้สามารถมองเห็น chip, wire และ Inner lead ได้ ให้ทำการเปิดผิว package โดยปฏิบัติตาม TWS-QED021 (Decapsulation system II)

### 6. การตรวจสอบส่วนภายใน

เมื่อทำการเปิดผิว package จนเห็นหน้า Chip แล้ว ให้ใช้ Microscope ในการตรวจสอบส่วนต่าง ๆ อย่างละเอียดดังต่อไปนี้

(1) สภาพผิวของ chip การแตกร้าว, การปิ่น, รอยตำหนิต่าง ๆ , มีสิ่งแปลกปลอมต่าง ๆ , การเปลี่ยนสี (รอยแตกขนาดเล็ก, รอยปิ่น, รอยตำหนิต่าง ๆ สามารถเห็นได้ชัดขึ้นเมื่อแช่ chip ลงในกรด Hydrochloric)

(2) สภาพของ Die bonding Chip เอียงหรือไม่ , Die pad เอียง,สูง,ต่ำผิดปกติหรือไม่

(3) สภาพของ wire การเสียรูป ของ wire ,การสัมผัสกับ wire ข้างเคียง, ตำแหน่งของการ bonding

(4) สภาพของ Inner lead การเอียงซ้าย-ขวา , ไม่ได้ระดับบน-ล่าง , การทำ spot plating, การยับของ Inner lead, รูปร่างของ Inner lead

(5) ลักษณะของ Die pad การเอียง ซ้าย-ขวา, บน-ล่าง ในขั้นตอนต่อไป อาจใช้ SEM หรือ Microscope ที่มีกำลังขยายสูงในการตรวจสอบลักษณะของปัญหาซึ่งมีขนาดเล็ก

(6) สิ่งแปลกปลอมสี, รูปร่าง, ขนาด, ส่วนที่ติด, ใช้ EDX ในการหาส่วนประกอบของสิ่งแปลกปลอม

(7) ลายวงจรมบนหน้า chip ความเสียหายของลายวงจร เช่น ลายวงจรขาด, เปลี่ยนสี , เป็นตำหนิ เป็นต้น (ในกรณีที่ลายวงจรขาด, ลัดวงจร, กระแสรั่ว ซึ่งเกิดจากการได้รับกระแสหรือโวลต์มาก

เกิดไป จะสามารถพบจุดดำที่บริเวณดังกล่าวได้ และ ในกรณีทีหน้า Chip เป็นตำหนิอาจเกิดจากความชื้นจากสิ่งแวดล้อมที่เข้าไปกัดกร่อนอโลหะนิยิมซึ่งจะเป็นสีดำ)

(8) Chip crack หากรอยแตกของ Chip ขึ้นไม่ถึง passivation film จะมองเห็นรอยแตกได้ยากแม้จะแช่ด้วยกรด hydrochloric แล้วก็ตาม เพราะผิวหน้าของ Chip จะถูกป้องกันไว้ด้วย Passivation film โดยส่วนใหญ่ Chip crack เกิดจากการเสียหายจากด้านล่างของ chip เช่นรอย scratch จากการตัด wafer เป็นแผ่น หรือเกิดจาก condition ของ plunger pin ที่ DB process ไม่เหมาะสม

(9) Passivation crack ควรแช่ Chip ด้วยกรด hydrochloric เพื่อให้โลหะนิยิมเปลี่ยนสีจะทำให้เห็น ตำแหน่งและขนาดของ passivation crack ได้ดีขึ้น แต่ถ้าแช่ hydrochloric นานเกินไป จะทำให้มีการเปลี่ยนสีกระจายบนหน้า chip มากขึ้นทำให้เห็น passivation crack ได้ยากขึ้น เช่นกัน

(10) รูปร่างของ Ball และ Wire ให้ตรวจสอบ Ball diameter, ball thickness, รูปร่างของ ball , ลักษณะของ 2<sup>nd</sup> bond

(11) Bonding ball not attached ให้ตรวจสอบค่า ball shear strength, Ball diameter, ball thickness , ครอบสปริงบน bond pad, ลักษณะของ ball

(12) Neck breakage ให้ตรวจสอบค่า Wire pull strength, ลักษณะของ ball , ร่องรอยความเสียหายบริเวณ wire ทั้งจุดที่มีปัญหาและจุดข้างเคียง

(13) Under bond pad crack (Cratering) ในกรณีที่ไม่พบความผิดปกติใดข้างต้น อาจเกิดจากการที่ Silicon บริเวณ Bond pad แตกร้าวจาก condition ของการ wire bond ทำให้เกิดการ Short , open หรือ leak ของวงจรขึ้นได้ ให้ทำการกัด Gold wire และลอก Aluminum pad ออก แล้วตรวจสอบการแตกร้าวที่บริเวณดังกล่าวด้วย SEM หรือ Microscope

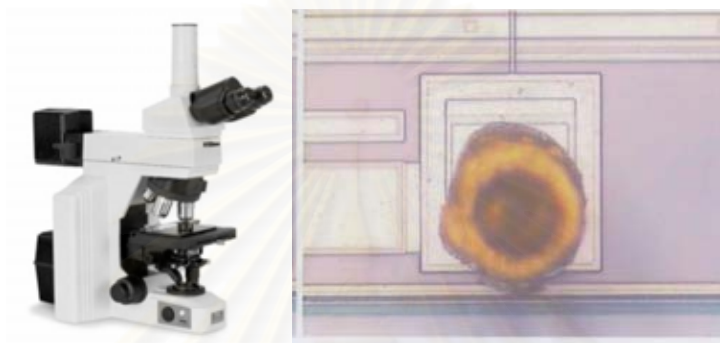
### 4.3 เครื่องมือสำหรับการวิเคราะห์งานเสีย

#### 1. กล้องจุลทรรศน์ (Microscope)

หลักการ หลักการของแสงกับเลนส์

จุดประสงค์ เป็นเครื่องมือวัดที่ใช้สังเกตชิ้นส่วนที่มีขนาดเล็กด้วย กำลังขยายที่ใช้ในการวิเคราะห์ จะอยู่ในช่วง 40- 1000 เท่า และภาพที่ได้จะเป็นภาพสีเหมือนชิ้นงานจริง

สภาพชิ้นงานหลังการวิเคราะห์ ไม่มีการเสียหาย เป็นการวิเคราะห์แบบไม่ทำลาย



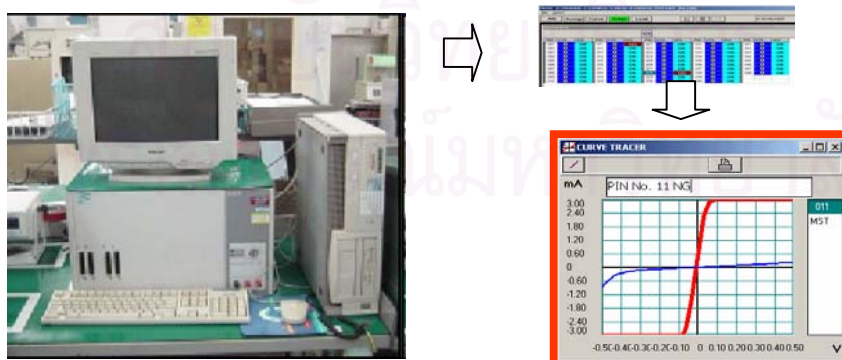
รูปที่ 4.2 กล้องจุลทรรศน์ และ 1<sup>st</sup> bond ที่ได้จากกล้องจุลทรรศน์

#### 2. เครื่อง Curve tracer

หลักการ เป็นเครื่องมือวิเคราะห์ทางไฟฟ้า โดยจะทำการวิเคราะห์ลักษณะทางไฟฟ้าของ กระแสและแรงดันของแต่ละขาของ IC

จุดประสงค์ ทำให้ทราบถึงลักษณะการเสียได้ว่าเป็นแบบ Open, Short หรือ leak และเกิดขึ้นที่ขา ที่เท่าไรของ IC

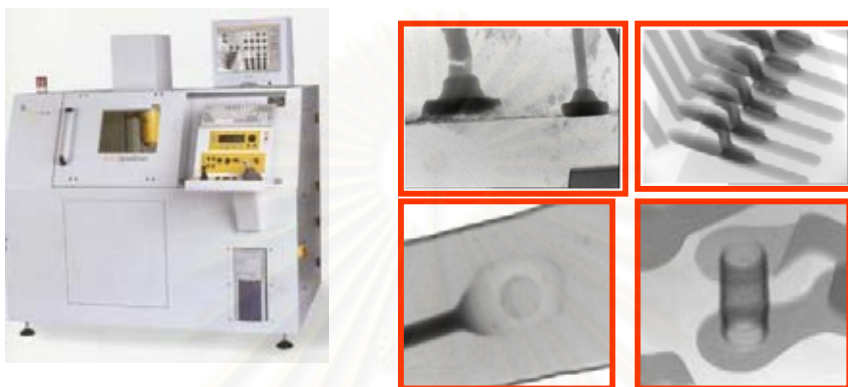
สภาพชิ้นงานหลังการวิเคราะห์ ไม่มีการเสียหาย เป็นการวิเคราะห์แบบไม่ทำลาย



รูปที่ 4.3 เครื่อง Curve tracer และกราฟแสดงผลการวิเคราะห์

### 3. เครื่อง X-ray

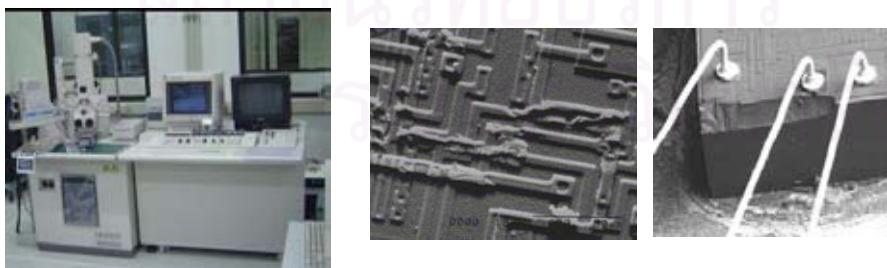
หลักการ ใช้รังสี X-ray ฉายมายังชิ้นงานแล้ววัดความสามารถในการทะลุผ่านได้ออกมาเป็นภาพจุดประสงค์ เป็นเครื่องที่ใช้ตรวจสอบโครงสร้างภายในของชิ้นงานว่ามีความผิดปกติหรือไม่ สภาพชิ้นงานหลังการวิเคราะห์ ไม่มีการเสียหาย เป็นวิธีการวิเคราะห์แบบไม่ทำลาย



รูปที่ 4.4 เครื่อง X-ray และภาพที่ได้จากการวิเคราะห์ด้วยเครื่อง X-ray

### 4. เครื่อง SEM(Scanning Electron Microscope)

หลักการ ยิงอิเล็กตรอนแบบกราดไปยังชิ้นงานแล้วตรวจจัดสัญญาณที่ได้ออกมาเป็นภาพจุดประสงค์ ใช้ในการสังเกตชิ้นส่วน ลักษณะพื้นผิว ว่ามีลักษณะผิดปกติหรือไม่ มีกำลังขยายอยู่ในช่วง 70 -300,000 เท่า และภาพที่ได้จะเป็นภาพขาวดำ นอกจากนี้ยังอาจดัดแปลงโดยต่อเติมอุปกรณ์อื่นๆ เพื่อให้มีการแสดงผลในรูปแบบต่างๆ ได้ เช่น การวิเคราะห์ธาตุ การคำนวณหามวลและปริมาตร สภาพชิ้นงานหลังการวิเคราะห์ ไม่เสียหาย เป็นการวิเคราะห์แบบไม่ทำลาย

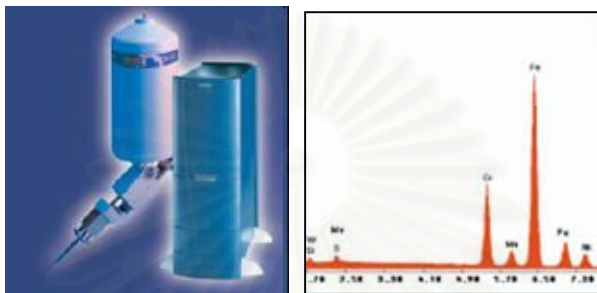


รูปที่ 4.5 เครื่อง SEMและภาพที่ลายวงจรและหน้า Chip ที่ได้จากเครื่อง SEM

### 5. เครื่อง EDX (Energy Dispersive X-ray spectrometer)

หลักการ ตรวจจับพลังงาน X-ray ที่ถูกกระตุ้นจากอิเล็กตรอนแล้ววิเคราะห์ Spectrum  
จุดประสงค์ เป็นเครื่องที่ใช้วิเคราะห์หาส่วนประกอบว่าประกอบด้วยธาตุอะไรบ้าง จำเป็นต้องใช้คู่  
กับเครื่อง SEM

สภาพชิ้นงานหลังการวิเคราะห์ ไม่มีการเสียหาย เป็นวิธีการนี้เป็นการวิเคราะห์แบบไม่ทำลาย

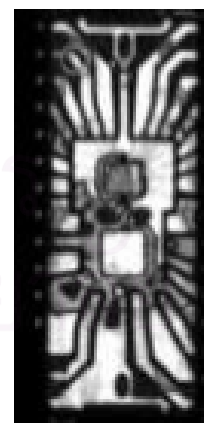
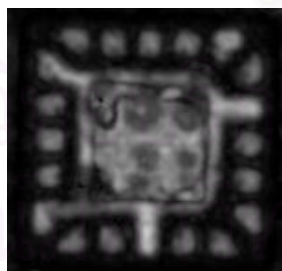


รูปที่ 4.6 เครื่อง EDX และผลการวิเคราะห์ธาตุในรูปแบบของ Spectrum

### 6. เครื่อง SAT (Scanning Acoustic Tomography)

หลักการ ใช้คลื่นเสียง Ultrasonic ส่งผ่านไปยังชิ้นงานแล้ววิเคราะห์คลื่นสะท้อนที่ได้  
จุดประสงค์ เป็นเครื่องที่วิเคราะห์หาส่วนบกพร่อง (defects) ภายในชิ้นงาน เช่น resin cracks,  
delamination void ,Chip Crack

สภาพชิ้นงานหลังการวิเคราะห์ ไม่เสียหาย เป็นการวิเคราะห์แบบไม่ทำลาย



รูปที่ 4.7 เครื่อง SAT และผลการวิเคราะห์ด้วยเครื่อง SAT

## 7. การ Decapsulation

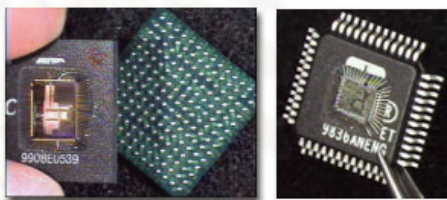
หลักการ ใช้สารละลายกรดเข้มข้นทำปฏิกิริยากับ Resin ให้หลุดออกไป

จุดประสงค์ เป็นการกับผิวชิ้นงานที่เป็น Resin ออกไปเพื่อให้สามารถดูรายละเอียดภายใต้ resin ได้อย่างชัดเจน แต่ต้องใช้ประสบการณ์ในการทำเพราะเป็นการวิเคราะห์แบบทำลาย หากผิดพลาด อาจทำให้ชิ้นงานเสียหายจนไม่สามารถวิเคราะห์ต่อได้

สภาพชิ้นงานหลังการวิเคราะห์ ชิ้นส่วนที่เป็นทองแดง นิเกิล และ GaAs จะถูกกัดกร่อนไปด้วย

การ Decapsulation มี 2 วิธีคือ

1. ใช้เครื่องในการ Decapsulation
2. Manual decapsulation



รูปที่ 4.8 เครื่อง Decapsulation และชิ้นงานที่ผ่านการ Decapsulation แล้ว

## 8. การทำ Hot spot analysis

หลักการ ใช้การเปลี่ยนแปลงโครงสร้างของสารละลาย LCM บริเวณที่เกิดความร้อน

จุดประสงค์ หาจุดที่เกิดความร้อนบนหน้า Chip เป็นแนวทางในการแบ่งแยกปัญหาระหว่าง ปัญหาจากการประกอบ (Assembly problem) หรือปัญหาจากการผลิต wafer

สภาพชิ้นงานหลังการวิเคราะห์ ไม่เสียหาย เป็นการวิเคราะห์แบบไม่ทำลาย



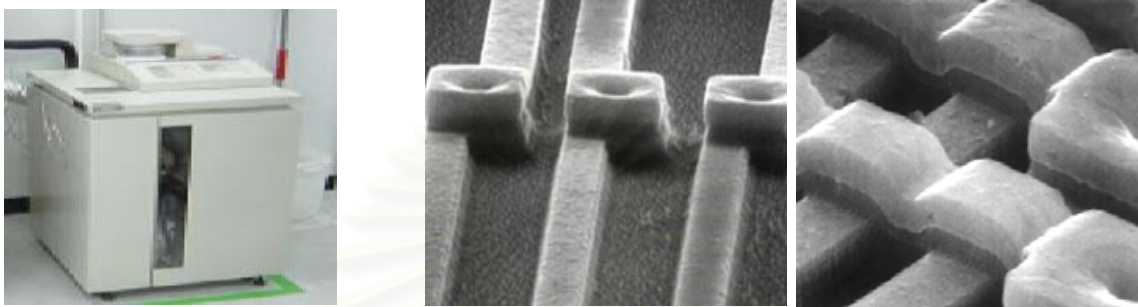
รูปที่ 4.9 ส่วนประกอบของเครื่องสำหรับทำ Hotspot analysis และผลการวิเคราะห์

### 9. เครื่อง RIE (Reactive Ion Etching)

หลักการ ใช้การ Plasma ในการกำจัดวัสดุที่เป็นส่วนประกอบของ SiO และ SiN

จุดประสงค์ เพื่อให้สามารถตรวจสอบโครงสร้างของ Chip ได้

สภาพชิ้นงานหลังการวิเคราะห์ Chip จะถูกทำลาย เป็นการวิเคราะห์แบบทำลาย



รูปที่ 4.10 เครื่อง RIE และรูปSEM ของโครงสร้างของ Chip หลังจากทำ RIE

### 10. เครื่องตัดและขัดชิ้นงาน

หลักการ ใช้วิธีทางกลในการตัดและขัดชิ้นงาน

จุดประสงค์ เป็นเครื่องที่ใช้เตรียมชิ้นงานสำหรับทำการวิเคราะห์กับเครื่องอื่นๆ หรือเพื่อวิเคราะห์

หาความผิดปกติภายในชิ้นงาน

สภาพชิ้นงานหลังการวิเคราะห์ เสียหาย เป็นการวิเคราะห์แบบทำลาย



รูปที่ 4.11 เครื่องตัด เครื่องขัดและรูปแสดงผลที่ได้จากการตัดและขัดชิ้นงาน



#### 4.4 สรุปการวิเคราะห์งานเสียของวงจรรวม

จากการวิเคราะห์งานเสียของวงจรรวม พบว่าลักษณะอาการเสียของวงจรรวมมี 3 อาการ คือ

1. อาการเสียแบบวงจรถาด
2. อาการเสียแบบลัดวงจร
3. อาการเสียแบบกระแสไฟฟ้ารั่ว

ซึ่งเกิดมาจากสาเหตุการเสียทั้งหมด 52 สาเหตุ  
และมีขั้นตอนการวิเคราะห์เพื่อหาสาเหตุการเสียดังนี้

- ตรวจสอบข้อมูลความผิดปกติ
- ตรวจสอบลักษณะภายนอก
- ตรวจสอบทางไฟฟ้า
- ตรวจสอบด้วย X-ray
- การเปิดผิว package
- การตรวจสอบส่วนภายใน

โดยลักษณะการวิเคราะห์สามารถแบ่งได้ 2 แบบคือ

1. การวิเคราะห์แบบไม่ทำลาย
2. การวิเคราะห์แบบทำลาย

สถาบันวิทยบริการ  
จุฬาลงกรณ์มหาวิทยาลัย

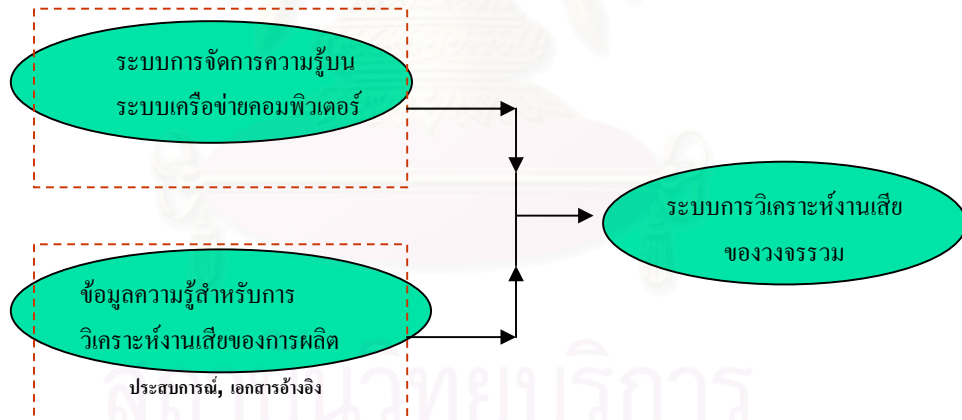
## บทที่ 5

### การสร้างระบบการวิเคราะห์งานเสียของการผลิตวงจรรวม

#### 5.1 แนวความคิดในการสร้างระบบการวิเคราะห์งานเสียของวงจรรวม

ส่วนประกอบของระบบการวิเคราะห์งานเสียของการผลิตวงจรรวมประกอบด้วย 2 ส่วนดังรูปที่ 5.1 คือ

1. ข้อมูลความรู้สำหรับการวิเคราะห์งานเสียของการผลิตวงจรรวม คือข้อมูลความรู้ที่ถูกจัดหมวดหมู่ให้เป็นระบบเพื่อนำไปใช้เป็นฐานข้อมูลความรู้ให้กับระบบการวิเคราะห์งานเสียของการผลิตวงจรรวม
2. ระบบการจัดการฐานข้อมูลความรู้บนระบบเครือข่ายคอมพิวเตอร์ คือโปรแกรมคอมพิวเตอร์บนระบบเครือข่ายที่สามารถจัดการฐานข้อมูลความรู้ที่นำเข้าไปและแสดงผลตามที่ต้องการได้



รูปที่ 5.1 ส่วนประกอบของระบบการวิเคราะห์งานเสียของวงจรรวม

และจากความรู้ของระบบผู้เชี่ยวชาญจึงได้นำรูปแบบของฐานความรู้ในระบบผู้เชี่ยวชาญมาใช้ในการออกแบบฐานความรู้ ซึ่งฐานความรู้เป็นส่วนที่เก็บความรู้ที่ได้จากตำรา หนังสือ วารสาร รวมไปถึงผู้เชี่ยวชาญที่เป็นมนุษย์ ซึ่งเป็นความรู้เฉพาะด้านในสาขาใดสาขาหนึ่ง รูปแบบของความรู้ใน

ฐานความรู้จะถูกเก็บไว้ในรูปแบบที่เข้าใจง่าย และสัมพันธ์กับเปลือกของระบบผู้เชี่ยวชาญ ( Expert System Shell ) ซึ่งฐานความรู้นี้จะประกอบด้วยข้อเท็จจริงและกฎต่าง ๆ

ก) ข้อเท็จจริง ( Fact ) เป็นความรู้ที่ระบุถึงข้อมูลความเป็นจริงในปัญหาหนึ่ง เช่น Ultrasonic ทำให้ Gold wire ขาด เป็นต้น

ข) กฎ ( Rules ) เป็นการแสดงความสัมพันธ์ ความเป็นเหตุผลต่อกัน หรือความเป็นเงื่อนไข เช่นถ้าผลการทดสอบชิ้นงานเป็น Open หลังจากตัด Gold wire ปัญหา Short เกิดจาก Chip เป็นต้น

และได้นำรูปแบบของกลการวินิจฉัยแบบไปข้างหน้า (Forward-Chaining method) ของระบบผู้เชี่ยวชาญมาใช้ในการออกแบบระบบการจัดการความรู้ ซึ่งจะเริ่มต้นถามคำถามกับผู้ใช้ แล้วใช้ประโยชน์จากคำถามไปหาทางเดินเข้าสู่เป้าหมาย

## 5.2 การรวบรวมข้อมูลความรู้

การแสวงหาความรู้เพื่อใช้เป็นข้อมูลความรู้ของระบบการวิเคราะห์งานเสียของวงจรรวม มี 2 ทางคือ 1. เอกสารบันทึกผลการวิเคราะห์งานเสียในอดีต

2. การสอบถามวิศวกร

### 5.2.1 ความสัมพันธ์ระหว่างอาการเสีย-สาเหตุการเสีย

จากเอกสารบันทึกผลการวิเคราะห์งานเสียในอดีตตั้งแต่เดือนมกราคม ปี 2548 จนถึงเดือนเมษายน ปี 2548 ซึ่งมีจำนวนทั้งหมด 253 ฉบับ ซึ่งเป็นการบอกถึงอาการเสีย ขั้นตอนการวิเคราะห์ และสาเหตุของการเสียซึ่งได้ทำการสรุปความสัมพันธ์ระหว่างอาการเสียและสาเหตุของการเสียไว้ได้ดังนี้

สถาบันวิทยบริการ  
จุฬาลงกรณ์มหาวิทยาลัย

จากตารางที่ 5.1 ความสัมพันธ์ระหว่างสาเหตุการเสียที่เคยเกิดและลักษณะอาการเสียเป็นแบบ 1:M

ตารางที่ 5.1 ความสัมพันธ์ระหว่างสาเหตุการเสียกับอาการเสียเชิงแก้ไข Corrective

ลำดับ	สาเหตุของการเสีย	ลักษณะอาการเสีย		
1	BB position (ตำแหน่งลูกบอลไม่ถูกต้อง)		Short	
2	Bent lead (ขางอ)	Open	Short	
3	Chip chipping (Chip บิ่น)			Leak
4	Chip crack (Chip แตกร้าว)			Leak
5	Chip reverse (Chip กลับหัว)	Open	Short	Leak
6	Chip scratch (Chip เป็นรอย)			Leak
7	Contamination on lead (สิ่งแปลกปลอมติดที่ขา)	Open		
8	Createring (Bond pad แตกร้าว)			Leak
9	Damage lead (ขาเสียหาย)	Open	Short	
10	Delamination (การแยกชั้น)	Open		
11	Fail VDD from wafer (ปัญหาแหล่งจ่ายไฟของ Chip)		Short	
12	Fan out (	Open		
13	Foreign material between inner lead (สิ่งแปลกปลอมระหว่างขาภายใน)		Short	
14	Foreign material between lead (สิ่งแปลกปลอมระหว่างขา)		Short	
15	Golf ball (ลูกบอลเสียรูป)		Short	Leak
16	IC reverse (IC กลับหัว)	Open	Short	Leak
17	Inner lead short (ขาภายในสัมผัสกัน)		Short	
18	Lead approach (ขาเอียง)		Short	
19	Lead broken (ขาขาด)	Open		
20	Lead coplanarity (ขาต่างระดับ)	Open		
21	Lead depress (ขาเป็นรอยกด)	Open		
22	Marginal fail (ปัญหาแบบก้ำกึ่ง)			Leak
23	Miss sparking (การสร้างลูกบอลผิดพลาด)	Open		
24	Miss wiring (การเชื่อมต่อของเส้นทองคำผิดพลาด)	Open	Short	Leak
25	Mix type (การใช้ Chip ผิดชนิด)	Open	Short	Leak
26	Neck Break (ลวดทองคำขาดบริเวณคอ)	Open		
27	No chip (ไม่มี Chip)	Open		
28	No wire (ไม่มีลวดทองคำ)	Open		
29	NSOL (ลวดทองคำไม่ติดที่ขา)	Open		
30	NSOP (ลวดทองคำไม่ติดที่ pad)	Open		
31	OS test program not suitable (โปรแกรมทดสอบไม่เหมาะสม)			Leak
32	Package crack (ชิ้นงานแตก)			Leak
33	Package dislocation (ชิ้นงานเอียง)	Open		
34	Pig tail (มีเส้นทองคำส่วนเกิน)	Open	Short	
35	Remain cressent (เส้นทองคำขาดที่ lead)	Open		
36	Resin on lead (มี Resin ติดที่ขา)	Open		
37	Retest pass (ทดสอบผ่าน)	Open		
38	Scratch on chip (รอยกดบนหน้า chip)			Leak
39	Second bond crack (เส้นทองคำแตกที่ขา)	Open		
40	Solder bridging (มีการเชื่อมกันของตะกั่วบัดกรี)		Short	
41	Solder particle (มีการเชื่อมกันของชิ้นตะกั่วบัดกรี)		Short	
42	Solder remain (มีการเชื่อมกันของตะกั่วบัดกรีที่เหลือ)		Short	
43	Solder whisker (มีการเชื่อมกันของหนวดตะกั่วบัดกรี)		Short	
44	Tie bar remain (มีเศษโลหะเหลืออยู่)		Short	
45	Wafer problem (ปัญหาจากการผลิต chip)		Short	leak
46	Wire break (ลวดทองคำขาด)	Open		
47	Wire damage (ลวดทองคำเสียหาย)	Open	Short	
48	Wire incomplete (ลวดทองคำไม่สมบูรณ์)	Open		
49	Wire sag (ลวดทองคำคดก้างข้าง)		Short	
50	Wire sweep (ลวดทองคำเอียง)		Short	
51	Wire touch chip (ลวดทองคำสัมผัส chip)			Leak
52	Wire touch innerlead (ลวดทองคำสัมผัสขาภายใน)		Short	

และจากการสอบถามผู้เชี่ยวชาญถึงสาเหตุการเสียที่เป็นไปได้ นอกเหนือจากที่มีอยู่ในเอกสาร เพื่อให้ระบบการวิเคราะห์งานเสียของวงจรรวมนี้สามารถวิเคราะห์สาเหตุเชิงป้องกัน (Preventive) ได้ พบว่าสาเหตุการเสียที่เป็นไปได้ นอกเหนือจากที่มีอยู่ในเอกสารมีทั้งหมด 6 แบบดังที่ตารางที่ 4.2

ตารางที่ 5.2 ความสัมพันธ์ระหว่างสาเหตุการเสียกับอาการเสียแบบ Preventive

ลำดับ	สาเหตุของการเสีย	ลักษณะอาการเสีย		
1	stand off (ขาดงระดับ)	Open		
2	Resin flash (Resin ส่วนเกิน)	Open		
3	Cutting dislocation (ตัดเหลื่อม)	Open	Short	
4	Package warp (ชิ้นงานแอ่น)	Open		
5	Package delamination (ชิ้นงานเกิดการแยกชั้น)	Open		
6	Conductive pattern problem (ปัญหาเส้นตัวนำ)	Open		

จากตารางที่ 5.1 และ 5.2 พบว่าบางสาเหตุของการเสียสามารถเกิดลักษณะอาการเสียได้มากกว่า 1 แบบ ดังนั้นความสัมพันธ์ระหว่างสาเหตุการเสีย-อาการเสียจึงเป็นแบบ 1:M (One to Many)

จากนั้นทำการจัดหมวดหมู่ของอาการเสีย-สาเหตุการเสียสามารถจัดหมวดหมู่ได้เป็น

1. อาการเสียแบบ Open มาจากสาเหตุการเสียได้ 27 สาเหตุ
2. อาการเสียแบบ Short มาจากสาเหตุการเสียได้ 24 สาเหตุ
3. อาการเสียแบบ Leak มาจากสาเหตุการเสียได้ 13 สาเหตุ

#### 5.2.2 การนำความรู้ในส่วนของการวินิจฉัยและเครื่องมือวิเคราะห์

จากเอกสารบันทึกผลการวิเคราะห์งานเสีย คู่มือปฏิบัติงานในการวิเคราะห์งานเสียของโรงงาน ตัวอย่างและการสอบถามผู้เชี่ยวชาญในส่วนของการวินิจฉัยและเครื่องมือวิเคราะห์ปัญหา พบว่าเครื่องมือในการวิเคราะห์สามารถแบ่งออกได้เป็น 2 ชนิดใหญ่คือ

1. ชนิดของเครื่องมือและวิธีการที่ใช้ในการวิเคราะห์แบบไม่ทำลายประกอบไปด้วย
  - a. กล้อง Microscope
  - b. เครื่อง Curve tracer
  - c. เครื่อง X-ray
  - d. เครื่อง SEM
  - e. เครื่อง EDX
  - f. เครื่อง SAT
  - g. การวิเคราะห์แบบ Hot spot

2. ชนิดของเครื่องมือและวิธีการที่ใช้ในการวิเคราะห์แบบทำลาย ซึ่งจะทำให้เกิดการเปลี่ยนแปลงสภาพไปของชิ้นงานเสีย ประกอบไปด้วย
  - a. เครื่อง Decapsulation
  - b. เครื่อง RIE
  - c. เครื่องขัดและตัดชิ้นงาน

นอกจากนั้นยังพบหลักการสำคัญในการเลือกวิธีการและเครื่องมือสำหรับการวิเคราะห์นั้นคือ จะเริ่มจากใช้เครื่องมือและวิธีการแบบไม่ทำลายในการวิเคราะห์หาสาเหตุการเสียก่อนเพื่อให้คงสภาพหลักฐานของชิ้นงานไว้ให้ได้มากที่สุด และหากยังไม่สามารถพบสาเหตุได้จึงเริ่มใช้เครื่องมือและวิธีการแบบทำลายในการวิเคราะห์หาสาเหตุต่อไป

### 5.3 การจัดทำหมวดหมู่ความรู้

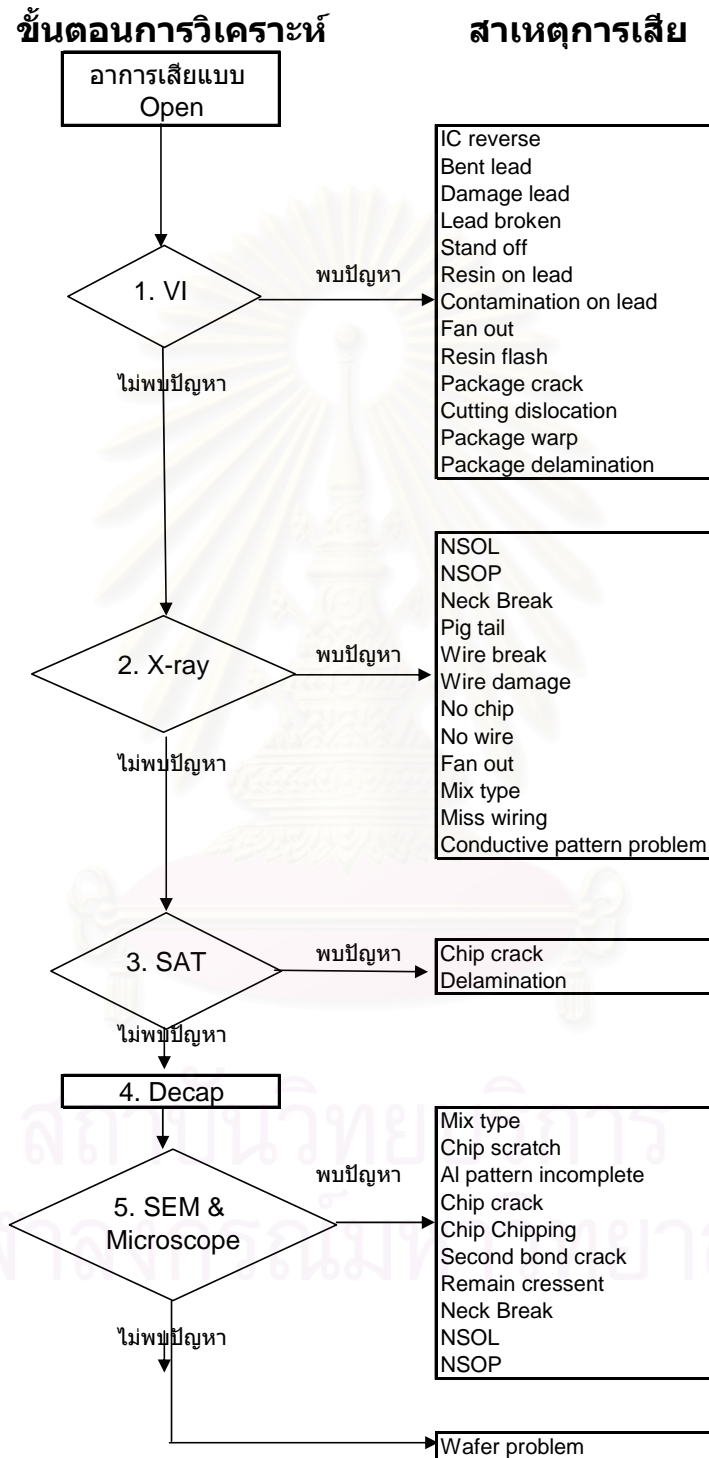
จากความรู้ในเรื่องชนิดของเครื่องมือและวิธีการวิเคราะห์ และหลักการสำคัญในการวิเคราะห์งานเสีย สามารถสรุปขั้นตอนการวิเคราะห์ตามลักษณะอาการเสียแต่ละแบบได้ดังนี้

#### 5.3.1 ขั้นตอนการวิเคราะห์ของอาการเสียแบบ Open ประกอบด้วย 5 ขั้นตอนสำคัญดังตารางที่ 5.3

ตารางที่ 5.3 ขั้นตอนการวิเคราะห์และคำอธิบายของอาการเสียแบบ Open


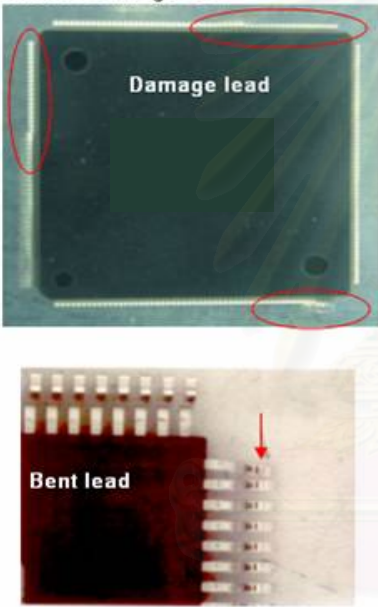
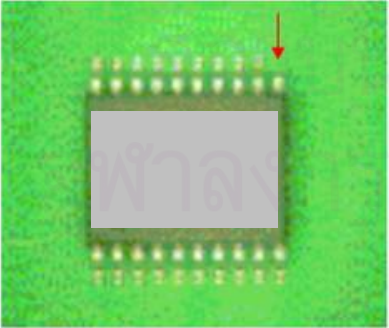
ขั้นตอนการวิเคราะห์งานเสีย	คำอธิบายสำหรับการวิเคราะห์
1. การตรวจสอบลักษณะภายนอกด้วย	เพื่อตรวจสอบความผิดปกติภายนอกของชิ้นงานด้วย คาเปล่า และ Microscope ซึ่งเป็นวิธีการแบบไม่ทำลาย
2. การตรวจสอบด้วยเครื่อง X-ray	เพื่อตรวจสอบความผิดปกติภายในของชิ้นงานด้วยเครื่อง X-ray ซึ่งเป็นวิธีการแบบไม่ทำลาย
3. การตรวจสอบด้วยเครื่อง SAT	เพื่อตรวจสอบการแยกชั้นภายในชิ้นงานด้วยเครื่อง SAT เป็นการตรวจสอบแบบไม่ทำลาย
4. การทำ Decapsulation	เปิดผิวพลาสติกออกเพื่อให้สามารถใช้เครื่องมืออื่นตรวจสอบสภาพภายในของชิ้นงานได้
5. การตรวจสอบลักษณะภายในด้วย Microscope และ SEM	การตรวจสอบลักษณะความผิดปกติภายในด้วย Microscope และ SEM

และเมื่อนำมาเขียนเป็นแผนผังขั้นตอนการปฏิบัติงานและสาเหตุที่มีโอกาสพบดังรูปที่ 5.2




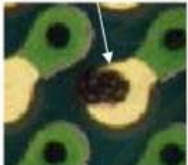
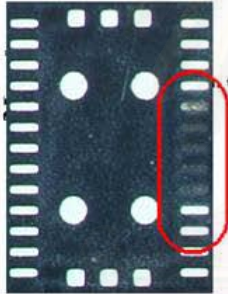
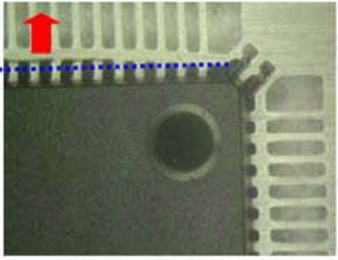
รูปที่ 5.2 ขั้นตอนการวิเคราะห์อาการเสียแบบ Open

และจากรูปที่ 5.3 ถึงรูปที่ 5.14 อธิบายลักษณะสาเหตุการเสียแบบต่างๆ เมื่อวิเคราะห์ด้วยเครื่องมือแต่ละชนิด และยังอธิบายรายละเอียดของการวิเคราะห์ที่สำคัญของอาการเสียแบบ Open

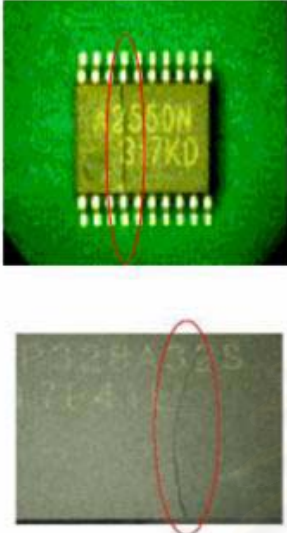
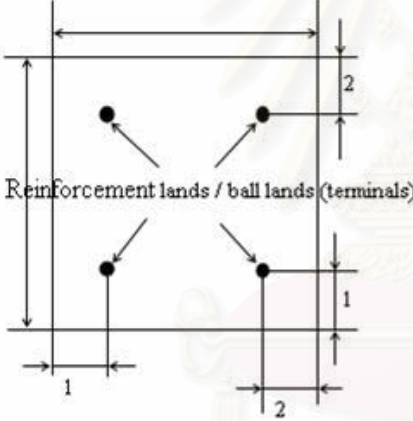
รูป Defect	คำอธิบาย
<p><b>IC revers</b></p> 	<p><b>ลักษณะของปัญหา (Defect description)</b></p> <p>IC ไม่ได้วางอยู่ในทิศทางที่ถูกต้อง เมื่อ Tester ทำการทดสอบชิ้นงาน จึงทำให้ Device pin ไม่ตรงกับ Test pin ผลที่ได้จึงเกิด Open Short หรือ Leak ได้วิธี (IC was put on wrong direction when perform testing so device pin and test pin were not match. it cause to occur open or short or leak failure)</p> <p><b>การตรวจสอบ (Inspection method)</b></p> <p>ตรวจสอบด้วยตาเปล่า โดยเทียบ E-pin กับรอยบากของ Tray ต้องอยู่ตำแหน่งล่างซ้ายเหมือนกัน (Neck eye inspection by comparison E-pin and bevel of tray, it must point on bottom-left)</p>
<p><b>Bent lead / Damage lead</b></p> 	<p><b>ลักษณะของปัญหา (Defect description)</b></p> <p>ขาของ IC เอียงไปจากแนวปกติหรืออาจเอียงไปสัมผัสกับขาข้างเคียง เมื่อ Tester ทำการทดสอบชิ้นงาน จึงทำให้ Device pin ไม่ตรงกับ Tester pin ทำให้เกิด Open ขึ้น หรืออาจเกิดการ Short ได้ในกรณีที่ขาของ IC เอียงไปสัมผัสกัน (Lead of IC was approached or touch with beside pin then perform testing, it cause to occur open failure or short failure in case of )</p> <p><b>การตรวจสอบ (Inspection method)</b></p> <p>ตรวจสอบด้วยตาเปล่าจะพบขาของ IC เอียงจากแนวปกติ (Neck eye inspection)</p>
<p><b>Lead broken</b></p> 	<p><b>ลักษณะของปัญหา (Defect description)</b></p> <p>ขาของ IC ขาดหายไป เมื่อ Tester ทำการทดสอบชิ้นงาน จึงทำให้เกิด Open ได้ (Lead of IC was broken then perform testing, it cause to occur open or short or leak failure)</p> <p><b>การตรวจสอบ (Inspection method)</b></p> <p>ตรวจสอบด้วยตาเปล่าจะพบขาของ IC ขาดหายไป (Neck eye inspection)</p>

รูปที่ 5.3 คำอธิบายลักษณะสาเหตุการเสียแบบ IC reverse, Bent lead, Damage lead, Lead broken เมื่อวิเคราะห์ด้วย Microscope

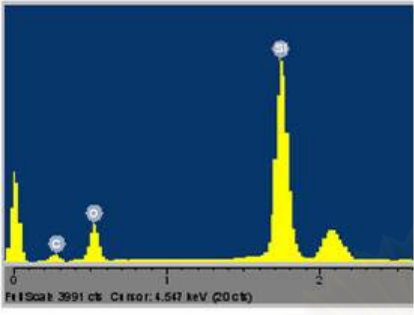


รูป Defect	คำอธิบาย
<p data-bbox="379 315 762 344"><b>Resin on lead/contam on lead</b></p> <p data-bbox="379 344 762 374">Contam on lead</p>  <p data-bbox="427 600 651 795">Resin on lead</p> 	<p data-bbox="762 315 1214 344"><b>ลักษณะของปัญหา (Defect description)</b></p> <p data-bbox="762 344 1214 495">มีเศษ Resin หรือสิ่งแปลกปลอมติดอยู่ที่ขาของ IC บริเวณ contact area เมื่อ Tester ทำการทดสอบชิ้นงาน จึงทำให้ Device pin "ไม่สามารถสัมผัสกับ Test pin ผลที่ได้จึงเกิดเป็นปัญหา Open ( There are resin scrap or foreign material attach under lead which is contact area. While perform testing, device pin can not contact to test pin and cause to occur open failure)</p> <p data-bbox="762 808 1214 837"><b>การตรวจสอบ (Inspection method)</b></p> <p data-bbox="762 853 1214 976">ตรวจสอบด้วย Microscope 40X ขึ้นไป และอาจวิเคราะห์ด้วยเครื่อง EDX ว่าเป็นมีส่วนประกอบของธาตุอะไรบ้าง เพื่อแหล่งที่มาของสิ่งแปลกปลอมนั้น (Inspect by Microscope <math>\geq 40X</math> and can use EDX to confirm element for finding the source of foreignmaterial)</p>
<p data-bbox="379 976 762 1005"><b>Resin flash (Non lead package)</b></p> 	<p data-bbox="762 976 1214 1005"><b>ลักษณะของปัญหา (Defect description)</b></p> <p data-bbox="762 1021 1214 1171">มี Resin ที่รั่วออกมาปกคลุมขางานบริเวณ contact area เมื่อ Tester ทำการทดสอบชิ้นงาน จึงทำให้ Device pin "ไม่สามารถสัมผัสกับ Test pin ผลที่ได้จึงเกิดเป็นปัญหา Open ( There are resin flash cover lead which is contact area. While perform testing, device pin can not contact to test pin and cause to occur open failure)</p> <p data-bbox="762 1234 1214 1263"><b>การตรวจสอบ (Inspection method)</b></p> <p data-bbox="762 1256 1214 1352">ตรวจสอบด้วย Microscope 10X ขึ้นไป จะพบ resin ที่เป็นเนื้อเดียวกับ package ออกมาปกคลุมขางานไว้ (Inspect by Microscope <math>\geq 10X</math>, we will found resin which come from package and cover the lead)</p>
<p data-bbox="379 1352 762 1382"><b>Fan out</b></p> 	<p data-bbox="762 1352 1214 1382"><b>ลักษณะของปัญหา (Defect description)</b></p> <p data-bbox="762 1382 1214 1592">ระยะระหว่าง Resin package กับแนวของ Tie bar จะมีระยะมากกว่าปกติเมื่อเทียบกับด้านอื่นๆ ของ IC ส่งผลให้ Inner lead เคลื่อนที่ออกนอก Package และทำให้ Gold wire ขาด เมื่อ Tester ทำการทดสอบชิ้นงาน จึงทำให้เกิดปัญหา Open (Distance between resin package and tie bar is over normal distance when compair with another side of IC. It effect to inner lead move out and then make gold wire broken, it cause to occur open failure)</p> <p data-bbox="762 1592 1214 1621"><b>การตรวจสอบ (Inspection method)</b></p> <p data-bbox="762 1621 1214 1767">ตรวจสอบด้วย Microscope 40X ขึ้นไป และอาจยืนยันด้วยการ X-ray อีกครั้งโดยจะเห็นความผิดปกติของแนว Inner lead และลักษณะของ Gold wire ซึ่งอาจมีการรั้งขาดอยู่ (Inspect by Microscope <math>\geq 40X</math> and may can use X-ray for confirmation, we can found abnormality of inner lead line and gold wire which was pull until it broken)</p>

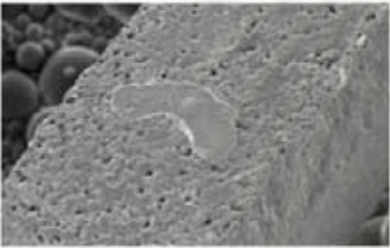
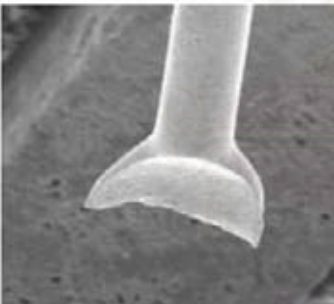
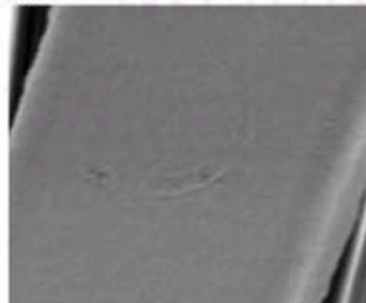
รูปที่ 5.4 คำอธิบายลักษณะสาเหตุการเสียแบบ Resin on lead, Contam on lead, Resin flash, Fan out เมื่อวิเคราะห์ด้วย Microscope

รูป Defect	คำอธิบาย
<p data-bbox="284 315 448 344"><b>Package crack</b></p> 	<p data-bbox="754 315 1166 344"><b>ลักษณะของปัญหา (Defect description)</b></p> <p data-bbox="754 344 1310 517">มีการแตกร้าวของ resin package ขึ้นซึ่งส่งผลให้ Gold wire ขาด หรือเกิด Chip crack ขึ้นได้ด้วย เมื่อ Tester ทำการทดสอบชิ้นงาน จึงทำให้เกิดปัญหา Open หรือ Leak ได้ (There are crack of resin package which effect to gold wire broken or chip crack. After perform testing, result is open or leak failure)</p> <p data-bbox="754 748 1134 777"><b>การตรวจสอบ (Inspection method)</b></p> <p data-bbox="754 777 1310 920">ตรวจสอบด้วย Microscope 10X ขึ้นไป และถ้าใช้ Dark field mode จะช่วยให้เห็นรอยแตกขนาดเล็กได้ชัดเจนมากยิ่งขึ้น (Inspect by Microscope <math>\geq 40X</math>. For small crack line, dark field mode can improve crack line more clearing)</p>
<p data-bbox="284 920 711 949"><b>Cutting dislocation (Non lead package)</b></p> 	<p data-bbox="754 920 1166 949"><b>ลักษณะของปัญหา (Defect description)</b></p> <p data-bbox="754 949 1310 1182">มีระยะระหว่างขอบ package กับ lead ริมสุดในดานนั้น ไม่เท่ากันกับด้านตรงข้ามกัน (1 ไม่เท่ากับ 2) เนื่องจากการตัด package มีการเอียง เมื่อ Tester ทำการทดสอบชิ้นงาน จึงทำให้ Device pin ไม่ตรงกับ Test pin ผลที่ได้จึงเกิดเป็นปัญหา Open (There are foreign material attach under lead which is contact area. While perform testing, device pin can not contact to test pin and cause to occur open failure)</p> <p data-bbox="754 1458 1134 1487"><b>การตรวจสอบ (Inspection method)</b></p> <p data-bbox="754 1487 1310 1715">ตรวจสอบด้วย Microscope 10X ขึ้นไปด้านใต้ package จะพบรอยกดของ test pin เอียงออกไปด้านข้างของขางาน ซึ่งเป็นอยู่ 2 ด้านตรงข้ามกัน จากนั้นทำการวัดยืนยันการเอียงด้วย Measuring microscope อีกครั้งหนึ่ง (Inspect by Microscope <math>\geq 10X</math> on botton side of IC, the test prob mark will be located beside of lead. And should confirm the misalignment again by measuring microscope)</p>

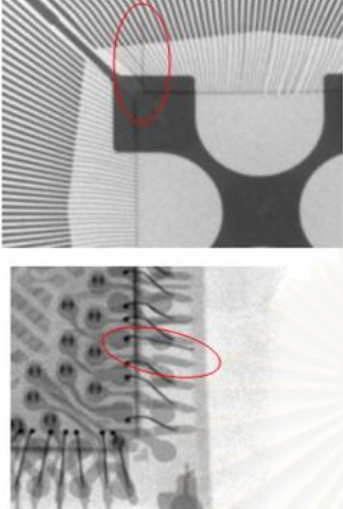
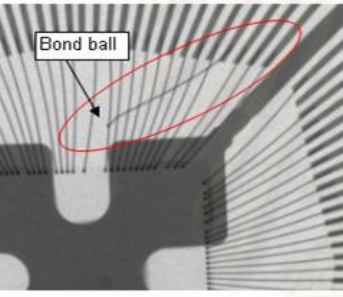
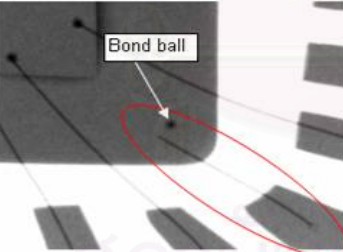
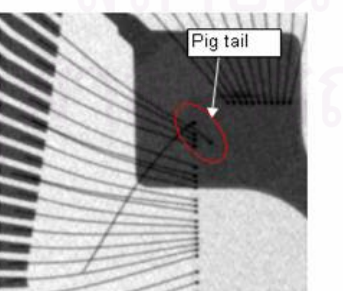
รูปที่ 5.5 คำอธิบายลักษณะสาเหตุการเสียหายแบบ Package crack, Cutting dislocation  
เมื่อวิเคราะห์ด้วย Microscope

รูป Defect	คำอธิบาย
<p>Resin on lead</p>  <p>EDX Scale: 3991 ct; Cl (norm): 4.547 keV (20ct)</p>	<p>ผล EDX ของสิ่งแปลกปลอมคือ Silicon (Si) และ Carbon © แสดงว่าสิ่งแปลกปลอมนั้นคือ Resin เพราะธาตุหลักของ Resin คือ Silicon (Si) และ Carbon (EDX result is Silicon(Si) and Carbon ( C), it mean that foreign material is mold resin.)</p>

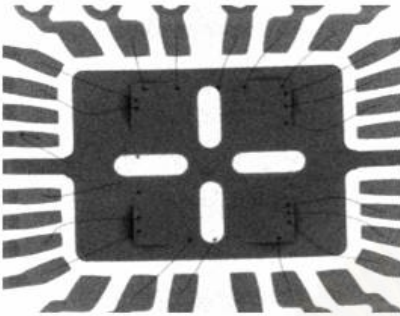
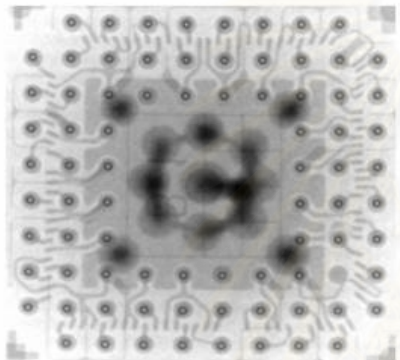
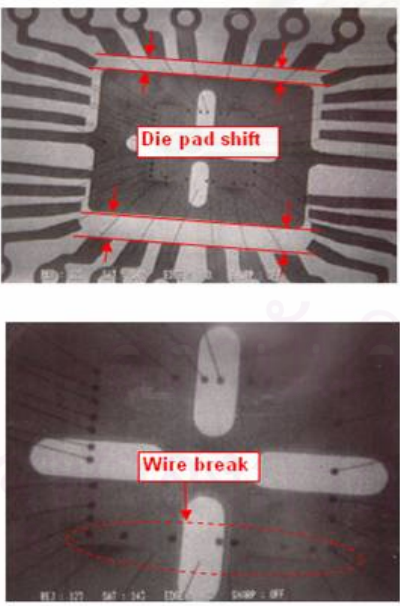
รูปที่ 5.6 คำอธิบายลักษณะสาเหตุการเสียหายแบบ Resin on เมื่อวิเคราะห์ด้วย EDX

รูป Defect	คำอธิบาย
<p>Remain crescent/Second bond crack</p>  	<p><b>ลักษณะของปัญหา (Defect description)</b>                      พบการขาดของ Second bond และมีชิ้นส่วนของ Second bond ที่ขาดติดอยู่ที่ Inner lead จึงทำให้เกิดปัญหา Open( Occur broken at second bond and remain apart of second bond on inner lead, it effect to open failure)</p>
<p>NSOL</p> 	<p><b>การตรวจสอบ (Inspection method)</b>                      ตรวจสอบด้วย SEM (Inspect by SEM)</p> <p><b>ลักษณะของปัญหา (Defect description)</b>                      พบการยกตัวขึ้นของ Second bond และไม่มียื่นส่วนของ Second bond ที่ขาดติดอยู่ที่ Inner lead จึงทำให้เกิดปัญหา Open( Occur lifting of second bond and no remain apart of second bond on inner lead, it effect to open failure)</p>

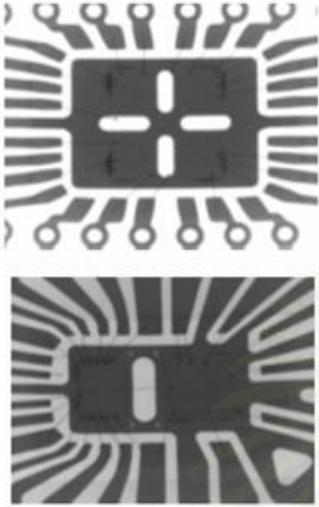
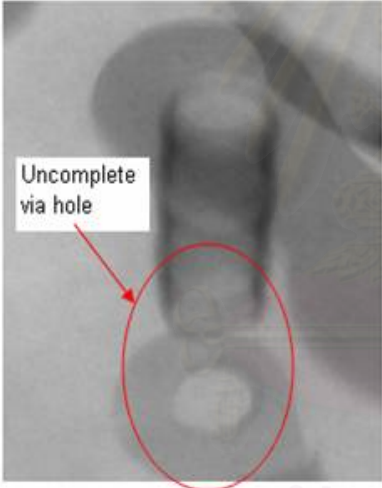
รูปที่ 5.7 คำอธิบายลักษณะสาเหตุการเสียหายแบบ Remain crescent/Second bond crack, NSOLเมื่อวิเคราะห์ด้วย SEM

รูป Defect	คำอธิบาย
<p data-bbox="363 318 422 340"><b>NSOL</b></p> 	<p data-bbox="769 318 1109 340"><b>ลักษณะของปัญหา (Defect description)</b></p> <p data-bbox="769 340 1212 421">มีการหลุดของ Gold wire บริเวณด้านที่เป็น Inner เมื่อ Tester ทำการทดสอบชิ้นงาน จึงทำให้เกิดปัญหา Open (Gold wire come out from inner lead. After perform testing, result is open failure)</p> <p data-bbox="769 757 1077 779"><b>การตรวจสอบ (Inspection method)</b></p> <p data-bbox="769 779 1212 855">ตรวจสอบด้วย X-ray และคาร์บอนขึ้นปัญหาอีกครั้งด้วยการ Decapsulation และดูลักษณะของการเสียหายด้วย SEM (Inspect by X-ray machine and confirm defect mode again by Decap and SEM)</p>
<p data-bbox="363 864 422 887"><b>NSOP</b></p> 	<p data-bbox="769 864 1109 887"><b>ลักษณะของปัญหา (Defect description)</b></p> <p data-bbox="769 887 1212 1003">มีการหลุดของ Gold wire บริเวณด้านที่เป็น bond pad โดยจะพบว่า bond ball หลุดออกจาก bond pad ด้วย เมื่อ Tester ทำการทดสอบชิ้นงาน จึงทำให้เกิดปัญหา Open (Gold wire come out from bond pad. After perform testing, result is open failure)</p> <p data-bbox="769 1115 1077 1137"><b>การตรวจสอบ (Inspection method)</b></p> <p data-bbox="769 1137 1212 1214">ตรวจสอบด้วย X-ray และคาร์บอนขึ้นปัญหาอีกครั้งด้วยการ Decapsulation และดูลักษณะของการเสียหายด้วย SEM (Inspect by X-ray machine and confirm defect mode again by Decap and SEM)</p>
<p data-bbox="363 1223 470 1245"><b>Neck break</b></p> 	<p data-bbox="769 1223 1109 1245"><b>ลักษณะของปัญหา (Defect description)</b></p> <p data-bbox="769 1245 1212 1406">มีการขาดของ Gold wire บริเวณคอของ First bond โดยจะพบว่า bond ball ยังติดอยู่ตามปกติ แต่ Gold wire หลุดออกไป เมื่อ Tester ทำการทดสอบชิ้นงาน จึงทำให้เกิดปัญหา Open (Gold wire break at neck so it still have bond ball attach at bond pad but wire tail come out from bond ball. After perform testing, result is open failure)</p> <p data-bbox="769 1406 1077 1429"><b>การตรวจสอบ (Inspection method)</b></p> <p data-bbox="769 1429 1212 1505">ตรวจสอบด้วย X-ray และคาร์บอนขึ้นปัญหาอีกครั้งด้วยการ Decapsulation และดูลักษณะของการเสียหายด้วย SEM (Inspect by X-ray machine and confirm defect mode again by Decap and SEM)</p>
<p data-bbox="363 1514 438 1536"><b>Pig tail</b></p> 	<p data-bbox="769 1514 1109 1536"><b>ลักษณะของปัญหา (Defect description)</b></p> <p data-bbox="769 1536 1212 1653">มี Gold wire ส่วนเกินเกิดขึ้นที่ด้าน bond pad และทำให้ Gold wire ขาดด้วย เมื่อ Tester ทำการทดสอบชิ้นงาน จึงทำให้เกิดปัญหา Open ขึ้น (Occur excessive gold wire at bond pad area and it make gold wire broken also. So test result is open failure)</p> <p data-bbox="769 1742 1077 1765"><b>การตรวจสอบ (Inspection method)</b></p> <p data-bbox="769 1765 1212 1834">ตรวจสอบด้วย X-ray และคาร์บอนขึ้นปัญหาอีกครั้งด้วยการ Decapsulation และดูลักษณะของการเสียหายด้วย SEM (Inspect by X-ray machine and confirm defect mode again by Decap and SEM)</p>

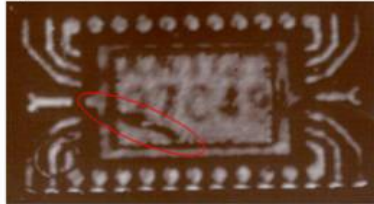
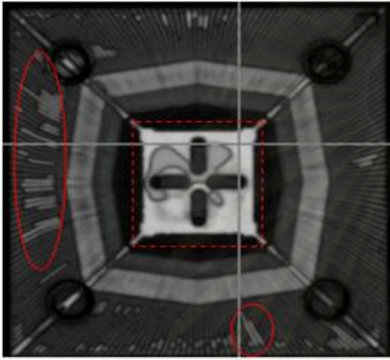
รูปที่ 5.8 คำอธิบายลักษณะสาเหตุการเสียหายแบบ NSOL, NSOP, Neck break, Pig tail เมื่อวิเคราะห์ด้วย X-ray

รูป Defect	คำอธิบาย
<p data-bbox="344 309 762 331"><b>Wire break/Wire damage</b></p> 	<p data-bbox="770 309 1236 331"><b>ลักษณะของปัญหา (Defect description)</b></p> <p data-bbox="770 331 1236 421">มีการขาดเสียหายของ Gold wire เมื่อ Tester ทำการทดสอบชิ้นงาน จึงทำให้เกิดปัญหา Open ( Gold wire break and damage. After perform testing, result is open failure)</p> <p data-bbox="770 421 1236 443"><b>การตรวจสอบ (Inspection method)</b></p> <p data-bbox="770 600 1236 689">ตรวจสอบด้วย X-ray และคาร์บอนขึ้นปัญหาอีกครั้งด้วยการ Decapsulation และดูลักษณะของการเสียหายด้วย SEM (Inspect by X-ray machine and confirm defect mode again by Decap and SEM)</p>
<p data-bbox="344 689 762 712"><b>No chip/No wire</b></p> 	<p data-bbox="770 689 1236 712"><b>ลักษณะของปัญหา (Defect description)</b></p> <p data-bbox="770 712 1236 846">ไม่พบ Gold wire ในบางจุดหรือทั้งหมด หากไม่พบ Gold wir เลย ให้ตรวจสอบว่ามี Chip หรือไม่โดยการสังเกตเงาของขอบ chip เมื่อ Tester ทำการทดสอบชิ้นงาน จึงทำให้เกิดปัญหา Open (No gold wire or no chip by check shadow of chip edge. After perform testing, result is open failure)</p> <p data-bbox="770 1003 1236 1025"><b>การตรวจสอบ (Inspection method)</b></p> <p data-bbox="770 1025 1236 1115">ตรวจสอบด้วย X-ray และคาร์บอนขึ้นปัญหาอีกครั้งด้วยการ Decapsulation และดูลักษณะของการเสียหายด้วย SEM (Inspect by X-ray machine and confirm defect mode again by Decap and SEM)</p>
<p data-bbox="344 1115 762 1137"><b>Fan out</b></p> 	<p data-bbox="770 1115 1236 1137"><b>ลักษณะของปัญหา (Defect description)</b></p> <p data-bbox="770 1137 1236 1317">มีการขาดของ Gold wire ในลักษณะการตั้งรังซึ่งอาจเกิดจากการเคลื่อนตัวของ Die pad หรือ inner lead ให้สังเกตระยะห่างระหว่าง Die pad และปลาย inner lead จะไม่เท่ากันทั้ง 2 ด้าน เมื่อ Tester ทำการทดสอบชิ้นงาน จึงทำให้เกิดปัญหา Open (There are gold wire broken which was effected from inner lead move out to outside package, it cause to occur open failure)</p> <p data-bbox="770 1675 1236 1697"><b>การตรวจสอบ (Inspection method)</b></p> <p data-bbox="770 1697 1236 1765">ตรวจสอบด้วย X-ray ทั้งในแบบ top view และแบบเอียงเพื่อดูว่า gold wire ถูกตั้งหรือไม่ (Inspect by X-ray machine with top view and oblique view inspection)</p>

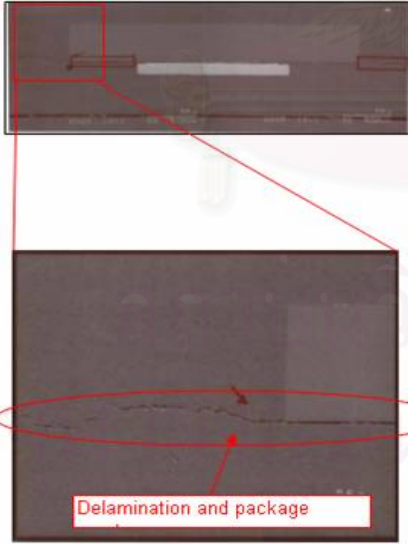
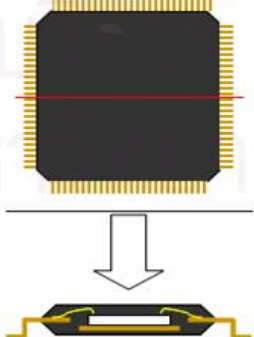
รูปที่ 5.9 คำอธิบายลักษณะสาเหตุการเสียแบบ Wire break, Wire damage, No chip, No wire, Fan out เมื่อวิเคราะห์ด้วย X-ray

รูป Defect	คำอธิบาย
<p data-bbox="298 315 515 344"><b>Mix type/ Mis wiring</b></p> 	<p data-bbox="759 315 1158 344"><b>ลักษณะของปัญหา (Defect description)</b></p> <p data-bbox="759 344 1278 524">มีการ wiring หรือโครงสร้างภายในของ IC ไม่เหมือนกับงานดี โดยต้องทำการเปรียบเทียบกับงานดีด้วยเสมอ เมื่อ Tester ทำการทดสอบชิ้นงาน จึงทำให้เกิดปัญหา Open Short และleak ได้ ( Wiring and internal structure are different from Good IC. After perform testing, result is open, short or leak failure)</p> <p data-bbox="759 757 1126 786"><b>การตรวจสอบ (Inspection method)</b></p> <p data-bbox="759 786 1257 902">ตรวจสอบด้วย X-ray และคาร์บอนปัญหาอีกครั้งด้วยการ Decapsulation และดูลักษณะของการเสียหายด้วย SEM (Inspect by X-ray machine and confirm defect mode again by Decap and SEM)</p>
<p data-bbox="298 902 759 931"><b>Conductive pattern problem (LGA package)</b></p> 	<p data-bbox="759 902 1158 931"><b>ลักษณะของปัญหา (Defect description)</b></p> <p data-bbox="759 931 1278 1111">พบความผิดปกติของ conductive pattern ของ Substrate ซึ่งไม่เหมือนกับงานดี เมื่อ Tester ทำการทดสอบชิ้นงาน จึงทำให้เกิดปัญหา Open หรือ short ได้ (Occur abnormality of conductive pattern of substrate which is different from Good IC. After perform testing, result is open or short failure)</p> <p data-bbox="759 1317 1126 1346"><b>การตรวจสอบ (Inspection method)</b></p> <p data-bbox="759 1379 1278 1464">ตรวจสอบด้วย X-ray ทั้งในแบบ top view และแบบเอียง เพื่อดูความผิดปกติของ Via hole เป็นต้น (Inspect by X-ray machine with top view and oblique view inspection)</p>

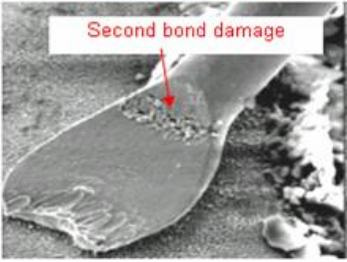
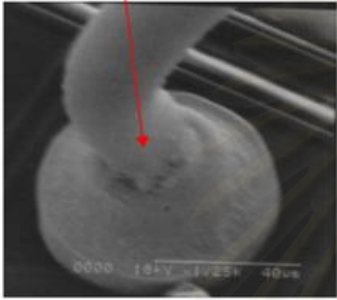
รูปที่ 5.10 คำอธิบายลักษณะสาเหตุการเสียแบบ Mix type, Miss wiring, Conductive pattern problem เมื่อวิเคราะห์ด้วย X-ray

รูป Defect	คำอธิบาย
<p data-bbox="354 309 464 331"><b>Chip crack</b></p> 	<p data-bbox="767 309 1114 331"><b>ลักษณะของปัญหา (Defect description)</b></p> <p data-bbox="767 331 1222 465">มีแนวเส้นสีดำหรือขาวเกิดขึ้นบริเวณ chip ซึ่งมีความน่าจะเป็นที่เกิดปัญหา Chi crack เมื่อ Tester ทำการทดสอบชิ้นงาน จึงทำให้เกิดปัญหา Open Short และ leak ได้ ( Occur black or white line on chip area which have possibility to be chip crack. After perform testing, result is open, short or leak failure)</p> <p data-bbox="767 465 1086 488"><b>การตรวจสอบ (Inspection method)</b></p> <p data-bbox="767 488 1222 600">ตรวจสอบด้วย SAT โดยโฟกัสไปที่หน้า chip และอีกครั้งหนึ่งโดยโฟและคาร์บอนเป็นปัญหาอีกครั้งด้วยการ Decapsulation และดูลักษณะของการเสียหายด้วย SEM (Inspect by X-ray machine and confirm defect mode again by Decap and SEM)</p>
<p data-bbox="354 600 488 622"><b>Delamination</b></p> 	<p data-bbox="767 600 1114 622"><b>ลักษณะของปัญหา (Defect description)</b></p> <p data-bbox="767 622 1222 757">พบความผิดปกติของ conductive pattern ของ Substrate ซึ่งไม่เหมือนกับงานดี เมื่อ Tester ทำการทดสอบชิ้นงาน จึงทำให้เกิดปัญหา Open หรือ short ได้ (Occur abnormality of conductive pattern of substrate which is different from Good IC. After perform testing, result is open or short failure)</p> <p data-bbox="767 860 1086 882"><b>การตรวจสอบ (Inspection method)</b></p> <p data-bbox="767 882 1222 1016">ตรวจสอบด้วย SAT โดยโฟกัสไปที่ช่วงหน้า chip และ inner lead และคาร์บอนเป็นปัญหาอีกครั้งด้วยการ Decapsulation และดูลักษณะของการเสียหายด้วย SEM หรือการ Cross section (Inspect by X-ray machine and confirm defect mode again by Decap and SEM or Cross section)</p>

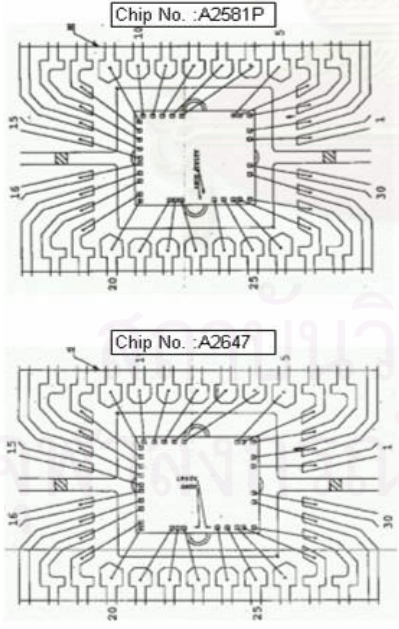
รูปที่ 5.11 คำอธิบายลักษณะสาเหตุการเสียหายแบบ Chip crack, Delamination เมื่อวิเคราะห์ด้วย SAT

รูป	คำอธิบาย
 <p data-bbox="416 1693 655 1715">Delamination and package</p>	<p data-bbox="767 1290 1241 1413">1. ทำการ cross section ในแนวตามรูปเพื่อให้สามารถเห็นการแยกชั้นได้ง่าย และควรใช้ SEM ในการตรวจสอบการแยกชั้นอีกครั้งหนึ่ง (Cross section follow the picture, it can found delamination easier and we should use SEM to inspect delamination again)</p> 

รูปที่ 5.12 คำอธิบายวิธีการวิเคราะห์สาเหตุการเสียหายแบบ Delamination ด้วยเครื่องตัดและเครื่องตัด

รูป	คำอธิบาย
 <p>Second bond damage</p>	<p><b>ข้อควรระวังสำหรับ MOS/BIP product</b></p> <p>1. ห้ามใช้ Ultrasonic ในการทำความสะอาดชิ้นงานขณะ Decap เพราะจะมีผลทำให้เกิด Neck break, Second bond crack จากการทำความสะอาดได้ (Do not use ultrasonic cleaning because it effect to occur neck break and second bond crack problem)</p>
 <p>Second bond damage</p>	<p><b>ข้อควรระวังสำหรับ MMIC product</b></p> <p>1. ห้ามใช้ Ultrasonic ในการทำความสะอาดชิ้นงานขณะ Decap เพราะจะมีผลทำให้เกิด Neck break และ Second bond crack จากการทำความสะอาดได้ (Do not use ultrasonic cleaning because it effect to occur neck break and second bond crack problem)</p> <p>2. MMIC chip ทำมาจาก GaAs ซึ่งสามารถถูกทำลายด้วยกรด Nitric และ Sulfuric ที่ใช้ในการ Decap ได้ ดังนั้นจึงไม่ควร Decap งานเป็นเวลานานเกินไป (MMIC product was produced by GaAs which will be damaged by Nitric and Sulfuric acid. So we should be careful about decapsulation time)</p>

รูปที่ 5.13 คำอธิบายวิธีการวิเคราะห์ด้วยการ Decapsulation

<p>Mix type</p>  <p>Chip No. :A2581P</p> <p>Chip No. :A2647</p>	<p><b>ลักษณะของปัญหา (Defect description)</b></p> <p>พบว่า Chip No. ไม่ตรงกับงาน ดี เมื่อ Tester ทำการทดสอบชิ้นงาน จึงทำให้เกิดปัญหา Open Short หรือ leak ได้ (Chip No. is different from Good IC. After perform testing, result is open, short and leak failure)</p> <p><b>การตรวจสอบ (Inspection method)</b></p> <p>ตรวจสอบด้วย Microscope 40X ขึ้นไป (Inspect by Microscope <math>\geq</math> 40X I)</p>
--	---

รูปที่ 5.14 อธิบายวิธีการวิเคราะห์สาเหตุการเสียหายแบบ Mix type



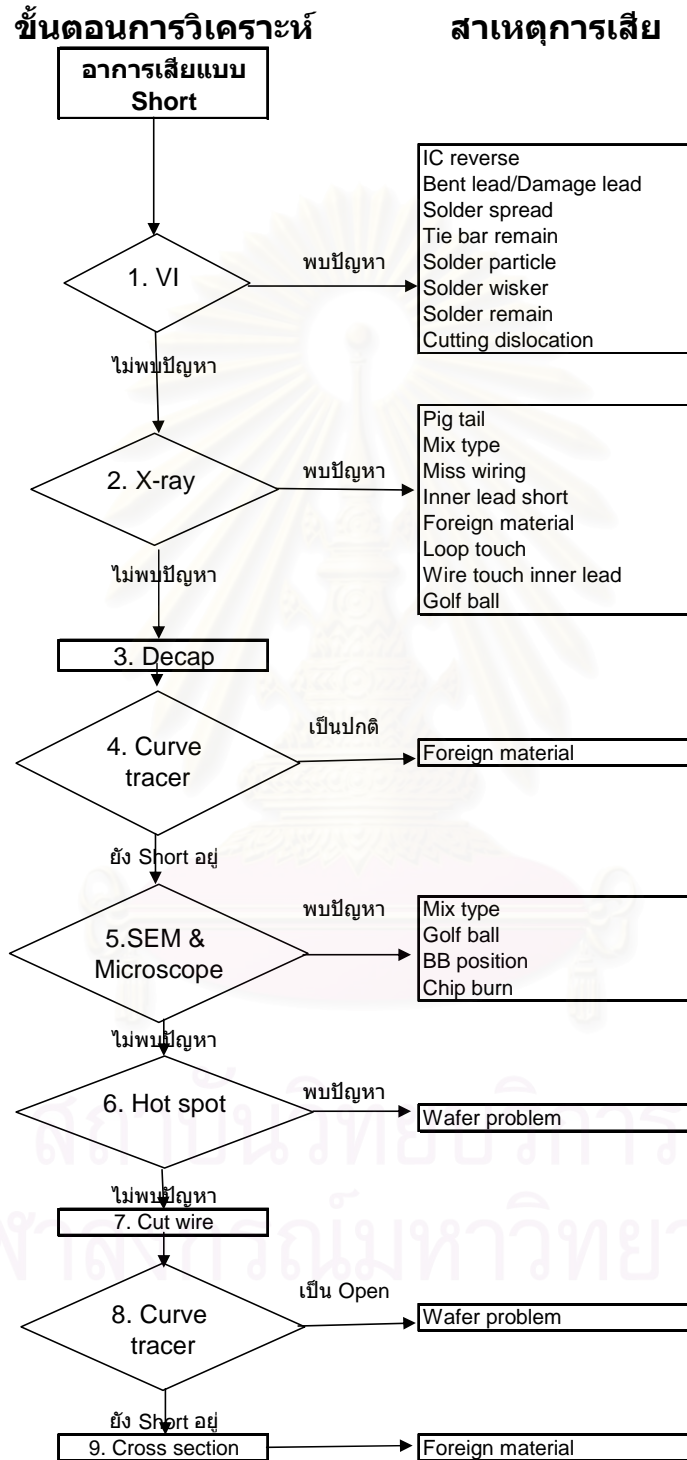
### 5.3.2 ขั้นตอนการวิเคราะห์ของอาการเสียแบบ Short

ขั้นตอนการวิเคราะห์ของอาการเสียแบบ Short ประกอบด้วย 8 ขั้นตอนสำคัญดังตารางที่ 5.4

ตารางที่ 5.4 ขั้นตอนการวิเคราะห์และคำอธิบายของอาการเสียแบบ Short


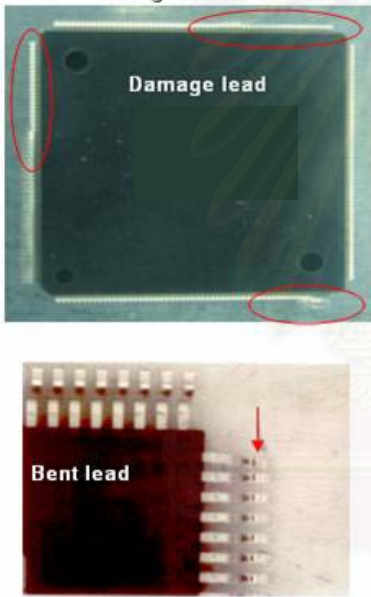
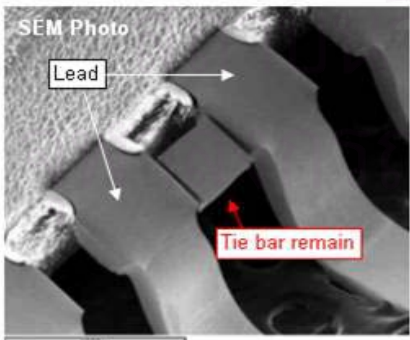
ขั้นตอนการวิเคราะห์งานเสีย	คำอธิบายสำหรับการวิเคราะห์
1. การตรวจสอบลักษณะภายนอกด้วย	เพื่อตรวจสอบความผิดปกติภายนอกของชิ้นงานด้วยตาเปล่า และ Microscope ซึ่งเป็นวิธีการแบบไม่ทำลาย
2. การตรวจสอบด้วยเครื่อง X-ray	เพื่อตรวจสอบความผิดปกติภายในของชิ้นงานด้วยเครื่อง X-ray ซึ่งเป็นวิธีการแบบไม่ทำลาย
3. การทำ Decapsulation	เปิดผิวพลาสติกออกเฉพาะบริเวณหน้า Chip เพื่อให้สามารถตรวจสอบความผิดปกติบนหน้า Chip ได้โดยไม่มีผลกระทบต่อสภาพของ Inner lead เป็นวิธีการแบบทำลาย
4. การตรวจสอบด้วยเครื่อง Curve tracer	การตรวจสอบทางไฟฟ้าว่ายังมีอาการเสียแบบ Short หรือไม่ เพื่อการแยกแยะว่าปัญหาเกิดขึ้นจากเสาโลหะที่ติดอยู่บนหน้า Chip หรือเกิดจาก Chip และ Inner lead
5. การตรวจสอบลักษณะภายในด้วย Microscope และ SEM	การตรวจสอบลักษณะความผิดปกติบริเวณหน้า Chip ด้วย Microscope และ SEM
6. การตรวจสอบด้วยวิธี Hot spot	เพื่อตรวจสอบการความผิดปกติที่เกิดความร้อนขึ้นของ Chip เป็นการตรวจสอบแบบไม่ทำลาย
7. การตัด Gold wire	ตัด Gold wire ออกเพื่อตรวจสอบด้วยเครื่อง Curve tracer
8. การตรวจสอบด้วยเครื่อง Curve tracer	การตรวจสอบทางไฟฟ้าว่ายังมีอาการเสียแบบ Short หรือไม่ เพื่อการแยกแยะว่าปัญหาเกิดขึ้นที่ Chip หรือที่ Inner lead เป็นวิธีการแบบทำลาย
9. การตัดและขัด	เพื่อหาสิ่งแปลกปลอมที่ทำให้เกิดปัญหาคือเครื่องตัดและเครื่องขัด เป็นการวิธีการแบบทำลาย

และเมื่อนำมาเขียนเป็นแผนผังขั้นตอนการปฏิบัติงานและสาเหตุที่มีโอกาสพบดังรูปที่ 5.15

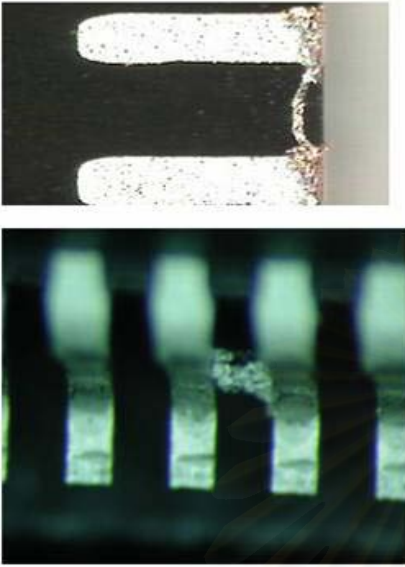
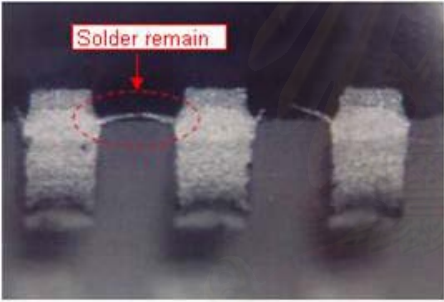
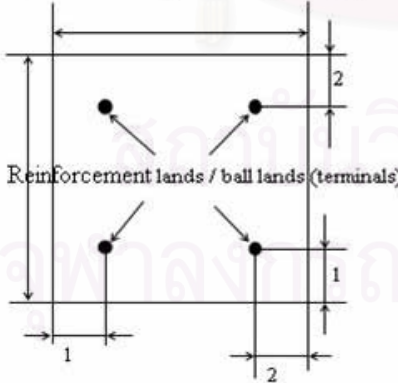


รูปที่ 5.15 ขั้นตอนการวิเคราะห์อาการเสียแบบ Short

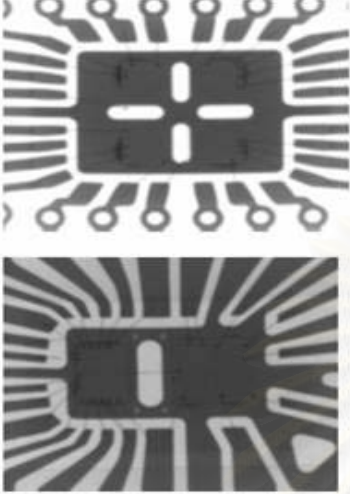
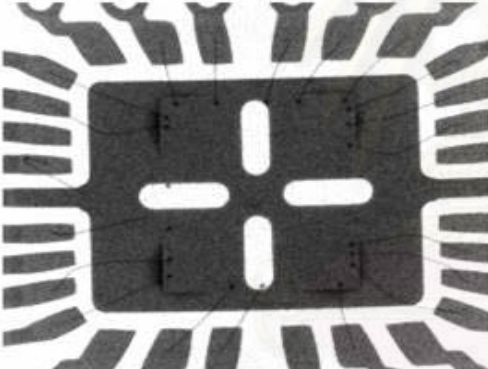
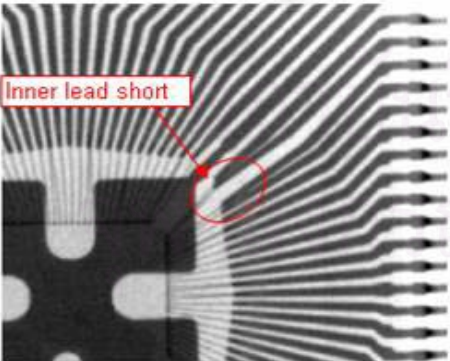
และจากรูปที่ 5.16 ถึงรูปที่ 5.28 อธิบายลักษณะสาเหตุการเสียแบบต่างๆ เมื่อวิเคราะห์ด้วยเครื่องมือแต่ละชนิด และยังอธิบายรายละเอียดของกรวิเคราะห์ที่สำคัญของอาการเสียแบบ Short

รูป Defect	คำอธิบาย
<p><b>IC revers</b></p> 	<p><b>ลักษณะของปัญหา (Defect description)</b></p> <p>IC ไม่ได้วางอยู่ในทิศทางที่ถูกต้อง เมื่อ Tester ทำการทดสอบชิ้นงาน จึงทำให้ Device pin ไม่ตรงกับ Test pin ผลที่ได้จึงเกิด Open Short หรือ Leak ได้วิธี (IC was put on wrong direction when perform testing so device pin and test pin were not match. it cause to occur open or short or leak failure)</p> <p><b>การตรวจสอบ (Inspection method)</b></p> <p>ตรวจสอบด้วยตาเปล่า โดยเทียบ E-pin กับรอยบากของ Tray ต้องอยู่ตำแหน่งล่างซ้ายเหมือนกัน (Neck eye inspection by comparison E-pin and bevel of tray, it must point on bottom-left)</p>
<p><b>Bent lead / Damage lead</b></p> 	<p><b>ลักษณะของปัญหา (Defect description)</b></p> <p>ขาของ IC เอียงไปจากแนวปกติหรืออาจเอียงไปสัมผัสกับขาข้างเคียง เมื่อ Tester ทำการทดสอบชิ้นงาน จึงทำให้ Device pin ไม่ตรงกับ Tester pin ทำให้เกิด Open ขึ้น หรืออาจเกิดการ Short ได้ในกรณีที่ขาเอียงไปสัมผัสกัน (Lead of IC was approached or touch with beside pin then perform testing, it cause to occur open failure or short failure in case of )</p> <p><b>การตรวจสอบ (Inspection method)</b></p> <p>ตรวจสอบด้วยตาเปล่าจะพบขาของ IC เอียงจากแนวปกติ (Neck eye inspection)</p>
<p><b>Tie bar remain</b></p> 	<p><b>ลักษณะของปัญหา (Defect description)</b></p> <p>มีเศษของ Tie bar ติดอยู่ที่ขา เมื่อ Tester ทำการทดสอบชิ้นงาน จึงทำให้เกิด Short ได้ (There are tie bar scrap attach at lead, when perform testing, it cause of open or short or leak failure)</p> <p><b>การตรวจสอบ (Inspection method)</b></p> <p>ตรวจสอบด้วยตาเปล่าหรือ Magnify lens. (Inspect by neck eye or magnify lens.)</p>

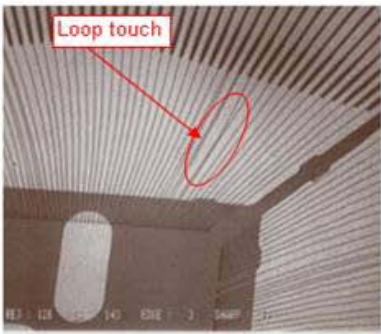
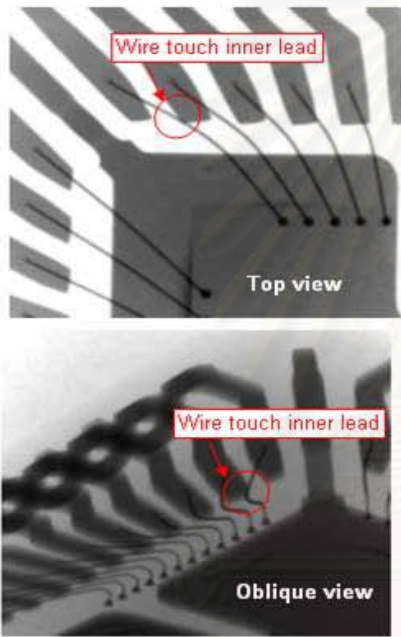
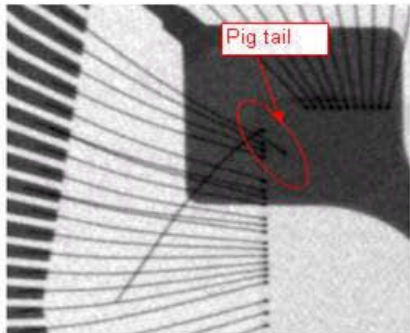
รูปที่ 5.16 คำอธิบายลักษณะสาเหตุการเสียแบบ IC reverse, Bent lead, Damage lead, Tie bar remain เมื่อวิเคราะห์ด้วย Microscope

รูป Defect	คำอธิบาย
<p data-bbox="304 309 464 331"><b>Solder particle</b></p> 	<p data-bbox="756 309 1150 331"><b>ลักษณะของปัญหา (Defect description)</b></p> <p data-bbox="756 331 1246 439">มีเศษ Solder ติดอยู่ระหว่างขาของ IC เมื่อ Tester ทำการทดสอบชิ้นงาน ทำให้เกิดปัญหา Short ( There are Solder particle attach between lead. While perform testing, the result is Short failure.)</p> <p data-bbox="756 734 1118 757"><b>การตรวจสอบ (Inspection method)</b></p> <p data-bbox="756 768 1246 949">ตรวจสอบด้วย Microscope 40X ขึ้นไป และอาจวิเคราะห์ต่อด้วยเครื่อง EDX ตรวจสอบว่าเป็น Solder จริงหรือไม่ และใช้ SEM เพื่อดูลักษณะการติดว่าเป็นแบบใด เพื่อหาแหล่งที่มาของ Solder นั้น (Inspect by Microscope <math>\geq 40X</math> and can use EDX to confirm element and use SEM to check attachment mechanism for finding the source of Solder)</p>
<p data-bbox="304 949 456 972"><b>Solder remain</b></p> 	<p data-bbox="756 949 1150 972"><b>ลักษณะของปัญหา (Defect description)</b></p> <p data-bbox="756 972 1281 1111">มีเศษ Solder ที่เหลือติดอยู่บริเวณเหนือ Tie bar และเชื่อมอยู่ระหว่างขาของ IC เมื่อ Tester ทำการทดสอบชิ้นงาน ทำให้เกิดปัญหา Short ( There are Solder remain above tie bar area and it bridge between lead. While perform testing, the result is Short failure.)</p> <p data-bbox="756 1111 1118 1133"><b>การตรวจสอบ (Inspection method)</b></p> <p data-bbox="756 1133 1246 1317">ตรวจสอบด้วย Microscope 40X ขึ้นไป และอาจวิเคราะห์ต่อด้วยเครื่อง EDX ตรวจสอบว่าเป็น Solder จริงหรือไม่ และใช้ SEM เพื่อดูลักษณะการติดว่าเป็นแบบใด เพื่อหาแหล่งที่มาของ Solder นั้น (Inspect by Microscope <math>\geq 40X</math> and can use EDX to confirm element and use SEM to check attachment mechanism for finding the source of Solder)</p>
<p data-bbox="304 1317 715 1339"><b>Cutting dislocation (Non lead package)</b></p> 	<p data-bbox="756 1317 1150 1339"><b>ลักษณะของปัญหา (Defect description)</b></p> <p data-bbox="756 1339 1281 1559">มีระยะระหว่างขอบ package กับ lead ริมสุดในด้านนั้นไม่เท่ากันกับด้านตรงข้ามกัน (1 ไม่เท่ากับ 2) เนื่องจากการตัด package มีการเอียง เมื่อ Tester ทำการทดสอบชิ้นงาน จึงทำให้ Device pin ไม่ตรงกับ Test pin ผลที่ได้จึงเกิดเป็นปัญหา Open ( There are foreign material attach under lead which is contact area. While perform testing, device pin can not contact to test pin and cause to occur open failure)</p>

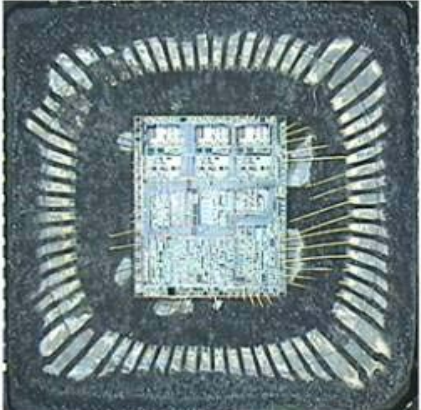
รูปที่ 5.17 คำอธิบายลักษณะสาเหตุการเสียแบบ Solder particle, Solder remain, Cutting dislocation เมื่อวิเคราะห์ด้วย Microscope

รูป Defect	คำอธิบาย
<p><b>Mix type/ Mis wiring</b></p> <p>Example: SOP30</p> 	<p><b>ลักษณะของปัญหา (Defect description)</b></p> <p>มีการ wiring หรือโครงสร้างภายในของ IC ไม่เหมือนกับงานดี โดยต้องทำการเปรียบเทียบกับงานดีด้วยเสมอ เมื่อ Tester ทำการทดสอบชิ้นงาน จึงทำให้เกิดปัญหา Open Short และleak ได้ ( Wiring and internal structure are different from Good IC. After perform testing, result is open, short or leak failure)</p> <p><b>การตรวจสอบ (Inspection method)</b></p> <p>ตรวจสอบด้วย X-ray และคาร์ยืนยันปัญหาอีกครั้งด้วยการ Decapsulation เพื่อดูเลขหน้า Chip (Inspect by X-ray machine and confirm Chip No. again by Decapsulation)</p>
<p><b>Wire break/Wire damage</b></p> 	<p><b>ลักษณะของปัญหา (Defect description)</b></p> <p>มีการขาดเสียหายของ Gold wire เมื่อ Tester ทำการทดสอบชิ้นงาน จึงทำให้เกิดปัญหา Short ( Gold wire break and damage. After perform testing, result is Short failure)</p> <p><b>การตรวจสอบ (Inspection method)</b></p> <p>ตรวจสอบด้วย X-ray และคาร์ยืนยันปัญหาอีกครั้งด้วยการ Decapsulation และดูลักษณะของการเสียหายด้วย SEM (Inspect by X-ray machine and confirm defect mode again by Decap and SEM)</p>
<p><b>Inner lead short</b></p> 	<p><b>ลักษณะของปัญหา (Defect description)</b></p> <p>Inner lead เอียงเข้าสัมผัสกัน เมื่อ Tester ทำการทดสอบชิ้นงาน จึงทำให้เกิดปัญหา Short ได้ (Inner lead approach and attach together. After perform testing, result is Short failure)</p> <p><b>การตรวจสอบ (Inspection method)</b></p> <p>ตรวจสอบด้วย X-ray แบบ top view (Inspect by X-ray machine with top view inspection)</p>

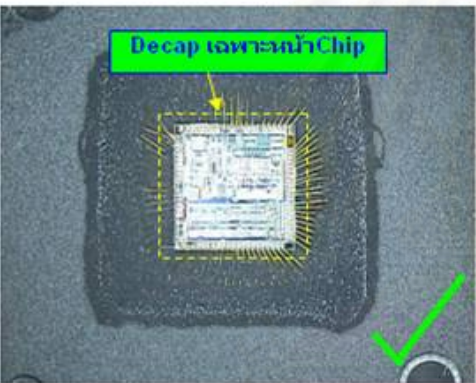
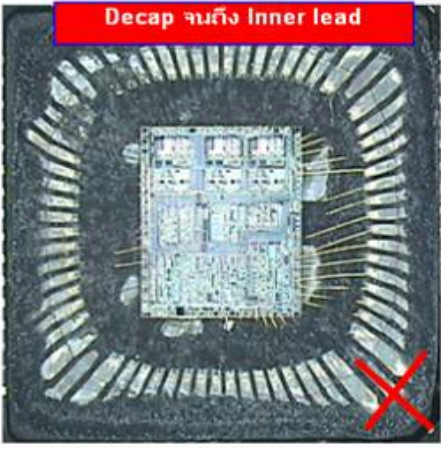
รูปที่ 5.18 คำอธิบายลักษณะสาเหตุการเสียแบบ Mixed type, Miss wiring, Wire break, Wire damage, Inner lead, Foreign material เมื่อวิเคราะห์ด้วย X-ray

รูป Defect	คำอธิบาย
<p><b>Loop touch</b></p> 	<p><b>ลักษณะของปัญหา (Defect description)</b> Gold wire เอียงเข้ามาสัมผัสกัน เมื่อ Tester ทำการทดสอบชิ้นงาน จึงทำให้เกิดปัญหา Short ( Gold wire approach and attach together. After perform testing, result is Short failure)</p> <p><b>การตรวจสอบ (Inspection method)</b> ตรวจสอบด้วย X-ray ทั้งในแบบ top view และแบบเอียง เพื่อดูว่า gold wire สัมผัสกันหรือไม่ และคาร์บอนปัญหาอีกครั้งด้วย ตุ๊กริงหรือไม่ (Inspect by X-ray machine with top view and oblique view inspection)</p>
<p><b>Wire touch inner lead</b></p> 	<p><b>ลักษณะของปัญหา (Defect description)</b> มีการขาดของ Gold wire บริเวณคอของ First bond โดยจะพบว่า bond ball ยังติดอยู่ตามปกติ แต่ Gold wire หลุดออกไป เมื่อ Tester ทำการทดสอบชิ้นงาน จึงทำให้เกิดปัญหา Open ( Gold wire break at neck so it still have bond ball attach at bond pad but wire tail come out from bond ball. After perform testing, result is open failure)</p> <p><b>การตรวจสอบ (Inspection method)</b> ตรวจสอบด้วย X-ray ทั้งในแบบ top view และแบบเอียง เพื่อดูว่าสัมผัสกันจริงหรือไม่ และคาร์บอนปัญหาอีกครั้ง ด้วยการ Decapsulation และดูลักษณะของการเสียหาย ด้วย SEM (Inspect by X-ray machine and confirm defect mode again by Decap and SEM)</p>
<p><b>Pig tail</b></p> 	<p><b>ลักษณะของปัญหา (Defect description)</b> มี Gold wire ส่วนเกินเกิดขึ้นที่ด้าน bond pad และทำให้ Gold wire ส่วนที่เกินไปสัมผัสกับ gold wire ข้างเคียง เมื่อ Tester ทำการทดสอบชิ้นงาน จึงทำให้เกิดปัญหา Short ขึ้น (Occur excessive gold wire at bond pad area and it attach with beside gold wire. So test result is Short failure)</p> <p><b>การตรวจสอบ (Inspection method)</b> ตรวจสอบด้วย X-ray แบบ top view ด้วยกำลังขยายที่มากขึ้น (Inspect by X-ray machine at high magnification with top view inspection)</p>

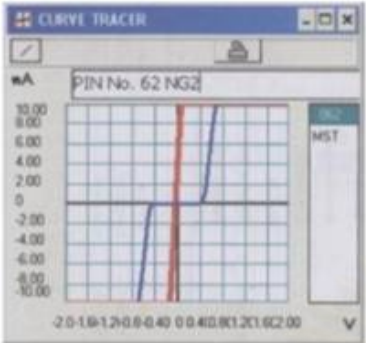
รูปที่ 5.19 คำอธิบายลักษณะสาเหตุการเสียแบบ Loop touch, Wire touch inner lead, Pig tail, Golf ball เมื่อวิเคราะห์ด้วย X-ray

รูป	คำอธิบาย
	<p><b>ข้อควรระวัง</b></p> <p>1. ให้ทำการ Decap บริเวณจุดที่พบปัญหาตามปกติ (Do decapsulation at defect position normally)</p>

รูปที่5.20 คำอธิบายวิธีการวิเคราะห์ด้วยการ Decapsulation เพื่อวิเคราะห์ปัญหาที่พบ

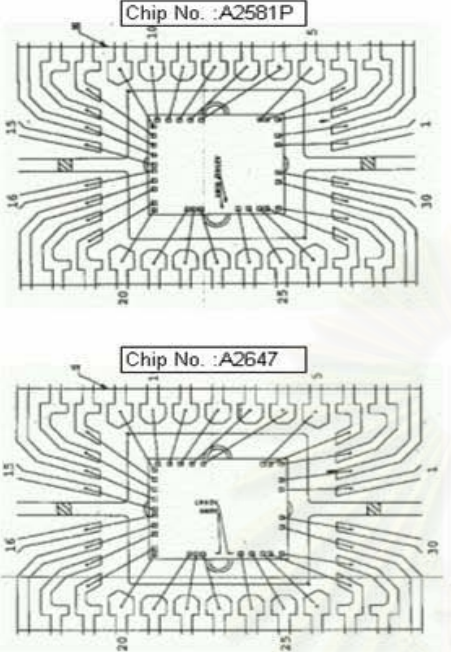
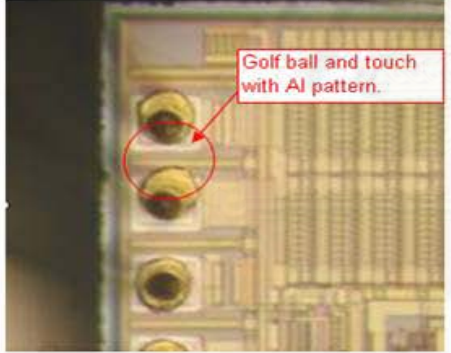
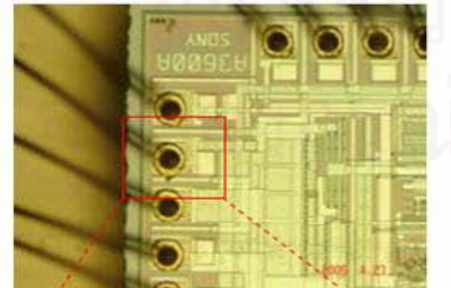
รูป	คำอธิบาย
 <p>Decap เฉพาะหน้าChip</p>	<p><b>ข้อควรระวัง</b></p> <p>1. ให้ทำการ Decap เฉพาะบริเวณหน้า Chip เท่านั้น เพื่อเป็นการป้องกันไม่ให้มีผลกระทบต่อ Inner lead ในกรณีที่เกิดปัญหาเกิดขึ้นที่บริเวณ Inner lead (Do decapsulation at chip area only because we must to keep inner lead condition in cause of the problem occur at inner lead area)</p>
 <p>Decap จนถึง Inner lead</p>	

รูปที่5.21 คำอธิบายวิธีการวิเคราะห์ด้วยการ Decapsulation เพื่อวิเคราะห์ปัญหาที่ยังไม่พบ

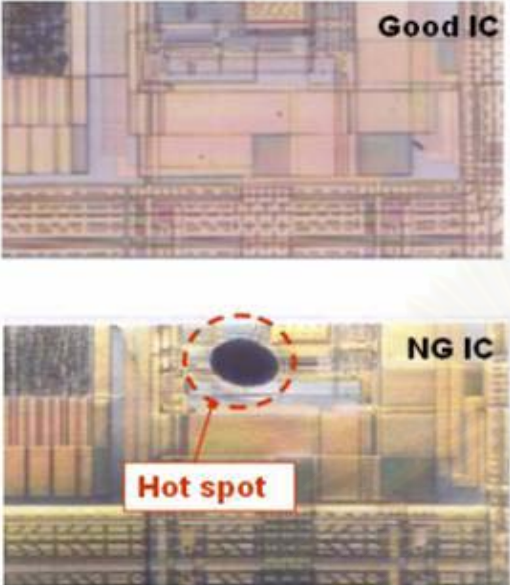
รูป	คำอธิบาย
<p data-bbox="245 309 759 340">ยังคงเป็นปัญหา Short (Still be Short failure)</p> 	<p data-bbox="759 636 1343 721">1. หากปัญหายังคงเป็น Short อนุญาตให้ทำการวิเคราะห์ในขั้นตอนถัดไป (If the problem still be Short, go to next step)</p>
<p data-bbox="245 721 759 752">เปลี่ยนไปเป็นปกติ (Change to normal)</p>	<p data-bbox="759 752 1343 871">2. หากปัญหายังเปลี่ยนไปเป็นปกติ แสดงว่าปัญหาเกิดจากสิ่งแปลกปลอมที่เป็นตัวนำและหลุดไปขณะทำการ Decap จึงควรขันที่ Chip จึงควรส่งชิ้นงานที่เหลือวิเคราะห์ที่ประเทศญี่ปุ่นต่อไป (If the problem change to Open</p>

รูปที่ 5.22 คำอธิบายวิธีการวิเคราะห์ด้วย Curve tracer เพื่อยืนยันอาการเสีย

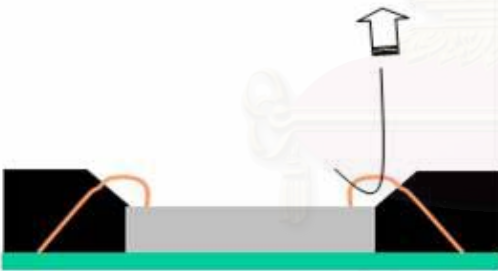


รูป Defect	คำอธิบาย
<p><b>Mix type</b></p> 	<p><b>ลักษณะของปัญหา (Defect description)</b> พบว่า Chip No. ไม่ตรงกับงาน ดี เมื่อ Tester ทำการทดสอบชิ้นงาน จึงทำให้เกิดปัญหา Open Short หรือ leak ได้ (Chip No. is different from Good IC. After perform testing, result is open, short and leak failure)</p> <p><b>การตรวจสอบ (Inspection method)</b> ตรวจสอบด้วย Microscope 40X ขึ้นไป (Inspect by Microscope <math>\geq</math> 40X I)</p>
<p><b>Golf ball</b></p> 	<p><b>ลักษณะของปัญหา (Defect description)</b> เกิดการเบี้ยวของ 1st ball และยื่นออกไปนอก Bond pad ไปกดทับและสัมผัสกับสายวงจร เมื่อ Tester ทำการทดสอบชิ้นงาน จึงทำให้เกิดปัญหา Short ขึ้น (Occur deformation of 1st ball and it press and touch with Al pattern. So test result is Short failure)</p> <p><b>การตรวจสอบ (Inspection method)</b> ตรวจสอบด้วย Microscope 40X ขึ้นไป (Inspect by Microscope <math>\geq</math> 40X I)</p>
<p><b>BB position</b></p> 	<p><b>ลักษณะของปัญหา (Defect description)</b> เกิดการเลื่อนตำแหน่งของ 1st bond ทั้งแถบ โดยทำให้ 1st bond เลื่อนออกไปนอก Bond pad และไม่สัมผัสกับ bond pad ข้างเคียง หรือไม่กดทับกับสายวงจรข้างเคียง เมื่อ Tester ทำการทดสอบชิ้นงาน จึงทำให้เกิดปัญหา Short ขึ้น (Occur mis alignment of all 1st bond, it will shift out from bond pad and attach with beside bond pad or press on Al pattern. So test result is Short failure)</p>

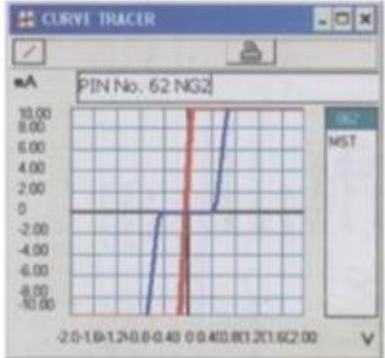
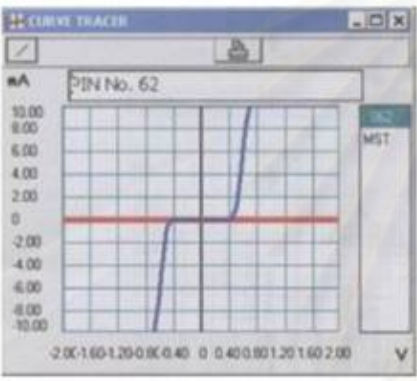
รูปที่ 5.23 คำอธิบายลักษณะสาเหตุการเสียหายแบบ Mix type, Golf ball, BB position, Chip burn เมื่อวิเคราะห์ด้วย Microscope

รูป	คำอธิบาย
	<p>1. ให้ทำการวิเคราะห์ตาม TWS-QAD108 "Liquid crystal Microscopy" หากพบจุดดำ (Hot spot) ของงาน NG และแตกต่างจากงานดี แสดงว่ามีความผิดปกติเกิดขึ้นที่หน้า Chip ให้ทำการตรวจสอบที่จุดนั้นซ้ำอีกครั้ง ด้วย Microscope (Do Liquid crystal Microscopy follow TWS-QAD108 "Liquid crystal Microscopy". If we found abnormal hot spot on NG IC we must check at that point again by microscope after remove liquid crystal.)</p>

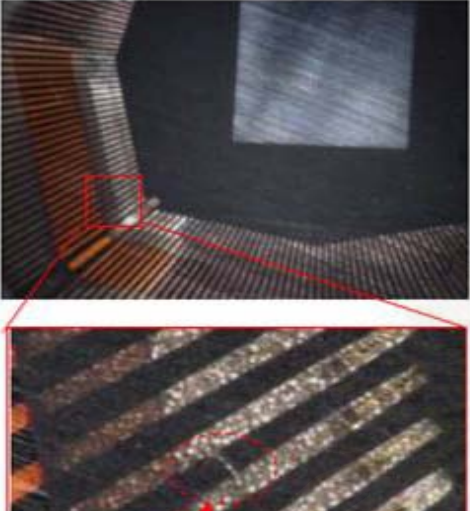
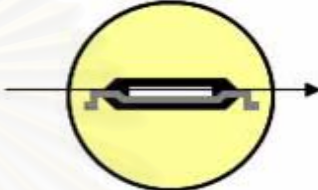
รูปที่ 5.24 คำอธิบายวิธีการวิเคราะห์ด้วยวิธี Hot spot

รูป	คำอธิบาย
	<p>1. ให้ใช้เครื่อง Wire pull test ในการตัด Gold wire ของpin ที่เป็นปัญหา Short ออกแล้วทำการทดสอบด้วยเครื่อง Curve tracer อีกครั้งเพื่อเป็นการแยกแยะปัญหาว่าเกิดขึ้นที่ Chip หรือเกิดขึ้นที่ Inner lead (Use wire pull test for cutting the problem wire then perform Curve tracer testing again. Purpose to separate source of problem that occur chip or inner lead.</p>

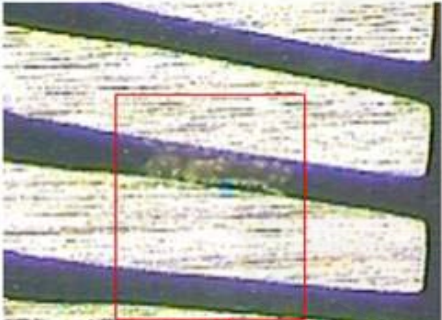
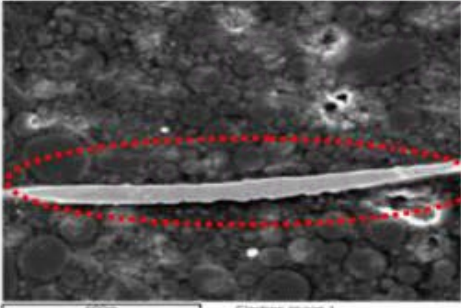
รูปที่ 5.25 คำอธิบายวิธีการวิเคราะห์ของการตัด Gold wire

รูป	คำอธิบาย
<p data-bbox="236 315 769 344">ยังคงเป็นปัญหา Short (Still be Short failure)</p> 	<p data-bbox="769 315 1378 533">1. หากปัญหายังคงเป็น Short อยู่แสดงว่าปัญหาเกิดขึ้นบริเวณ Inner lead จึงควรทำการวิเคราะห์ห้ด้วยการ Cross section เพื่อหาสิ่งแปลกปลอมที่ทำให้เกิดการ Short ต่อไปr lead (If the problem still be Short, it mean that problem occur at inner lead area so we should continue analyze by cross section to find out the foreign material which cause of short proble)</p>
<p data-bbox="236 745 769 775">เปลี่ยนไปเป็นปัญหา Open (Change to Open failure)</p> 	<p data-bbox="769 745 1378 1223">2. หากปัญหายังเปลี่ยนไปเป็น Open แสดงว่าปัญหาเกิดขึ้นที่ Chip จึงควรส่งชิ้นงานที่เหลือวิเคราะห์ที่ประเทศญี่ปุ่นต่อไป (If the problem change to Open failure, it mean that problem occur at chip so we should sent sample to Japan site for analysis.)</p>

รูปที่ 5.26 คำอธิบายวิธีการวิเคราะห์ด้วย Curve tracer หลังการตัด Gold wire

รูป	คำอธิบาย
	<p>1. ทำการ cross section ในระนาบตามรูปเพื่อให้สามารถเป็นสิ่งแปลกปลอมได้ง่าย และยังสามารถใช้ Multimeter วัดเพื่อบอกว่าปัญหามังอยู่ในระหว่างการ Cross section ได้ด้วย (Cross section follow the picture, it can found the foreign material easier and we can use multimeter to confirm short problem during cross section also.)</p> 

รูปที่ 5.27 คำอธิบายวิธีการวิเคราะห์ของเครื่องตัดและเครื่องขัด

รูป Defect	คำอธิบาย
<p><b>Ag between inner lead</b></p> 	<p><b>ลักษณะของปัญหา (Defect description)</b></p> <p>พบเส้นสิ่งแปลกปลอมอยู่ระหว่าง Inner lead และเมื่อ EDX แล้วพบว่าเป็นธาตุ Ag (Silver) เกิดจากการลอกของ Ag spot plate บริเวณ Inner lead ซึ่งเป็นผลมาจากความร้อนที่ไม่เหมาะสมที่ UV process ( Found foreign material between inner lead. After EDX, it is Silver(Ag) which came from peeling of Ag spot plate. Peeling came from inappropriate temperature at UV process)</p>
<p><b>Metal between inner lead</b></p> 	<p><b>ลักษณะของปัญหา (Defect description)</b></p> <p>พบเส้นสิ่งแปลกปลอมอยู่ระหว่าง Inner lead และเมื่อ EDX แล้วพบว่าเป็นธาตุชนิดเดียวกับ Lead frame ซึ่งเกิดจากขบวนการผลิตของ Lead frame เอง ( Found foreign material between inner lead. After EDX, it is lead frame material which came from Lead frame process)</p>

รูปที่ 5.28 คำอธิบายลักษณะสาเหตุการเสียแบบ Ag between inner lead และแบบ Metal between inner lead เมื่อวิเคราะห์ด้วยEDX

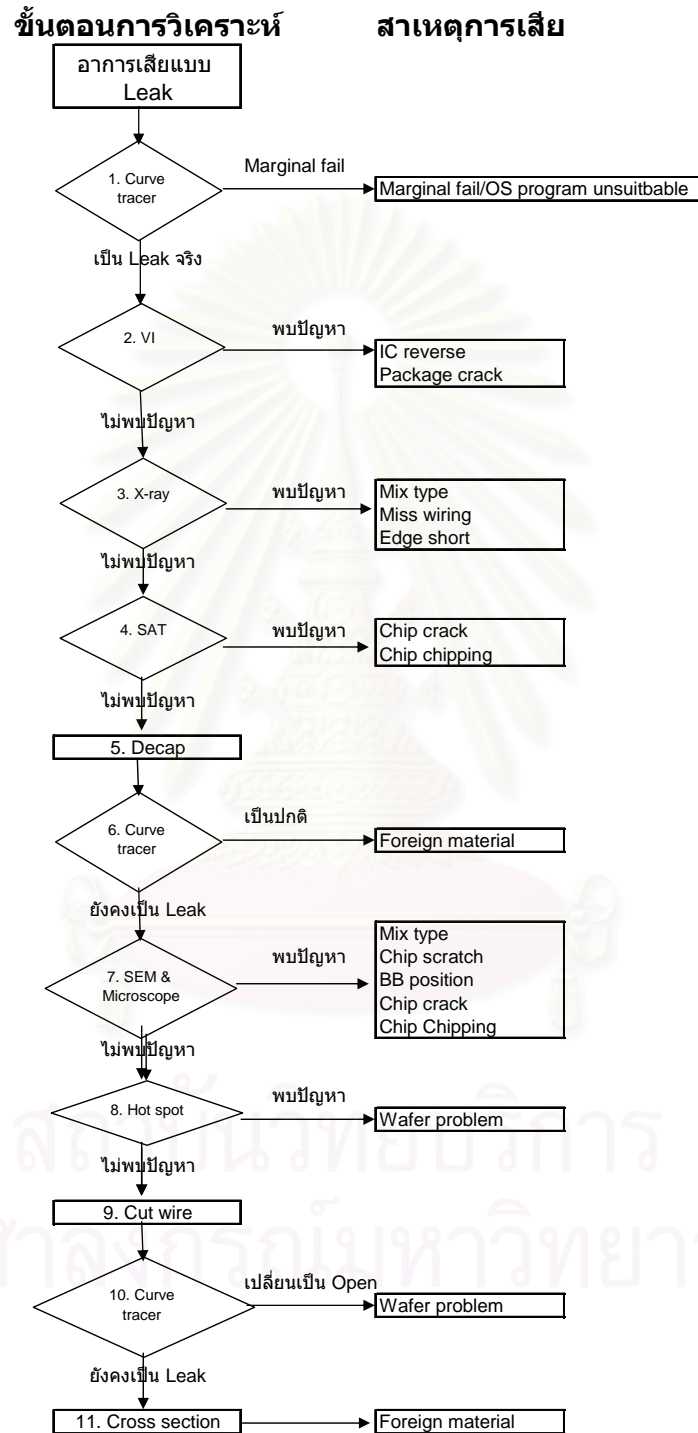
### 5.3.3 ขั้นตอนการวิเคราะห์ของอาการเสียแบบ Leak

ขั้นตอนการวิเคราะห์ของอาการเสียแบบ Leak ประกอบด้วย 11 ขั้นตอนสำคัญดังตารางที่ 5.5

ตารางที่ 5.5 ขั้นตอนการวิเคราะห์และคำอธิบายของอาการเสียแบบ Leak

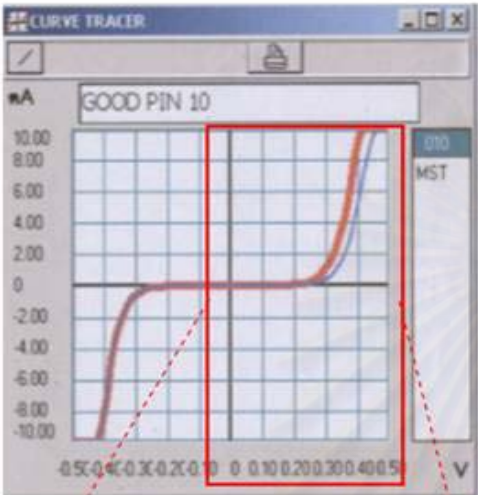

ขั้นตอนการวิเคราะห์งานเสีย	คำอธิบายสำหรับการวิเคราะห์
1. การตรวจสอบด้วยเครื่อง Curve tracer	ตรวจสอบกระแสไฟ เพื่อวิเคราะห์ว่าเป็นปัญหา Maginal fail หรือไม่
2. การตรวจสอบลักษณะภายนอกด้วย	เพื่อตรวจสอบความผิดปกติภายนอกของชิ้นงานด้วย ตาเปล่า และ Microscope ซึ่งเป็นวิธีการแบบไม่ทำลาย
3. การตรวจสอบด้วยเครื่อง X-ray	เพื่อตรวจสอบความผิดปกติในของชิ้นงานด้วยเครื่อง X-ray ซึ่งเป็นวิธีการแบบไม่ทำลาย
4. การตรวจสอบด้วยเครื่อง SAT	เพื่อตรวจสอบการแตกร้าวของ Chip เป็นการตรวจสอบแบบไม่ทำลาย
5. การทำ Decapsulation	เปิดผิวพลาสติกออกเฉพาะบริเวณหน้า Chip เพื่อให้สามารถตรวจสอบหน้า Chip ได้โดยไม่มีผลกระทบต่อสภาพของ Inner lead เป็นวิธีการแบบทำลาย
6. การตรวจสอบด้วยเครื่อง Curve tracer	เพื่อยืนยันอาการเสียว่ายังเป็นแบบ Leak หรือเปลี่ยนไปเป็นปกติแล้ว
7. การตรวจสอบลักษณะภายในด้วย Microscope และ SEM	การตรวจสอบลักษณะความผิดปกติของหน้า Chip ด้วย Microscope และ SEM
8. การตรวจสอบด้วยวิธี Hot spot	เพื่อตรวจสอบการความผิดปกติที่เกิดความร้อนขึ้นของ Chip เป็นการตรวจสอบแบบไม่ทำลาย
9. การตัด Gold wire	ตัด Gold wire ออกเพื่อการตรวจสอบด้วยเครื่อง Curve tracer
10. การตรวจสอบด้วยเครื่อง Curve tracer	การตรวจสอบทางไฟฟ้าว่ามีอาการเสียแบบ Open หรือไม่ เพื่อการแยกแยะว่าปัญหาเกิดขึ้นที่ Chip หรือที่ Inner lead เป็นวิธีการแบบทำลาย
11. การตัดและขัด	เพื่อหาสิ่งแปลกปลอมที่ทำให้เกิดปัญหาคือเครื่องตัดและเครื่องขัด เป็นวิธีการแบบทำลาย

และเมื่อนำมาเขียนเป็นแผนผังขั้นตอนการปฏิบัติงานและสาเหตุที่มีโอกาสพบดังรูปที่ 5.29


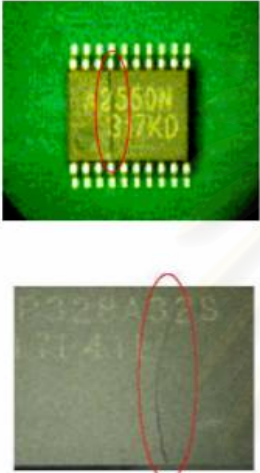


รูปที่ 5.29 ขั้นตอนการวิเคราะห์อาการเสียแบบ Leak

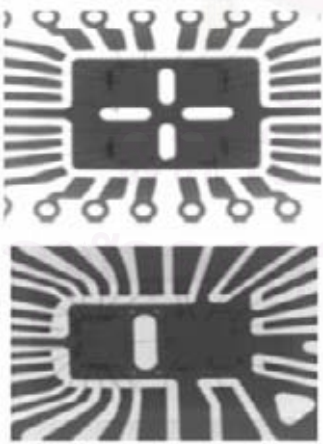
และจากรูปที่ 5.30 ถึงรูปที่ 5.41 อธิบายลักษณะสาเหตุการเสียแบบต่างๆ เมื่อวิเคราะห์ด้วยเครื่องมือแต่ละชนิด และยังอธิบายรายละเอียดของการวิเคราะห์ที่สำคัญของอาการเสียแบบ Leak

รูป Defect	คำอธิบาย
<p data-bbox="244 427 399 456"><b>Marginal fail</b></p> 	<p data-bbox="762 427 1197 456"><b>ลักษณะของปัญหา (Defect description)</b></p> <p data-bbox="762 456 1348 768">จะพบว่าทั้งงานดีและงานเสียมีลักษณะที่เหมือนกันคือสามารถวัดกระแสได้ประมาณ 1 uA ที่ 0.3 V หรือวัดได้ประมาณ -1 uA ที่ -0.3 V แสดงว่าทั้งงานดีและงานเสียมีลักษณะทางไฟฟ้าที่ใกล้เคียงกันมากแต่เนื่องจากค่ากระแสที่วัดได้อยู่บริเวณจุดที่เป็น spec. ของปัญหา Leak พอดีจึงทำให้เครื่อง Tester มีการตัดสินใจเป็นปัญหา Leak ได้ (Both of Good IC and NG IC have same current measurement around 1 uA at 0.3 V or around -1 uA at -0.3 V which it is at criteria of Leak failure. So tester has possibility to mis judgement due to marginal current.</p>
<p data-bbox="244 992 462 1021"><b>Actual leak failure</b></p> 	<p data-bbox="762 992 1197 1021"><b>ลักษณะของปัญหา (Defect description)</b></p> <p data-bbox="762 1021 1348 1496">จะพบว่างานเสียมีลักษณะที่การ Leak ที่เห็นได้ชัดเจนแตกต่างจากงานดี และเมื่อวัดกระแสจะได้สูงกว่า 1 uA ที่ 0.3 V หรือต่ำกว่า -1 uA ที่ -0.3 V เมื่อ Tester ทำการทดสอบจึงพบปัญหา Leak จริง (V-I characteristic of NG IC are different from Good IC. Its current measurement around 1 uA at 0.3 V or around -1 uA at -0.3 V which it is at criteria of Leak failure. So tester has possibility to mis judgement due to marginal current.</p>

รูปที่ 5.30 คำอธิบายลักษณะสาเหตุการเสียแบบ Marginal fail เมื่อวิเคราะห์ด้วย Curve tracer

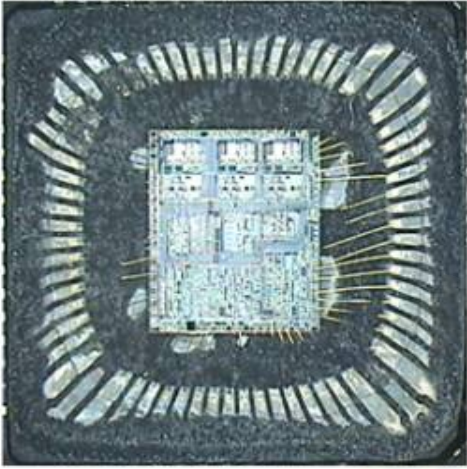
รูป Defect	คำอธิบาย
<p><b>IC revers</b></p> 	<p><b>ลักษณะของปัญหา (Defect description)</b></p> <p>IC "ไม่"ได้วางอยู่ในทิศทางที่ถูกต้อง เมื่อ Tester ทำการทดสอบชิ้นงาน จึงทำให้ Device pin "ไม่"ตรงกับ Test pin ผลที่ได้จึงเกิด Open Short หรือ Leak "ได้"วิธี (IC was put on wrong direction when perform testing so device pin and test pin were not match. it cause to occur open or short or leak failure)</p> <p><b>การตรวจสอบ (Inspection method)</b></p> <p>ตรวจสอบด้วยตาเปล่า โดยเทียบ E-pin กับรอยบากของ Tray ต้องอยู่ตำแหน่งล่างซ้ายเหมือนกัน (Neck eye inspection by compairation E-pin and bevel of tray, it must point on bottom-left)</p>
<p><b>Package crack</b></p> 	<p><b>ลักษณะของปัญหา (Defect description)</b></p> <p>มีการแตกร้าวของ resin package ขึ้นซึ่งส่งผลให้ Gold wire ขาด หรือเกิด Chip crack ขึ้นได้ด้วย เมื่อ Tester ทำการทดสอบชิ้นงาน จึงทำให้เกิดปัญหา Leak "ได้"( There are crack of resin package which effect to gold wire broken or chip crack. After perform testing, result is open or leak failure)</p> <p><b>การตรวจสอบ (Inspection method)</b></p> <p>ตรวจสอบด้วย Microscope 10X ขึ้นไป และถ้าใช้ Dark field mode จะช่วยให้เห็นรอยแตกขนาดเล็กได้ชัดเจนมากยิ่งขึ้น (Inspect by Microscope ≥40X. For small crack line, dark field mode can improve crack line more clearing)</p>

รูปที่ 5.31 คำอธิบายลักษณะสาเหตุการเสียแบบ IC reverse และ Package crack เมื่อวิเคราะห์ด้วย Microscope

รูป Defect	คำอธิบาย
<p><b>Mix type/ Mis wiring</b></p> 	<p><b>ลักษณะของปัญหา (Defect description)</b></p> <p>มีการ wiring หรือโครงสร้างภายในของ IC "ไม่"เหมือนกับงานดี โดยต้องทำการเปรียบเทียบกับงานดีด้วยเสมอ เมื่อ Tester ทำการทดสอบชิ้นงาน จึงทำให้เกิดปัญหา Open Short และleak "ได้" ( Wiring and internal structure are different from Good IC. After perform testing, result is open, short or leak failure)</p> <p><b>การตรวจสอบ (Inspection method)</b></p> <p>ตรวจสอบด้วย X-ray และควรยืนยันปัญหาอีกครั้งด้วยการ Decapsulation และดูลักษณะของการเสียหายด้วย SEM (inspect by X-ray machine and confirm defect mode again by Decap and SEM)</p>
<p><b>Edge short</b></p>	<p><b>ลักษณะของปัญหา (Defect description)</b></p>

รูปที่ 5.32 คำอธิบายลักษณะสาเหตุการเสียแบบ Mixed type เมื่อทำการวิเคราะห์ด้วย X-ray



รูป	คำอธิบาย
	<p><b>ข้อควรระวัง</b></p> <p>1. ให้ทำการ Decap บริเวณจุดที่พบปัญหาตามปกติ (Do decapsulation at defect position normally)</p>


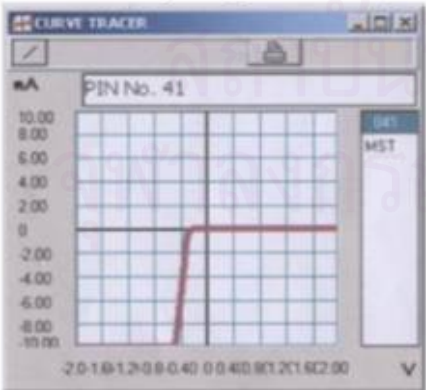
รูปที่ 5.33 คำอธิบายวิธีการวิเคราะห์ด้วยการ Decapsulation เพื่อวิเคราะห์ปัญหาที่พบ

รูป Defect	คำอธิบาย
<p>Chip crack</p> 	<p><b>ลักษณะของปัญหา (Defect description)</b></p> <p>มีแนวเส้นสีดำหรือขาวเกิดขึ้นบริเวณ chip ซึ่งมีความน่าจะเป็นที่เกิดปัญหา Chip crack เมื่อ Tester ทำการทดสอบชิ้นงาน จึงทำให้เกิดปัญหา leak ได้ (Occur black or white line on chip area which have possibility to be chip crack. After perform testing, result is open, short or leak failure)</p> <p><b>การตรวจสอบ (Inspection method)</b></p> <p>ตรวจสอบด้วย SAT โดยโฟกัสไปที่หน้า chip และอีกครั้งหนึ่งโดยไฟและคาร์บอนปัญหาอีกครั้งด้วยการ Decapsulation และดูลักษณะของการเสียหายด้วย SEM (Inspect by X-ray machine and confirm defect mode again by Decap and SEM)</p>
<p>Chip chipping</p>	<p><b>ลักษณะของปัญหา (Defect description)</b></p> <p>มีแถบสีดำหรือขาวเกิดขึ้นบริเวณ chip ซึ่งมีความน่าจะเป็นที่เกิดปัญหา Chip chipping เมื่อ Tester ทำการทดสอบชิ้นงาน จึงทำให้เกิดปัญหา leak ได้ (Occur black or white line on chip area which have possibility to be chip crack. After perform testing, result is open, short or leak failure)</p> <p><b>การตรวจสอบ (Inspection method)</b></p> <p>ตรวจสอบด้วย SAT โดยโฟกัสไปที่ช่วงหน้า chip และ inner lead และคาร์บอนปัญหาอีกครั้งด้วยการ Decapsulation และดูลักษณะของการเสียหายด้วย SEM หรือการ Cross section (Inspect by X-ray machine and confirm defect mode again by Decap and SEM or Cross section)</p>

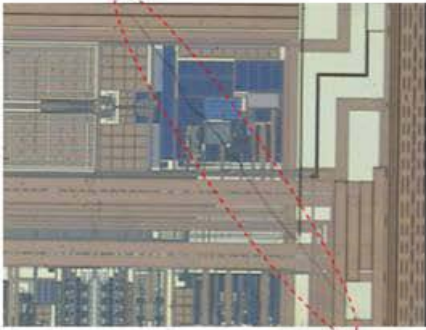

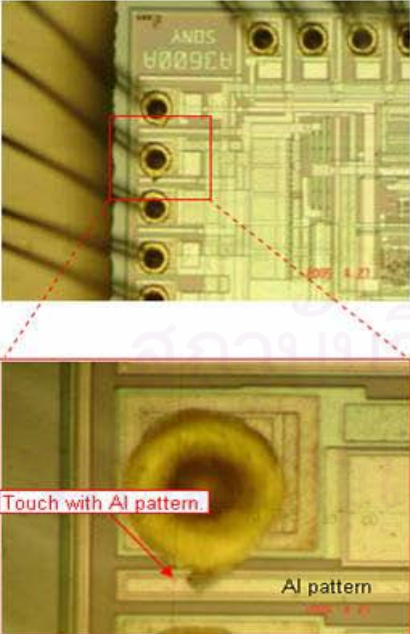
รูปที่ 5.34 คำอธิบายลักษณะสาเหตุการเสียหายแบบ Chip crack และ Chip chipping เมื่อทำการวิเคราะห์ด้วย SAT

รูป	คำอธิบาย
	<p><b>ข้อควรระวัง</b></p> <p>1. ให้ทำการ Decap เฉพาะบริเวณหน้า Chip เท่านั้น เพื่อเป็นการป้องกันไม่ให้เกิดผลกระทบต่อ Inner lead ในกรณีที่เกิดปัญหาขึ้นที่บริเวณ Inner lead (Do decapsulation at chip area only because we must to keep inner lead condition in cause of the problem occur a</p>

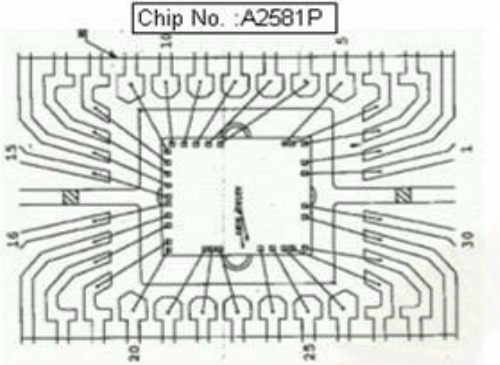
รูปที่ 5.35 คำอธิบายวิธีการวิเคราะห์ของการ Decapsulation เพื่อหาสาเหตุที่ยังไม่พบ

รูป	คำอธิบาย
<p>ยังคงเป็นปัญหา Leak (Still be leak failure)</p> 	<p>1. หากปัญหายังคงเป็น Leak อยู่ให้ทำการวิเคราะห์ในขั้นตอนถัดไป (If the problem still be Leak, go to next step)</p>
<p>เปลี่ยนไปเป็นปกติ (Change to normal)</p> 	<p>2. หากปัญหายังเปลี่ยนไปเป็นปกติ แสดงว่าปัญหาเกิดจากสิ่งแปลกปลอมที่เป็นตัวนำและหลุดไปขณะทำการ Decap จึงควรวิเคราะห์ด้วยวิธีการ Cross section งานเสียตัวอื่นเพื่อหาปัญหา Foreign material บริเวณหน้า Chip (If the problem change to normal, it mean that the problem came from some conductive foreign material but it was removed after decapsulation. So we should analyze it by using cross section method to find out foreign material on chip surface)</p>

รูปที่ 5.36 คำอธิบายวิธีการวิเคราะห์ของการ Curve tracer เพื่อยืนยันอาการเสีย

รูป Defect	คำอธิบาย
<p><b>Chip crack</b></p> 	<p><b>ลักษณะของปัญหา (Defect description)</b>          พบรอยแตกร้าว บริเวณหน้า chip เมื่อ Tester ทำการทดสอบชิ้นงาน จึงทำให้เกิดปัญหา Open Short และ leak ได้ ( There are crack line on chip surface. After perform testing, result is open, short or leak failure)</p> <p><b>การตรวจสอบ (Inspection method)</b>          ตรวจสอบด้วย Microscope 40X ขึ้นไป (Inspect by Microscope <math>\geq</math> 40X I)</p>
<p><b>Chip chipping</b></p> 	<p><b>ลักษณะของปัญหา (Defect description)</b>          พบรอยบิ่นของ chip เมื่อ Tester ทำการทดสอบชิ้นงาน ทำให้เกิดปัญหา leak ได้ ( There are chipping crack line on chip surface. After perform testing, result is open, short or leak failure)</p> <p><b>การตรวจสอบ (Inspection method)</b>          ตรวจสอบด้วย Microscope 40X ขึ้นไป (Inspect by Microscope <math>\geq</math> 40X I)</p>
<p><b>BB position</b></p>  <p>Touch with Al pattern</p> <p>Al pattern</p>	<p><b>ลักษณะของปัญหา (Defect description)</b>          เกิดการเลื่อนตำแหน่งของ 1st bond ทั้งแถบ โดยทำให้ 1st bond เลื่อนออกไปนอก Bond pad และ "ไม่สัมผัสกับ bond pad ข้างเคียง หรือ"ไม่กดทับกับกลางวงจรข้างเคียง เมื่อ Tester ทำการทดสอบชิ้นงาน จึงทำให้เกิดปัญหา Short ขึ้น (Occur mis alignment of all 1st bond, it will shift out from bond pad and attach with beside bond pad or press on Al pattern. So test result is Short failure)</p> <p><b>การตรวจสอบ (Inspection method)</b>          ตรวจสอบด้วย Microscope 40X ขึ้นไป (Inspect by Microscope <math>\geq</math> 40X I)          ตรวจสอบด้วย Microscope 40X ขึ้นไป (Inspect by Microscope <math>\geq</math> 40X I)</p>


รูปที่ 5.37 คำอธิบายลักษณะสาเหตุการเสียแบบ Chip crack และ BB position เมื่อวิเคราะห์ด้วย Microscope

รูป Defect	คำอธิบาย
<p data-bbox="260 327 359 356">Mix type</p> 	<p data-bbox="770 327 1189 356"><b>ลักษณะของปัญหา (Defect description)</b></p> <p data-bbox="770 356 1335 454">พบว่า Chip No. ไม่ตรงกับงาน ดี เมื่อ Tester ทำการทดสอบชิ้นงาน จึงทำให้เกิดปัญหา Open Short หรือ leak ได้ (Chip No. is different from Good IC. After perform testing, result is open, short and leak failure)</p>


รูปที่ 5.38 คำอธิบายลักษณะสาเหตุการเสียแบบ Mix type

รูป	คำอธิบาย
	<p data-bbox="766 902 1329 1167">1. ให้ทำการวิเคราะห์ตาม TWS-QAD108 "Liquid crystal Microscopy" หากพบจุดดำ (Hot spot) ของงาน NG และแตกต่างจากงานดี แสดงว่ามีความผิดปกติเกิดขึ้นที่หน้า Chip ให้ทำการตรวจสอบที่จุดนั้นซ้ำอีกครั้ง ด้วย Microscope (Do Liquid crystal Microscopy follow TWS-QAD108 "Liquid crystal Microscopy". If we found abnormal hot spot on NG IC we must check at that point again by microscope after remove liquid crystal.)</p>

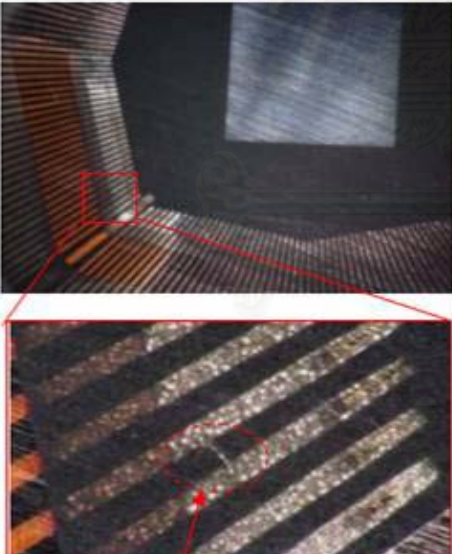

รูปที่ 5.39 คำอธิบายวิธีการวิเคราะห์ด้วยวิธี Hot spot

รูป	คำอธิบาย
	<p data-bbox="770 1565 1345 1794">1. ให้ใช้เครื่อง Wire pull test ในการตัด Gold wire ของpin ที่เป็นปัญหา Short ออกแล้วทำการทดสอบด้วยเครื่อง Curve tracer อีกครั้งเพื่อเป็นการแยกแยะปัญหาว่าเกิดขึ้นที่ Chip หรือเกิดขึ้นที่ Inner lead (Use wire pull test for cutting the problem wire then perform Curve tracer testing again. Purpose to separate source of problem that occur chip or inner lead.</p>

รูปที่ 5.40 คำอธิบายวิธีการวิเคราะห์ของการตัด Gold wire

รูป	คำอธิบาย
<p data-bbox="236 309 786 342">ยังคงเป็นปัญหา Short (Still be Short failure)</p> 	<p data-bbox="786 573 1353 712">1. หากปัญหายังคงเป็น Short อยู่แสดงว่าปัญหาเกิดขึ้นบริเวณ Inner lead จึงควรทำการวิเคราะห์ต่อด้วยการ Cross section เพื่อหาสิ่งแปลกปลอมที่ทำให้เกิดการ Short ต่อไป lead (If the problem still be Short, it mean that problem occur at inner lead area so we</p>
<p data-bbox="236 712 786 745">เปลี่ยนไปเป็นปัญหา Open (Change to Open failure)</p>	<p data-bbox="786 775 1353 907">2. หากปัญหาเปลี่ยนไปเป็น Open แสดงว่าปัญหาเกิดขึ้นที่ Chip จึงควรส่งชิ้นงานที่เหลือวิเคราะห์ที่ประเทศญี่ปุ่นต่อไป (If the problem change to Open failure, it mean that problem occur at chip so we should sent sample to Japan site for analysis.)</p>

รูปที่ 5.41 คำอธิบายวิธีการวิเคราะห์ด้วย Curve tracer หลังการตัด Gold wire

รูป	คำอธิบาย
	<p data-bbox="770 1155 1375 1361">1. ทำการ cross section ในระนาบตามรูปเพื่อให้สามารถเป็นสิ่งแปลกปลอมได้ง่าย และยังสามารถใช้ Multimeter วัดเพื่อบอกว่าปัญหายังอยู่ในระหว่างการ Cross section ได้ด้วย (Cross section follow the picture, it can found the foreign material easier and we can use multimeter to confirm short problem during cross section also.)</p> 

รูปที่ 5.42 คำอธิบายวิธีการวิเคราะห์ของเครื่องตัดและเครื่องขัด

จากข้อมูลความรู้ในการวิเคราะห์งานเสียที่เกิดจากอาการเสียทั้ง 3 แบบข้างต้น พบว่าในแต่ละแบบของอาการเสียจะประกอบด้วย 3 ส่วนประกอบสำคัญคือ

1. ส่วนของขั้นตอนการวิเคราะห์ ซึ่งจะเป็นการเรียงลำดับขั้นตอนการวิเคราะห์และเครื่องมือที่ใช้ในการวิเคราะห์ให้เหมาะสมสำหรับอาการเสียนั้นๆ
2. ส่วนของคำอธิบายลักษณะสาเหตุการเสีย ซึ่งจะเป็นการอธิบายลักษณะสาเหตุการเสียแบบต่างๆที่สามารถพบได้ในขั้นตอนการวิเคราะห์แต่ละขั้นตอนและยังอธิบายถึงรายละเอียดของการวิเคราะห์อีกด้วย
3. ส่วนของสาเหตุการเสียที่สามารถพบได้ในขั้นตอนการวิเคราะห์แต่ละขั้นตอน

#### 5.4 การสร้างระบบการวิเคราะห์งานเสียของการผลิตวงจรรวม

##### 5.4.1 การออกแบบระบบ

เนื่องจากต้องการสร้างระบบการจัดการความรู้ในการวิเคราะห์งานเสียวงจรรวมบนระบบเครือข่ายคอมพิวเตอร์ จึงได้ใช้ภาษา PHP และระบบฐานข้อมูล MS Access ในการสร้างระบบเพื่อต้องการให้เป็นระบบที่วิศวกรผู้เชี่ยวชาญสามารถสังเคราะห์ความรู้เข้าสู่ระบบ และทำการสร้างและจัดการความรู้ในการวิเคราะห์งานเสียของวงจรรวมนั้นให้เป็นปัจจุบันได้ตลอด ดังนั้นระบบการจัดการความรู้บนระบบเครือข่ายคอมพิวเตอร์นี้จึงประกอบด้วย 2 ส่วนหลักคือ

1. ส่วนติดต่อผู้ใช้ สำหรับให้ผู้ที่ต้องการคำปรึกษาเข้าไปใช้
2. ส่วนผู้จัดการระบบ สำหรับให้ผู้เชี่ยวชาญสามารถเข้าไปจัดการฐานความรู้ได้

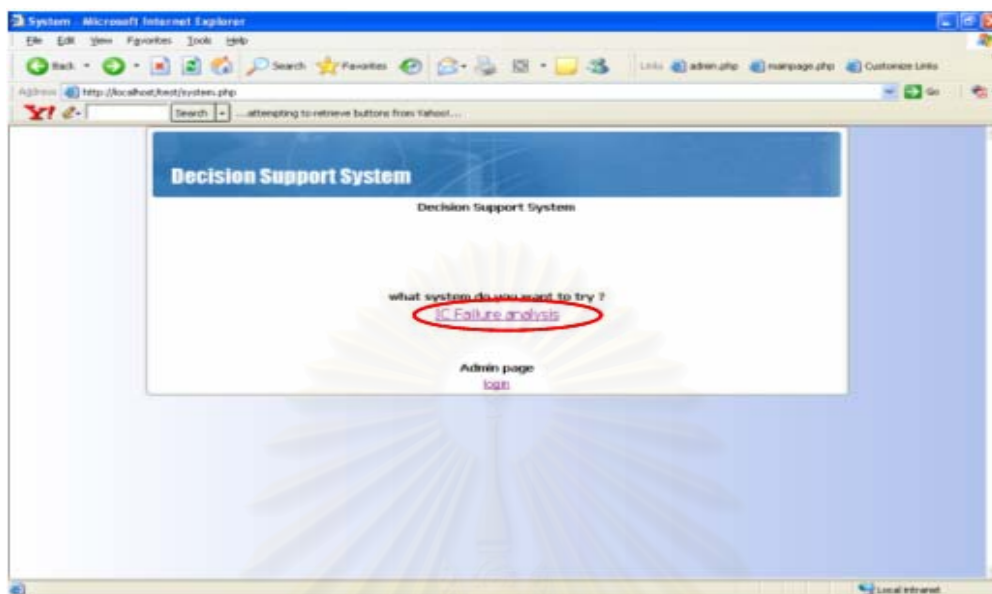
##### 5.4.2 ส่วนติดต่อผู้ใช้

ในส่วนนี้ได้ทำการสัมภาษณ์ความต้องการจากผู้ใช้งานจริงซึ่งคือช่างผู้ปฏิบัติการวิเคราะห์งานเสีย ซึ่งมีความต้องการดังต่อไปนี้

1. ต้องสามารถเลือกอาการเสียที่ต้องการจะวิเคราะห์ได้
2. ต้องสามารถบอกขั้นตอนการวิเคราะห์ รายละเอียดในการวิเคราะห์ รูปแสดงสาเหตุการเสีย และสาเหตุที่มีโอกาสพบได้ในขั้นตอนการวิเคราะห์นั้นๆ
3. ต้องสามารถย้อนกลับไปยังขั้นตอนก่อนหน้าได้

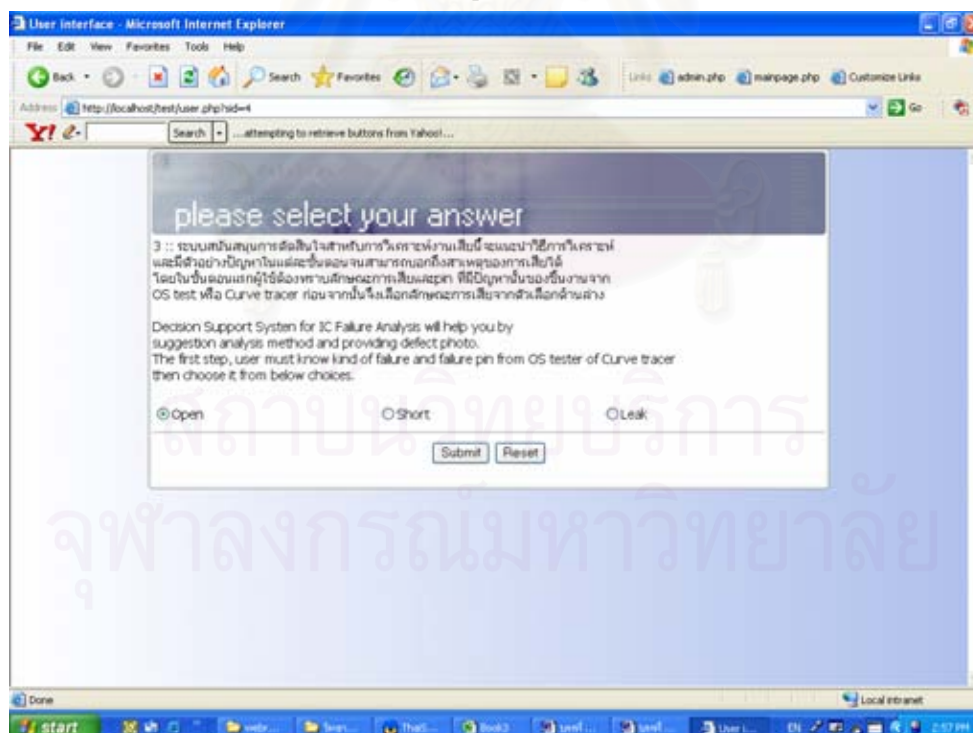
จากความต้องการของข้างต้น จึงได้ทำการออกแบบให้ส่วนติดต่อผู้ใช้มีลักษณะดังนี้

เริ่มจากเข้าสู่ฟอร์มหลักของระบบการวิเคราะห์งานเสียของวงจรรวมดังรูปที่ 5.43



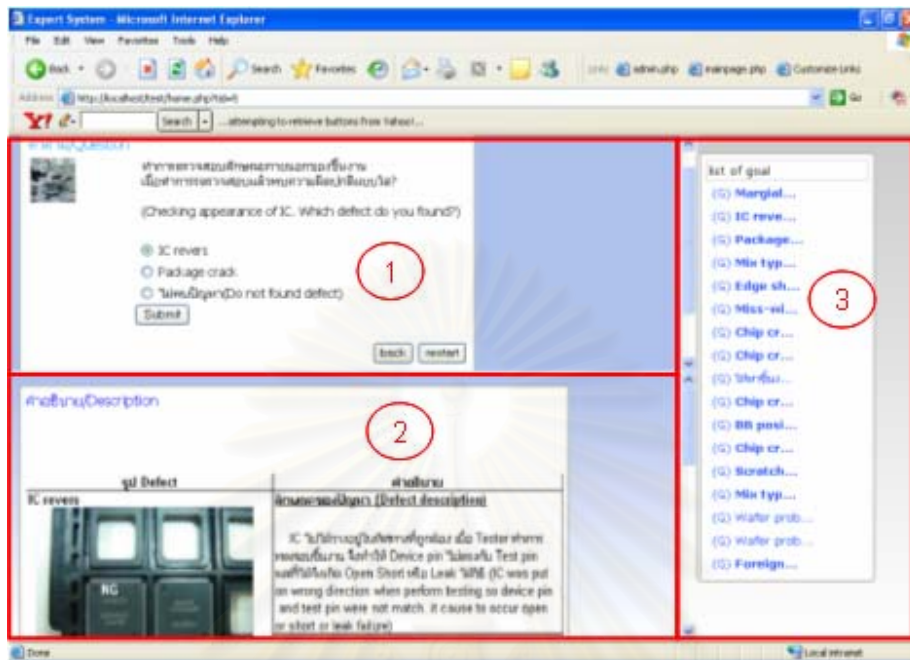
รูปที่ 5.43 แบบฟอร์มหลักของระบบการวิเคราะห์งานเสียของวงจรรวม

ส่วนเลือกอาการเสียที่ต้องการวิเคราะห์ แสดงดังรูปที่ 5.44



รูปที่ 5.44 แบบฟอร์มเลือกอาการเสียที่ต้องการวิเคราะห์

ส่วนการแนะนำความรู้ในการวิเคราะห์งานเสียแสดงดังรูปที่ 5.45



รูปที่ 5.45 แบบฟอร์มแสดงความรู้ในการวิเคราะห์งานเสีย

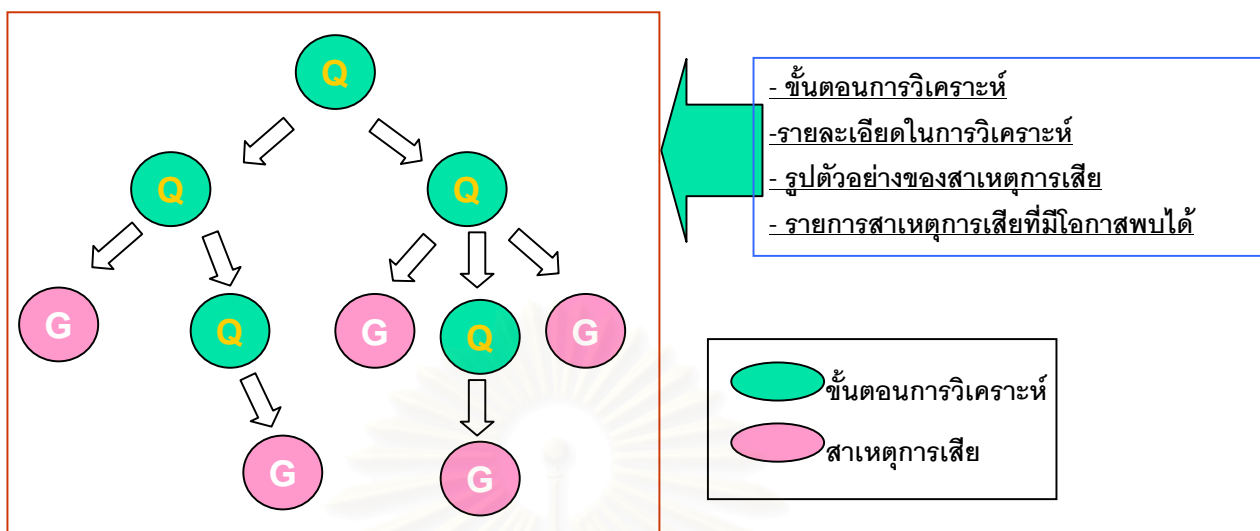
ในรูปที่ 5.45 ฟอร์มจะแบ่งส่วนแสดงผลออกเป็น 3 ส่วนคือ

ส่วนที่ 1 แสดงรายละเอียดของขั้นตอนการวิเคราะห์นั้นในแต่ละขั้นตอน ซึ่งมีปุ่มที่สามารถย้อนกลับไปยังขั้นตอนก่อนหน้าได้

ส่วนที่ 2 แสดงคำอธิบายเพิ่มเติมและรูปแสดงตัวอย่างสาเหตุการเสียที่มีโอกาสพบได้ในขั้นตอนการวิเคราะห์ขั้นตอนนั้น

ส่วนที่ 3 แสดงรายการสาเหตุการเสียที่มีโอกาสพบในขั้นตอนการวิเคราะห์ที่เหลืออยู่





รูปที่ 5.46 ขั้นตอนการใช้งานของส่วนผู้ใช้งาน

จากรูปที่ 5.46 แสดงขั้นตอนการใช้งานดังนี้

1. ผู้ใช้เข้าสู่ขั้นตอนการวิเคราะห์งานเสียในขั้นแรกซึ่งจะมีการอธิบายถึงวิธีการวิเคราะห์ เพื่อให้ผู้ใช้ปฏิบัติตาม
2. จากนั้นผู้ใช้งานเปรียบเทียบผลจากการปฏิบัติจริงกับรูปแสดงตัวอย่างสาเหตุการเสียที่อยู่ในส่วนอธิบายด้านล่าง
3. หากพบว่าพบสาเหตุการเสียจากการปฏิบัติจริงตรงกับรูปตัวอย่างให้ผู้ใช้เลือกตัวเลือกของสาเหตุการเสียนั้นระบบก็จะสิ้นสุดเพื่อผู้ใช้พบสาเหตุของการเสียแล้ว
4. แต่หากไม่พบสาเหตุการเสียในขั้นตอนการวิเคราะห์นั้น ให้ผู้ใช้เลือกตัวเลือกไม่พบปัญหา เพื่อเข้าสู่ขั้นตอนการวิเคราะห์ขั้นตอนถัดไป จนกว่าผู้ใช้จะสามารถหาสาเหตุการเสียได้ ระบบจึงจะหยุด

### 5.4.3 ส่วนของผู้จัดการระบบ

ในส่วนนี้ได้ออกแบบให้มีความสอดคล้องกับลักษณะความรู้ของกรวิเคราะห์งานเสียของวงจรรวม และได้สัมภาษณ์ความต้องการจากผู้ใช้งานจริงซึ่งคือวิศวกรผู้เชี่ยวชาญการวิเคราะห์งานเสียที่มีหน้าที่ในการจัดการความรู้ให้เป็นปัจจุบันเสมอ ซึ่งสามารถสรุปความต้องการที่สำคัญได้ดังนี้

1. ต้องสามารถสร้างรายละเอียดของขั้นตอนการวิเคราะห์แต่ละขั้นตอนได้
2. ต้องสามารถสร้างรายละเอียดคำอธิบายและรูปแสดงตัวอย่างสาเหตุการเสียสำหรับขั้นตอนการวิเคราะห์แต่ละขั้นตอนได้

3. ต้องสามารถสร้างรายละเอียดของสาเหตุการเสียชีวิตได้
4. ต้องสามารถสร้างความสัมพันธ์ระหว่างรายละเอียดขั้นตอนการวิเคราะห์ คำอธิบายและสาเหตุการเสียชีวิตในแต่ละขั้นตอนการวิเคราะห์ได้

จากความต้องการข้างต้น จึงได้ทำการออกแบบส่วนของผู้ดูแลระบบไว้ดังนี้

#### 5.4.3.1 ส่วนสร้างรายละเอียดขั้นตอนการวิเคราะห์

รูปที่ 5.47 แบบฟอร์มของส่วนสร้างรายละเอียดของขั้นตอนการวิเคราะห์  
จากรูปที่ 5.47 ฟอร์มในส่วนนี้ผู้เชี่ยวชาญสามารถสร้าง

- สร้างรายละเอียดของขั้นตอนการวิเคราะห์และรูปภาพ
- สร้างตัวเลือกต่างๆ ไม่เกิน 5 ตัวเลือกเพื่อนำไปสู่สาเหตุการเสียชีวิตหรือขั้นตอนการวิเคราะห์ถัดไป

### 5.4.3.2 ส่วนสร้างรายละเอียดของคำอธิบาย

ส่วนสร้างรายละเอียดของคำอธิบายและรูปแสดงตัวอย่างสาเหตุการเสียชีวิตสำหรับ  
ขั้นตอนการวิเคราะห์แต่ละขั้นตอน

The screenshot displays a web browser window titled "Admin Insert description - Microsoft Internet Explorer". The address bar shows the URL "http://localhost/test/admin\_insert\_desc.php". The main content area contains a form with the following sections:

- view description live**: A link at the top of the form.
- insert name description**: A text input field labeled "description name :".
- insert or delete picture**: Includes radio buttons for "use picture : yes" (selected) and "no". Below it is an "insert picture :" field with a "choose pic" button. A rich text editor toolbar with buttons for Bold (B), Italic (I), Underline (U), and Link (link) is present.
- comment picture**: A text area for "comment picture :".
- insert description**: Includes a "description NO." field with the value "45" and a "description :" text area with a rich text editor toolbar (B, I, U, link).
- At the bottom of the form are "Submit" and "reset" buttons.
- A red asterisk and the text "\*please edit correctly" are visible at the bottom left of the form area.

รูปที่ 5.48 แบบฟอร์มของส่วนสร้างรายละเอียดของคำอธิบาย

จากรูปที่ 5.48 แสดงฟอร์มสำหรับการสร้างรายละเอียดของคำอธิบาย ในส่วนนี้ผู้เชี่ยวชาญสามารถ  
สร้างรายละเอียดของคำอธิบายและรูปแสดงตัวอย่างสาเหตุการเสียชีวิต

จุฬาลงกรณ์มหาวิทยาลัย

### 5.4.3.3 ส่วนสร้างรายละเอียดของสาเหตุการเสียชีวิต

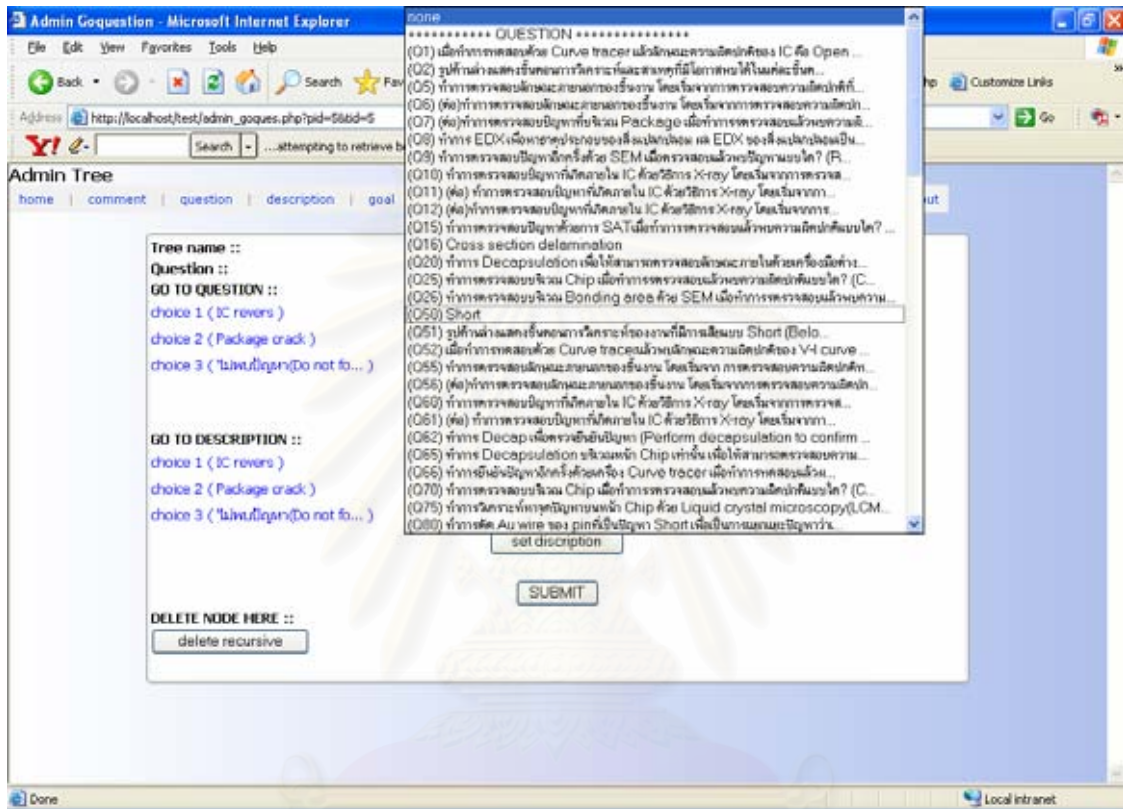
สามารถสร้างรายละเอียดของสาเหตุการเสียชีวิตได้

รูปที่ 5.49 แบบฟอร์มของส่วนสร้างรายละเอียดของสาเหตุการเสียชีวิต

จากรูปที่ 5.49 ฟอร์มของส่วนสร้างรายละเอียดของสาเหตุการเสียชีวิตนี้ผู้เชี่ยวชาญสามารถสร้างรายละเอียดของสาเหตุการเสียชีวิตและรูปภาพได้

#### 5.4.3.4 ส่วนสร้างความสัมพันธ์

ส่วนสร้างความสัมพันธ์ระหว่างรายละเอียดขั้นตอนการวิเคราะห์ คำอธิบายและสาเหตุการเสียในแต่ละขั้นตอนการวิเคราะห์

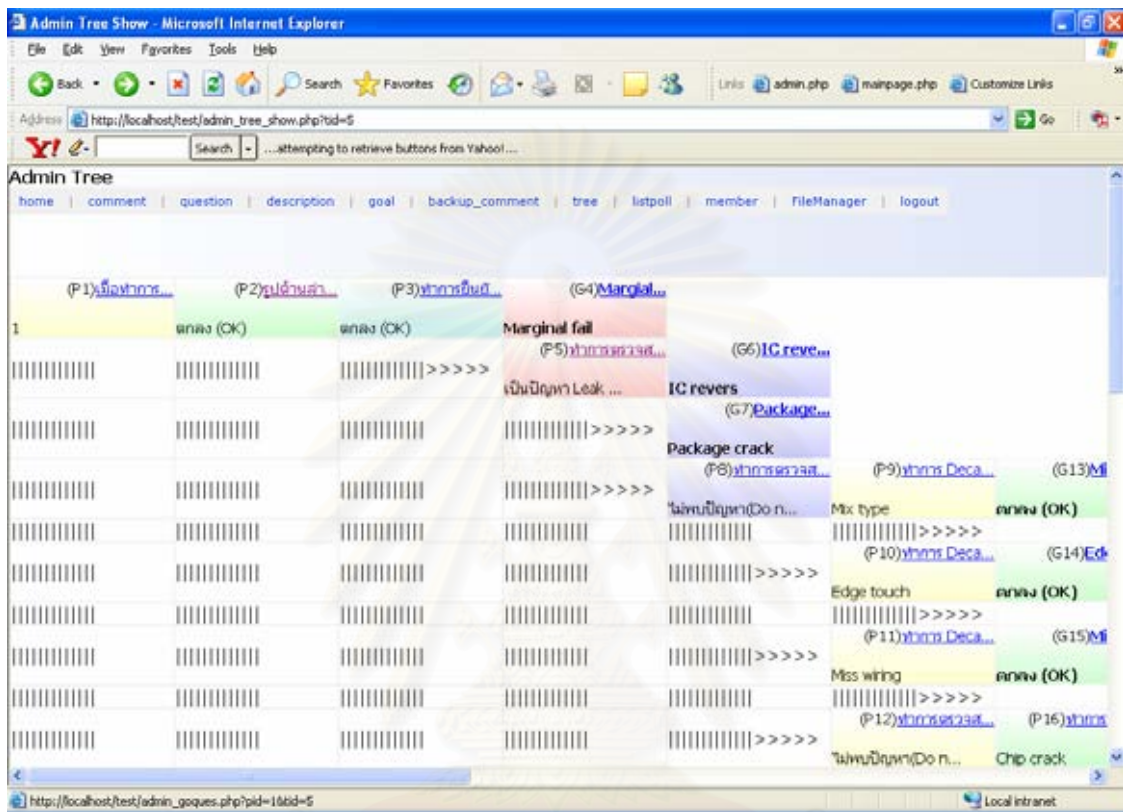


รูปที่ 5.50 แบบฟอร์มของส่วนสร้างความสัมพันธ์

จากรูปที่ 5.50 ในส่วนนี้ผู้เชี่ยวชาญสามารถกำหนดความสัมพันธ์ระหว่าง

- รายละเอียดขั้นตอนการวิเคราะห์
- คำอธิบาย
- สาเหตุการเสีย

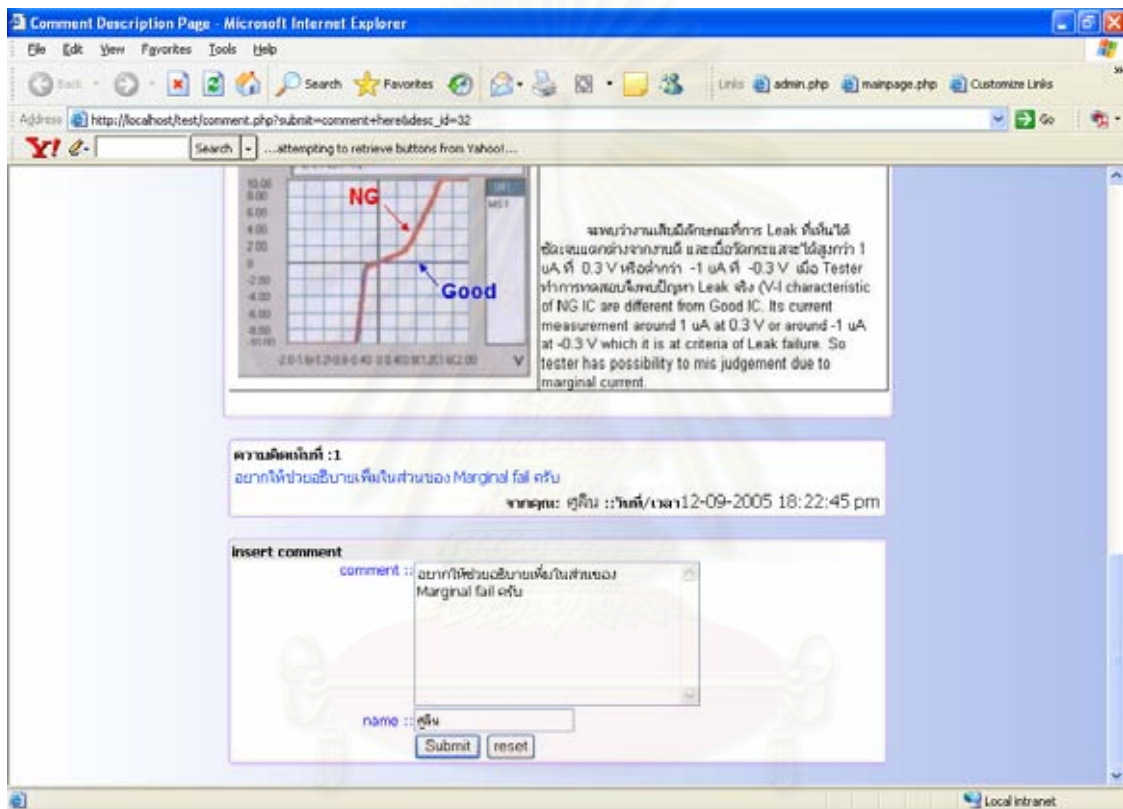
เมื่อกำหนดความสัมพันธ์ของขั้นตอนการวิเคราะห์แต่ละขั้นตอนเข้าด้วยกันก็จะเกิดเป็นความสัมพันธ์แบบต้นไม้ของขั้นตอนการวิเคราะห์ปัญหาขึ้น ดังรูปที่ 5.51



รูปที่ 5.51 แบบฟอร์มแสดงความสัมพันธ์ของขั้นตอนการวิเคราะห์

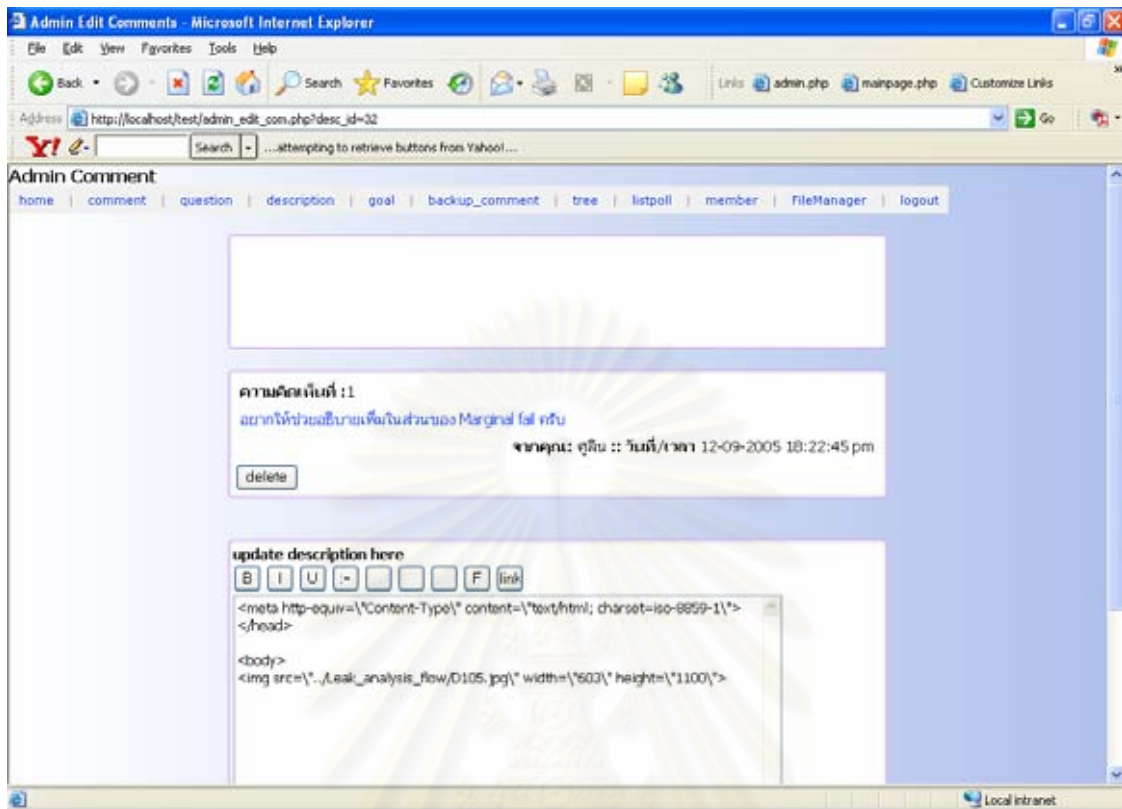
สถาบันวิทยบริการ  
จุฬาลงกรณ์มหาวิทยาลัย

นอกจากนั้น ได้ทำการออกแบบให้ฐานความรู้เป็นแบบฐานความรู้ไดนามิก คือ ฐานความรู้ที่เป็นข้อเท็จจริง สามารถเปลี่ยนแปลงได้ตามต้องการ ในขณะที่โปรแกรมยังทำงานอยู่ โดยให้ผู้ใช้สามารถฝากข้อคิดเห็น ปัญหาหรือข้อเสนอแนะต่างๆ ที่พบในแต่ละขั้นตอนการวิเคราะห์จากระบบได้ ดังรูปที่ 5.52 จากนั้นระบบจะแสดงผลให้แก่ผู้เชี่ยวชาญซึ่งเป็นผู้ดูแลระบบรับทราบเพื่อนำไปแก้ไขปรับปรุงข้อมูลความรู้ในการวิเคราะห์งานเสียให้ดียิ่งขึ้นได้ด้วย ดังรูปที่ 5.53



รูปที่ 5.52 แบบฟอร์มรับข้อคิดเห็นจากผู้ใช้งาน

สถาบันวิจัยวิชาการ  
จุฬาลงกรณ์มหาวิทยาลัย



รูปที่ 5.53 แบบฟอร์มแสดงส่วนแสดงข้อคิดเห็นจากผู้ให้แกผู้ดูแลระบบได้ทราบ

#### 5.4.4 โครงสร้างของฐานข้อมูลที่สำคัญ

ฐานข้อมูลสามารถสร้างได้จาก MS Access โดยประกอบด้วยรายละเอียดดังนี้

1. ตาราง question ทำหน้าที่เก็บรายละเอียดของขั้นตอนการวิเคราะห์และชื่อตัวเลือกอีกทั้งหมด 5 ข้อ

ชื่อฟิลด์	ชนิดข้อมูล	คำอธิบาย
- Qid	number	ลำดับขั้นตอนการวิเคราะห์
- Question	memo	รายละเอียดของการวิเคราะห์
- Num_choice	text	จำนวนตัวเลือก
- c1	memo	ตัวเลือกที่ 1
- c2	memo	ตัวเลือกที่ 2
- c3	memo	ตัวเลือกที่ 3
- c4	memo	ตัวเลือกที่ 4
- c5	memo	ตัวเลือกที่ 5



## 2. ตาราง describe ทำหน้าที่เก็บคำบรรยายทั้งหมด

ชื่อฟิลด์	ชนิดข้อมูล	คำอธิบาย
- dsid	number	ลำดับของคำอธิบาย
- name	memo	ชื่อของคำอธิบาย
- describe	memo	รายละเอียดของคำอธิบาย
- comment	yes/no	แสดงว่ามีข้อคิดเห็นฝากไว้หรือไม่

## 3. ตาราง goal ทำหน้าที่เก็บสาเหตุการเสียชีวิตทั้งหมดที่มี

ชื่อฟิลด์	ชนิดข้อมูล	คำอธิบาย
- GID	number	ลำดับของสาเหตุการเสียชีวิต
- goal	memo	รายละเอียดของสาเหตุการเสียชีวิต

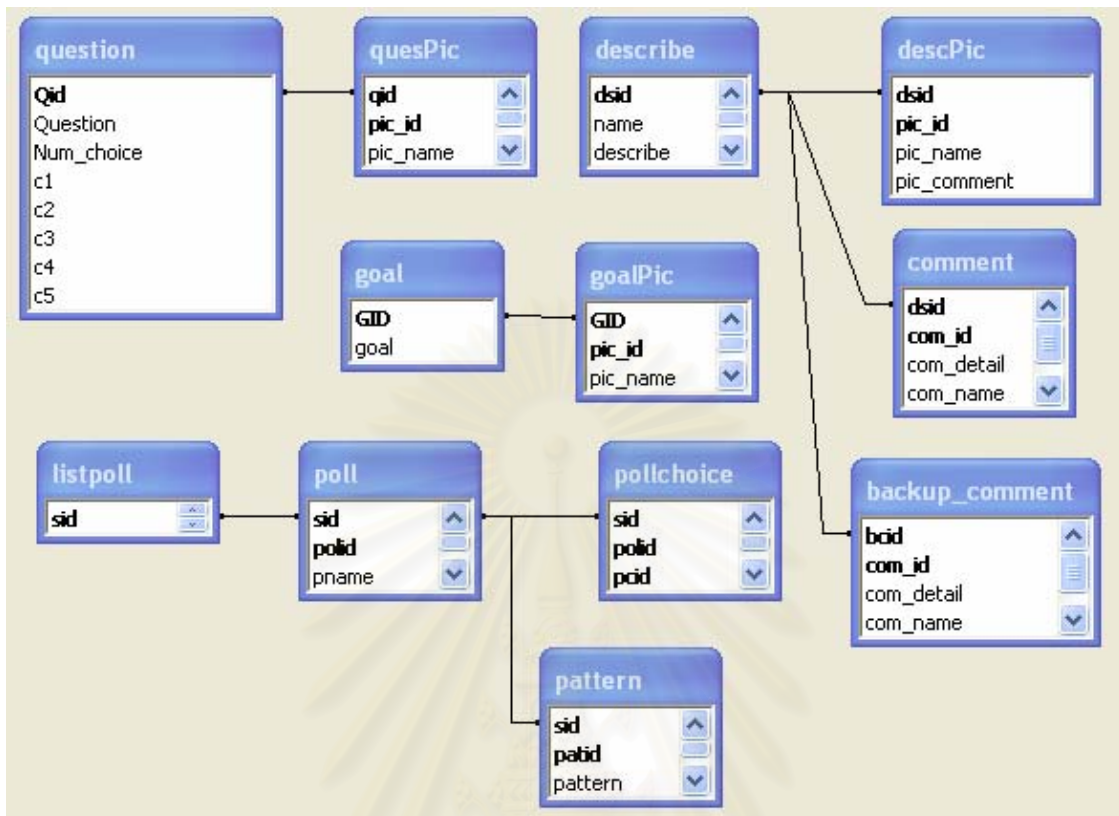
## 4. ตาราง Open\_analysis\_flow เก็บความสัมพันธ์ของขั้นตอนการวิเคราะห์อาการเสียชีวิตแบบOpen

ตาราง Short\_analysis\_flow เก็บความสัมพันธ์ของขั้นตอนการวิเคราะห์อาการเสียชีวิตแบบShort

ตาราง Leak\_analysis\_flow เก็บความสัมพันธ์ของขั้นตอนการวิเคราะห์อาการเสียชีวิตแบบLeak

ตารางเก็บความสัมพันธ์มีรูปแบบฐานข้อมูลเหมือนกันคือ

ชื่อฟิลด์	ชนิดข้อมูล	คำอธิบาย
- pid	number	ลำดับของคำถามที่สร้างไว้ต้นไม้
- old_qid	number	ลำดับของ Qid ที่สร้างไว้แล้ว
- gc1	memo	ตัวชี้ลำดับ pid ของตัวเลือกที่ 1
- gc2	memo	ตัวชี้ลำดับ pid ของตัวเลือกที่ 2
- gc3	memo	ตัวชี้ลำดับ pid ของตัวเลือกที่ 3
- gc4	memo	ตัวชี้ลำดับ pid ของตัวเลือกที่ 4
- gc5	memo	ตัวชี้ลำดับ pid ของตัวเลือกที่ 5
- dc1	memo	ตัวชี้ลำดับ dsid ของตัวเลือกที่ 1
- dc2	memo	ตัวชี้ลำดับ dsid ของตัวเลือกที่ 1
- dc3	memo	ตัวชี้ลำดับ dsid ของตัวเลือกที่ 1
- dc4	memo	ตัวชี้ลำดับ dsid ของตัวเลือกที่ 1
- dc5	memo	ตัวชี้ลำดับ dsid ของตัวเลือกที่ 1
- gold	yes/no	ตัวกำหนดว่า pid นั้นจะเป็น Goal หรือคำถาม



รูปที่ 5.54 ความสัมพันธ์ของฟิลด์ของแต่ละตาราง

จากรูปที่ 5.54 เป็นการแสดงความสัมพันธ์ของฟิลด์ของแต่ละตารางดังต่อไปนี้

- ฟิลด์ Qid ของตาราง question มีความสัมพันธ์แบบ 1:M กับฟิลด์ qid ของตาราง quesPic
- ฟิลด์ dsid ของตาราง describe มีความสัมพันธ์แบบ 1:M กับฟิลด์ dsid ของตาราง descPic  
ฟิลด์ dsid ของตาราง comment และฟิลด์ bcid ของตาราง backup\_comment
- ฟิลด์ GID ของตาราง goal มีความสัมพันธ์แบบ 1:M กับฟิลด์ GID ของตาราง goalPic
- ฟิลด์ sid ของตาราง listpoll มีความสัมพันธ์แบบ 1:M กับฟิลด์ sid ของตาราง poll
- ฟิลด์ sid ของตาราง describe มีความสัมพันธ์แบบ 1:M กับฟิลด์ dsid ของตาราง descPic  
ฟิลด์ dsid ของตาราง pollchoice และฟิลด์ dsid ของตาราง pattern

## 5.5 การทดสอบระบบการวิเคราะห์งานเสียของการผลิตวงจรรวม

เนื่องจากรายงานการวิเคราะห์งานเสียจะมีการบันทึกผลการวิเคราะห์ในแต่ละขั้นตอนการวิเคราะห์ไว้ ดังนั้นจึงสามารถนำผลการวิเคราะห์ในแต่ละขั้นตอนนั้นเข้ามาใช้ตอบคำถามของระบบการวิเคราะห์งานเสียของการผลิตวงจรรวมได้ เพื่อทดสอบว่าผลการวิเคราะห์ที่ได้จากระบบตรงกับผลการวิเคราะห์ที่อยู่ในเอกสารหรือไม่

### 5.5.1 วิธีการทดสอบระบบการวิเคราะห์งานเสียของการผลิตวงจรรวม

การทดสอบความถูกต้องระบบการวิเคราะห์งานเสียของการผลิตวงจรรวมทำโดยนำรายงานการวิเคราะห์งานเสียตั้งแต่เดือนมกราคม ถึง เดือนเมษายน พ.ศ.2548 ทั้งหมด 253 ฉบับ มาเปรียบเทียบผลการวิเคราะห์ที่ได้จากรายงานการวิเคราะห์งานเสียกับผลการวิเคราะห์ที่ได้จากระบบ ตัวอย่างขั้นตอนการเปรียบเทียบผลการวิเคราะห์ของรายงานการวิเคราะห์กับระบบโดยใช้รายละเอียดการวิเคราะห์จากรายงานการวิเคราะห์หมายเลข Y05040052 มีดังต่อไปนี้

รายละเอียดของรายงานการวิเคราะห์หมายเลข Y05040052

- วิศวกรผู้ทำการวิเคราะห์ชื่อ นายกฤษฎา
- วันที่ทำการวิเคราะห์ วันที่ 7 เมษายน ค.ศ. 2005
- อาการเสีย แบบวงจรขาด
- ขั้นตอนการวิเคราะห์และผลการวิเคราะห์
  - ขั้นตอนที่ 1 ตรวจสอบลักษณะภายนอกแล้วไม่พบสาเหตุการเสีย
  - ขั้นตอนที่ 2 ตรวจสอบด้วยเครื่อง X-ray แล้วพบเป็นปัญหาลวดทองคำไม่ติดที่ขา
  - ขั้นตอนที่ 3 ทำการเปิดฝิดชิ้นงาน
  - ขั้นตอนที่ 4 ตรวจสอบด้วยเครื่อง SEM แล้วสาเหตุการเสียคือลวดทองคำแตกที่ขา
- สรุปสาเหตุการเสียคือ ลวดทองคำแตกที่ขา

วิธีการเปรียบเทียบผลการวิเคราะห์กับระบบ

1. เลือกอาการเสียที่ต้องการให้ระบบวิเคราะห์ซึ่งคืออาการเสียแบบวงจรขาด
2. เมื่อเข้าสู่ขั้นตอนการตรวจสอบลักษณะภายนอกให้เลือกตัวเลือก "ไม่พบปัญหา"
3. เมื่อเข้าสู่ขั้นตอนการตรวจสอบด้วยเครื่อง X-ray ให้นำผลการวิเคราะห์ที่ได้จากขั้นตอนที่ 2 ของเอกสารการวิเคราะห์มาเปรียบเทียบกับตัวเลือกในระบบ พบว่าผลตรงกับตัวเลือก "NSOL" (ลวดทองคำไม่ติดที่ขา) จึงเลือกตัวเลือก "NSOL"
4. จากนั้นระบบจะแนะนำให้ทำการเปิดฝิดชิ้นงาน

5. ระบบเข้าสู่ขั้นตอนการตรวจสอบด้วย SEM ให้นำผลการวิเคราะห์ที่ได้จากขั้นตอนที่ 4 ของเอกสารการวิเคราะห์มาเปรียบเทียบกับตัวเลือกในระบบ พบว่าผลตรงกับตัวเลือก "Second bond crack" (ลวดทองคำแตกที่ขา) จึงเลือกตัวเลือก "Second bond crack"
6. ระบบจะแสดงสาเหตุการเสียคือ Second bond crack (ลวดทองคำแตกที่ขา)  
สรุปผลการเปรียบเทียบผลการวิเคราะห์ระหว่างรายงานการวิเคราะห์ของวิศวกรกับระบบ พบว่าตรงกัน

### 5.5.2 สรุปผลการทดสอบการวิเคราะห์งานเสียของการผลิตวงจรรวม

จากรายงานการวิเคราะห์งานเสียทั้งหมด 253 ฉบับ พบว่าระบบการวิเคราะห์งานเสียของการผลิตวงจรรวมสามารถบอกผลการวิเคราะห์ได้ตรงกับผู้เชี่ยวชาญได้ทั้งหมดดังแสดงในตารางที่ 5.6

ตาราง 5.6 ตัวอย่างตารางเปรียบเทียบผลการทดสอบระบบ

No.	Abnormal yield No	ผลการวิเคราะห์จากผู้เชี่ยวชาญ	ผลการวิเคราะห์จากระบบ
1	Y05010004	RETEST PASS	RETEST PASS
2	Y05010039	DAMAGE LEAD	DAMAGE LEAD
3	Y05010040	CHIP SCRATCH	CHIP SCRATCH
4	Y05010066	RETEST PASS	RETEST PASS
5	Y05010069	WIRE DAMAGE	WIRE DAMAGE
6	Y05010073	NSOP	NSOP
7	Y05010093	CHIP SCRATCH	CHIP SCRATCH
8	Y05010094	CHIP SCRATCH	CHIP SCRATCH
9	Y05010095	CHIP SCRATCH	CHIP SCRATCH
10	Y05010096	DAMAGE LEAD	DAMAGE LEAD
.			
.			
.			
241	Y05040200	NSOP	NSOP
242	Y05040235	WIRE DAMAGE	WIRE DAMAGE
243	Y05040239	WIRE DAMAGE	WIRE DAMAGE
244	Y05040247	RETEST PASS	RETEST PASS
245	Y05040248	RESIN ON LEAD	RESIN ON LEAD
246	Y05040249	RETEST PASS	RETEST PASS
247	Y05040250	WIRE DAMAGE	WIRE DAMAGE
248	Y05040255	DAMAGE LEAD	DAMAGE LEAD
249	Y05040257	RESIN ON LEAD	RESIN ON LEAD
250	Y05040258	RETEST PASS	RETEST PASS
251	Y05040263	RETEST PASS	RETEST PASS
252	Y05040266	DAMAGE LEAD	DAMAGE LEAD
253	Y05040268	DAMAGE LEAD	DAMAGE LEAD

## บทที่ 6

### บทสรุปจากการดำเนินการวิจัย และการพัฒนาระบบ

ในบทนี้จะกล่าวถึงบทสรุปจากการดำเนินงานวิจัย และการพัฒนาระบบการวิเคราะห์งานเสียของวงจรรวม ซึ่งจะประกอบไปด้วย สรุปผลงานวิจัย ข้อเสนอแนะ

#### 6.1 สรุปผลงานวิจัย

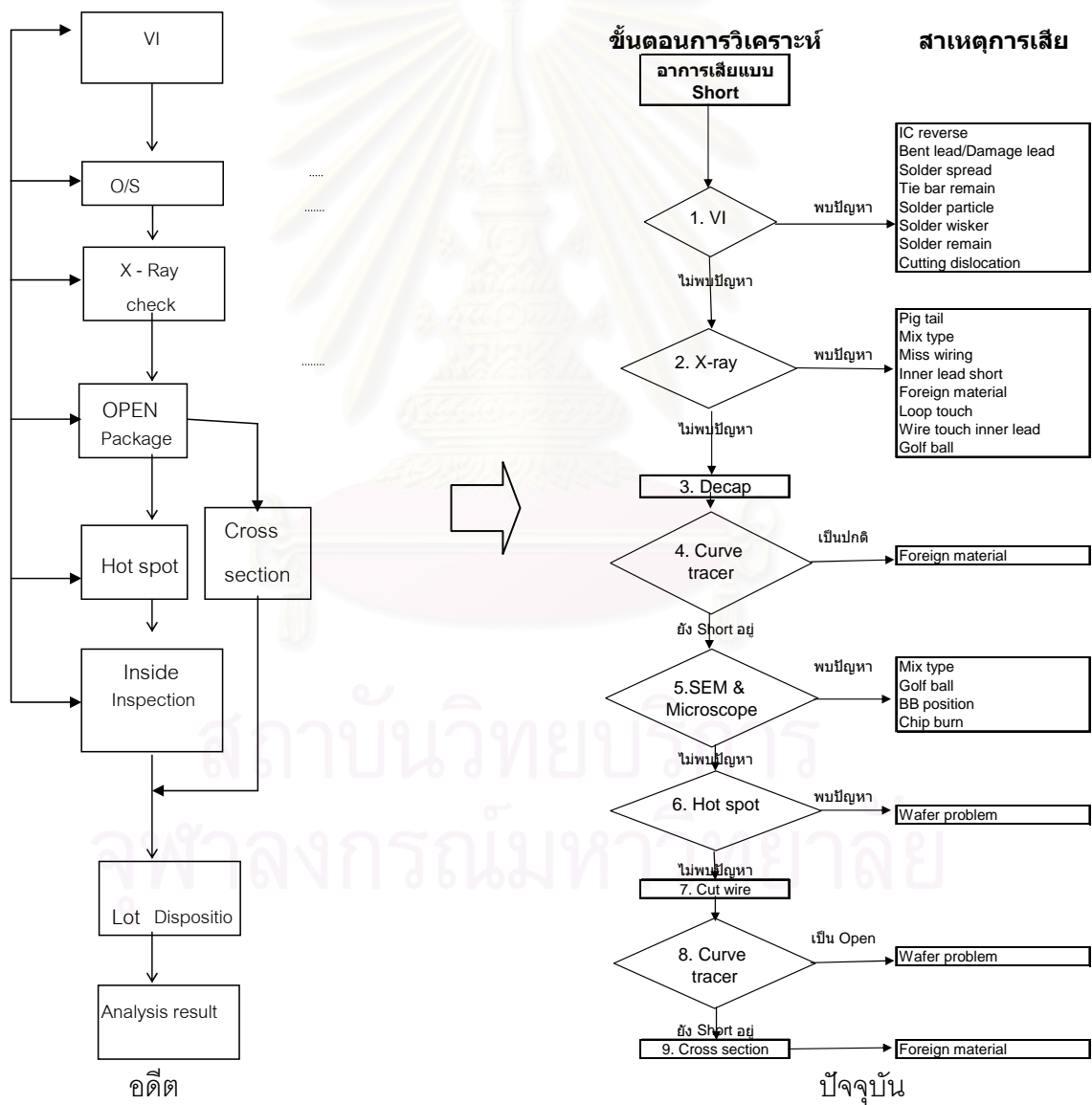
จากเดิมส่วนงานวิเคราะห์งานเสียมีปัญหาว่า 1) ผู้เชี่ยวชาญไม่สามารถให้คำปรึกษาแก่ช่างที่ทำกรวิเคราะห์งานเสียได้ตลอดเวลาเนื่องจากช่างทำงานเป็นกะหมุนเวียนตลอดวัน 2) ไม่มีการรวบรวมข้อมูลความรู้ ประสบการณ์ที่ได้ทำการพิสูจน์แล้วว่าถูกต้องรวมถึงรายละเอียดปลีกย่อย ต่างๆของการวิเคราะห์งานเสียของวงจรรวมเข้าด้วยกัน และ 3) ส่วนงานวิศวกรรมการออกแบบจำเป็นต้องใช้ข้อมูลความรู้ในการวิเคราะห์งานเสียและผลจากการวิเคราะห์งานเสียเพื่อนำมาปรับปรุงการออกแบบเพื่อป้องกันไม่ให้เกิดปัญหาในการผลิต จากความจำเป็นข้างต้นงานวิจัยนี้จึงทำการพัฒนาระบบการวิเคราะห์งานเสียขึ้นในโรงงานนี้ โดยมีขั้นตอนในการดำเนินการพัฒนาเริ่มตั้งแต่ การรวบรวมข้อมูลความรู้ กรณีศึกษาของการวิเคราะห์งานเสียจากวิศวกรที่ปฏิบัติงานวิเคราะห์งานเสียและจากเอกสารที่มีการเผยแพร่ต่างๆ เพื่อจัดทำเป็นข้อมูลการวิเคราะห์งานเสียของวงจรรวมให้เป็นระบบ จากนั้นทำการจัดหมวดหมู่ความรู้เพื่อสะดวกในการนำไปใช้เป็นฐานข้อมูลและทำการสร้างระบบการวิเคราะห์งานเสียของการผลิตวงจร สุดท้ายทดสอบความถูกต้องระบบด้วยข้อมูลการวิเคราะห์ที่มีอยู่ในอดีต

ระบบการวิเคราะห์งานเสียของวงจรรวมที่พัฒนาขึ้นนี้สามารถใช้วิเคราะห์อาการเสียได้ 3 แบบด้วยกันคือ อาการเสียแบบวงจรขาด อาการเสียแบบลัดวงจร และอาการเสียแบบกระแสไฟฟ้ารั่ว ระบบสามารถหาสาเหตุการเสียเชิงแก้ไข(Corrective)ได้ 52 สาเหตุและสาเหตุการเสียเชิงป้องกัน(Preventive) ได้ 6 สาเหตุ โดยความรู้ที่จะนำเข้าสู่ระบบจะต้องประมวลให้อยู่ในรูปแบบความสัมพันธ์ของขั้นตอนการวิเคราะห์ ส่วนอธิบายและสาเหตุการเสียที่ถูกต้องเสียก่อน ผลการนำระบบไปใช้งานพบว่าช่างผู้ปฏิบัติงานสามารถขอคำปรึกษาจากระบบแทนวิศวกรได้ตลอดเวลาเป็นที่น่าพอใจ โดยระบบจะแนะนำขั้นตอนการวิเคราะห์ที่เหมาะสมพร้อมทั้งบอกวิธีการวิเคราะห์ รูปตัวอย่างแสดงสาเหตุการเสีย และสาเหตุการเสียที่มีโอกาสเป็นไปได้ให้แก่ผู้ใช้งาน โดยจะเริ่มจากใช้เครื่องมือและวิธีการแบบไม่ทำลายในการวิเคราะห์หาสาเหตุการเสียก่อนเพื่อให้คงสภาพหลักฐานของชิ้นงานไว้ให้ได้มากที่สุด และหากยังไม่สามารถพบสาเหตุได้จึงเริ่มใช้

เครื่องมือและวิธีการแบบทำลายในการวิเคราะห์หาสาเหตุต่อไปจนสามารถหาสาเหตุการเสียหาย พบ

เมื่อทำการตรวจสอบความถูกต้องของระบบด้วยการเปรียบเทียบผลการวิเคราะห์ในอดีตที่ได้จากการวิเคราะห์ของผู้เชี่ยวชาญกับผลการวิเคราะห์ที่ได้จากระบบ พบว่าผลการวิเคราะห์ตรงกันทั้งหมด

จากรูปที่ 6.1 เป็นผลการเปรียบเทียบขั้นตอนการวิเคราะห์หลังจากการพัฒนาระบบการวิเคราะห์งานเสียหายของการผลิตวงจรรวมซึ่งในอดีตไม่มีขั้นตอนการวิเคราะห์ที่แน่นอนในการวิเคราะห์อาการเสียหายแต่ละแบบแต่หลังจากมีการพัฒนาระบบทำให้เป็นขั้นตอนการวิเคราะห์ที่แน่นอนในการวิเคราะห์อาการเสียหายแต่ละอาการเสียหาย



รูปที่ 6.1 เปรียบเทียบขั้นตอนการวิเคราะห์ในอดีตและปัจจุบัน

และประโยชน์ที่ได้รับจากการวิจัยพัฒนาระบบการวิเคราะห์งานเสียของวงจรรวมนี้ได้แก่

1. ช่างผู้ปฏิบัติงานการวิเคราะห์งานเสียของวงจรรวมจำนวน 7 คน สามารถขอคำปรึกษาจากระบบแทนวิศวกรได้ตลอดเวลาที่ต้องการ
2. วิศวกรผู้ทำการวิเคราะห์งานเสียของวงจรรวมจำนวน 3 คน มีเวลาเพื่อปรับปรุงงานมากขึ้น
3. ผู้ปฏิบัติงานในส่วนงานที่เกี่ยวข้องจำนวน 21 คน สามารถขอคำปรึกษาจากระบบแทนวิศวกรได้ตลอดเวลาที่ต้องการ
4. บริษัทผู้ผลิตวงจรรวมในประเทศไทยสามารถนำระบบการวิเคราะห์งานเสียของการผลิตวงจรรวมนี้ไปใช้
5. เป็นแนวทางในการศึกษาวิจัยและพัฒนาระบบการวิเคราะห์งานเสียสำหรับอุตสาหกรรมในลักษณะอื่นต่อไป

## 6.2 ข้อเสนอแนะ

1. วิศวกรต้องทำการปรับปรุงแก้ไขข้อมูลความรู้ให้ทันสมัยอยู่เสมอ เนื่องจากลักษณะอาการเสีย สาเหตุการเสียและรายละเอียดขั้นตอนการวิเคราะห์อาจเปลี่ยนแปลงได้หากมีเทคโนโลยีในการวิเคราะห์แบบใหม่เกิดขึ้นหรือมีการใช้เครื่องมือวิเคราะห์ชนิดใหม่

2. ระบบการวิเคราะห์งานเสียของการผลิตวงจรรวมเป็นเครื่องมือช่วยในการวิเคราะห์เพื่อเสนอแนะแนวทางวิเคราะห์ อย่างไรก็ตามผู้ใช้งานต้องมีความรู้ความเข้าใจในโครงสร้างของชิ้นส่วนวงจรรวม วิธีการใช้เครื่องมือวิเคราะห์ชนิดต่างๆ ก่อน

3. ในส่วนของการสร้างคำอธิบายและสาเหตุการเสีย ควรสร้างเป็นแบบรูปภาพแล้วทำการเชื่อมโยงให้แสดงผลออกมา จะทำให้ประหยัดเวลาในการสร้างและประหยัดพื้นที่ของระบบฐานข้อมูล

## 6.3 ข้อจำกัดของงานวิจัย

1. ระบบการวิเคราะห์งานเสียของการผลิตวงจรรวมนี้ไม่รองรับในส่วนของค่าความไม่แน่นอนจากการวัด (Uncertainty) ซึ่งจะบอกช่วงความไม่แน่นอนของช่วงที่บินไปได้ของผลที่วัดได้นั้น แต่ระบบการวิเคราะห์งานเสียจะบอกทุกสาเหตุการเสียที่มีโอกาสเป็นไปได้โดยไม่ระบุช่วงของความเชื่อมั่น

## รายการอ้างอิง

1. สุเมธ ปัญญาภรบดี. Expert system for quality problem diagnosis: case study of IC part production factory. กรุงเทพมหานคร: วิทยานิพนธ์ปริญญาโทมหาบัณฑิต คณะวิศวกรรมศาสตร์ ภาควิชาวิศวกรรมอุตสาหกรรม จุฬาลงกรณ์มหาวิทยาลัย, 2545.
2. ชัยรัตน์ กิตติธรรมโรจน์. Development of an expert system for troubleshooting of the refrigeration system. กรุงเทพมหานคร: วิทยานิพนธ์ปริญญาโทมหาบัณฑิต คณะวิศวกรรมศาสตร์ ภาควิชาวิศวกรรมอุตสาหกรรม จุฬาลงกรณ์มหาวิทยาลัย, 2546.
3. ทรวงวุฒิ อนุพงษ์พัฒนา. Development of an air condition expert system. กรุงเทพมหานคร: วิทยานิพนธ์ปริญญาโทมหาบัณฑิต คณะวิศวกรรมศาสตร์ ภาควิชาวิศวกรรมเครื่องกล จุฬาลงกรณ์มหาวิทยาลัย, 2532.
4. บัญญัติ วงศ์เดอริ์. Expert system for diagnosis of the operations of industrial fire tube boiler up to 10-ton capacity. กรุงเทพมหานคร: วิทยานิพนธ์ปริญญาโทมหาบัณฑิต คณะวิศวกรรมศาสตร์ ภาควิชาวิศวกรรมอุตสาหกรรม จุฬาลงกรณ์มหาวิทยาลัย, 2533.
5. ดนัย จินดารัตน์. An expert system for production planning in printed circuit board plant. กรุงเทพมหานคร: วิทยานิพนธ์ปริญญาโทมหาบัณฑิต คณะวิศวกรรมศาสตร์ ภาควิชาวิศวกรรมอุตสาหกรรม จุฬาลงกรณ์มหาวิทยาลัย, 2533.
6. ขวลิต เจียรานุชาติ. An expert system for the evaluation of telephone switching system. กรุงเทพมหานคร: วิทยานิพนธ์ปริญญาโทมหาบัณฑิต คณะวิศวกรรมศาสตร์ ภาควิชาวิศวกรรมอุตสาหกรรม จุฬาลงกรณ์มหาวิทยาลัย, 2537.
7. ประยูรศักดิ์ ดวงคล้าย. Automobile troubleshooting expert system. กรุงเทพมหานคร: วิทยานิพนธ์ปริญญาโทมหาบัณฑิต คณะวิศวกรรมศาสตร์ ภาควิชาวิศวกรรมเครื่องกล จุฬาลงกรณ์มหาวิทยาลัย, 2537.
8. เฉษฐา เกิดบ้านชั้น. Computer aided selection and sizing of agitator. กรุงเทพมหานคร: วิทยานิพนธ์ปริญญาโทมหาบัณฑิต คณะวิศวกรรมศาสตร์ ภาควิชาวิศวกรรมเคมี จุฬาลงกรณ์มหาวิทยาลัย, 2538.



9. สมควร อดิเรกลาภโรดม. An expert system for troubleshooting of the vertical solder coated leveling process of a printed circuit board. กรุงเทพมหานคร: วิทยานิพนธ์ปริญญาามหาบัณฑิต คณะวิศวกรรมศาสตร์ ภาควิชาวิศวกรรมเคมี จุฬาลงกรณ์มหาวิทยาลัย, 2538.
10. มนตรี วงศ์ศรี. ระบบผู้เชี่ยวชาญสำหรับการเลือกวัสดุพลาสติก. กรุงเทพมหานคร: จุฬาลงกรณ์มหาวิทยาลัย, 2540.
11. พงศ์พัฒน์ ศุภศิริสินธุ์. An expert system for AC in induction motor vibration diagnosis. กรุงเทพมหานคร: วิทยานิพนธ์ปริญญาามหาบัณฑิต คณะวิศวกรรมศาสตร์ ภาควิชาการจัดการทางวิศวกรรม จุฬาลงกรณ์มหาวิทยาลัย, 2542.
12. อภิศิริ สุขแสน. Expert system for distribution system restoration. กรุงเทพมหานคร: วิทยานิพนธ์ปริญญาามหาบัณฑิต คณะวิศวกรรมศาสตร์ ภาควิชาวิศวกรรมไฟฟ้า จุฬาลงกรณ์มหาวิทยาลัย, 2544.



สถาบันวิทยบริการ  
จุฬาลงกรณ์มหาวิทยาลัย

## บรรณานุกรม

1. วัชรชัย วิริยะสุทธิวงศ์. การพัฒนาระบบผู้เชี่ยวชาญโดยใช้กฎพีชซีเพื่อวินิจฉัยโรคทางคลินิก.  
เชียงใหม่ : วิทยานิพนธ์ปริญญาามหาบัณฑิต คณะวิศวกรรมศาสตร์ ภาควิชาวิศวกรรมไฟฟ้า  
มหาวิทยาลัยเชียงใหม่, 2542.
2. ธวัชชัย จันเคน. ระบบผู้เชี่ยวชาญเพื่อตรวจซ่อมเครื่องอัดรูปของ บริษัท โกดัก(ประเทศไทย)จำกัด.  
เชียงใหม่ : วิทยานิพนธ์ปริญญาามหาบัณฑิต คณะวิศวกรรมศาสตร์ ภาควิชาเทคโนโลยี  
สารสนเทศและการจัดการ มหาวิทยาลัยเชียงใหม่, 2545.
3. พิพัฒน์ จวงจันดี. ระบบผู้เชี่ยวชาญสำหรับการเดินเครื่องหม้อไอน้ำ ถ่านหินลิกไนต์ของโรงงาน  
ไฟฟ้าแม่เหาะ. เชียงใหม่ : วิทยานิพนธ์ปริญญาามหาบัณฑิต คณะวิศวกรรมศาสตร์ ภาควิชา  
วิศวกรรมเครื่องกล มหาวิทยาลัยเชียงใหม่, 2545.
4. จักรกฤษณ์ พิมพา. การควบคุมแรงดันไฟฟ้าในเขตปฏิบัติการภาคเหนือของการไฟฟ้าฝ่ายผลิต  
แห่งประเทศไทยโดยใช้ระบบผู้เชี่ยวชาญ : วิทยานิพนธ์ปริญญาามหาบัณฑิต คณะ  
วิศวกรรมศาสตร์ ภาควิชาวิศวกรรมไฟฟ้า มหาวิทยาลัยเชียงใหม่, 2545.
5. ก่อเกียรติ เก่งสกุล และ บุญเจริญ ศิรินาวกุล. ทฤษฎีและการประยุกต์ใช้งานปัญญาประดิษฐ์  
และระบบผู้เชี่ยวชาญ. กรุงเทพมหานคร: ซีเอ็ดยูเคชั่น, 2534.
6. George M Marakas. Decision support system in the twenty-first century. United States of  
America: Prentice-Hall Inc., 1999.
7. D.V.Pigford and Greg Baur. Expert systems for Business concepts and applications.  
Second edition. United States of America: Boyd & Fraser Publishing company, 1995
8. Efraim Turban and Jay E. Aronson. Decision support system and intelligent system.  
United State of America: Prentice-Hall Inc., 2001.
9. Martin J. and Oxman S.. Building expert systems: Atutorial. United State of America:  
Prentic-Hall Inc., 1998.
10. Harmon P. and Sawyer B. Creating expert systems. United States of America: John  
Wiley & Sons, 1990.



ภาคผนวก

สถาบันวิทยบริการ  
จุฬาลงกรณ์มหาวิทยาลัย



ภาคผนวก ก

ผลการทดสอบระบบ

สถาบันวิทยบริการ  
จุฬาลงกรณ์มหาวิทยาลัย

ลำดับที่	หมายเลขเอกสาร	ผลการวิเคราะห์จาก วิศวกร	ผลการวิเคราะห์จากระบบ	ผู้ทำการทดสอบ	วันที่ทดสอบ
1	Y05010004	RETEST PASS	RETEST PASS	Kritsana	29/8/2005
2	Y05010039	DAMAGE LEAD	DAMAGE LEAD	Kritsana	29/8/2005
3	Y05010040	CHIP SCRATCH	CHIP SCRATCH	Kritsana	29/8/2005
4	Y05010066	RETEST PASS	RETEST PASS	Kritsana	29/8/2005
5	Y05010069	WIRE DAMAGE	WIRE DAMAGE	Kritsana	29/8/2005
6	Y05010073	NSOP	NSOP	Kritsana	29/8/2005
7	Y05010093	CHIP SCRATCH	CHIP SCRATCH	Kritsana	29/8/2005
8	Y05010094	CHIP SCRATCH	CHIP SCRATCH	Kritsana	29/8/2005
9	Y05010095	CHIP SCRATCH	CHIP SCRATCH	Kritsana	29/8/2005
10	Y05010096	DAMAGE LEAD	DAMAGE LEAD	Kritsana	29/8/2005
11	Y05010097	RETEST PASS	RETEST PASS	Kritsana	29/8/2005
12	Y05010107	GOLF BALL	GOLF BALL	Kritsana	29/8/2005
13	Y05010110	NECK BREAK	NECK BREAK	Kritsana	29/8/2005
14	Y05010118	WAFER PROBLEM	WAFER PROBLEM	Kritsana	29/8/2005
15	Y05010128	PIG TAIL	PIG TAIL	Kritsana	29/8/2005
16	Y05010129	WIRE BREAK	WIRE BREAK	Kritsana	29/8/2005
17	Y05010130	MIX TYPE	MIX TYPE	Kritsana	29/8/2005
18	Y05010138	DAMAGE LEAD	DAMAGE LEAD	Kritsana	29/8/2005
19	Y05010145	MIX TYPE	MIX TYPE	Kritsana	29/8/2005
20	Y05010149	DAMAGE LEAD	DAMAGE LEAD	Kritsana	29/8/2005
21	Y05010166	DAMAGE LEAD	DAMAGE LEAD	Kritsana	29/8/2005
22	Y05010167	DAMAGE LEAD	DAMAGE LEAD	Kritsana	29/8/2005
23	Y05010168	RETEST PASS	RETEST PASS	Kritsana	29/8/2005
24	Y05010184	NSOL	NSOL	Kritsana	29/8/2005
25	Y05010185	NSOP	NSOP	Kritsana	29/8/2005
26	Y05010187	DAMAGE LEAD	DAMAGE LEAD	Kritsana	29/8/2005
27	Y05010188	RESIN ON LEAD	RESIN ON LEAD	Kritsana	29/8/2005
28	Y05010198	DAMAGE LEAD	DAMAGE LEAD	Kritsana	29/8/2005
29	Y05010210	CHIP SCRATCH	CHIP SCRATCH	Kritsana	29/8/2005
30	Y05010211	NSOP	NSOP	Kritsana	29/8/2005
31	Y05010214	RETEST PASS	RETEST PASS	Kritsana	29/8/2005
32	Y05010231	NSOL	NSOL	Kritsana	29/8/2005
33	Y05010233	NSOP	NSOP	Kritsana	29/8/2005
34	Y05010234	DAMAGE LEAD	DAMAGE LEAD	Kritsana	29/8/2005
35	Y05010235	NSOP	NSOP	Kritsana	29/8/2005
36	Y05010244	DAMAGE LEAD	DAMAGE LEAD	Kritsana	29/8/2005
37	Y05010245	DAMAGE LEAD	DAMAGE LEAD	Kritsana	29/8/2005
38	Y05010246	DAMAGE LEAD	DAMAGE LEAD	Kritsana	29/8/2005
39	Y05010251	GOLF BALL	GOLF BALL	Kritsana	29/8/2005
40	Y05010281	WIRE DAMAGE	WIRE DAMAGE	Kritsana	29/8/2005
41	Y05010282	MIX TYPE	MIX TYPE	Kritsana	29/8/2005
42	Y05010288	DAMAGE LEAD	DAMAGE LEAD	Kritsana	29/8/2005
43	Y05010289	NSOP	NSOP	Kritsana	29/8/2005
44	Y05010293	MIX TYPE	MIX TYPE	Kritsana	29/8/2005
45	Y05010295	DAMAGE LEAD	DAMAGE LEAD	Kritsana	29/8/2005
46	Y05010296	DAMAGE LEAD	DAMAGE LEAD	Kritsana	29/8/2005
47	Y05010304	TIE BAR REMAIN	TIE BAR REMAIN	Kritsana	29/8/2005
48	Y05010309	RETEST PASS	RETEST PASS	Kritsana	29/8/2005
49	Y05010329	WAFER PROBLEM	WAFER PROBLEM	Kritsana	29/8/2005
50	Y05010335	NSOP	NSOP	Kritsana	29/8/2005

ลำดับที่	หมายเลขเอกสาร	ผลการวิเคราะห์จากวิศวกร	ผลการวิเคราะห์จากระบบ	ผู้ทำการทดสอบ	วันที่ทดสอบ
51	Y05010354	NO CHIP	NO CHIP	Kritsana	29/8/2005
52	Y05010363	DAMAGE LEAD	DAMAGE LEAD	Kritsana	29/8/2005
53	Y05010365	CHIP SCRATCH	CHIP SCRATCH	Kritsana	29/8/2005
54	Y05010370	DAMAGE LEAD	DAMAGE LEAD	Kritsana	29/8/2005
55	Y05010407	LEAD COPLANARITY	LEAD COPLANARITY	Kritsana	29/8/2005
56	Y05010411	DAMAGE LEAD	DAMAGE LEAD	Kritsana	29/8/2005
57	Y05010415	NSOP	NSOP	Kritsana	29/8/2005
58	Y05010432	MIX TYPE	MIX TYPE	Kritsana	29/8/2005
59	Y05010439	MIX TYPE	MIX TYPE	Kritsana	29/8/2005
60	Y05010440	WAFER PROBLEM	WAFER PROBLEM	Kritsana	29/8/2005
61	Y05010452	DAMAGE LEAD	DAMAGE LEAD	Kritsana	29/8/2005
62	Y05010453	WIRE DAMAGE	WIRE DAMAGE	Kritsana	29/8/2005
63	Y05010463	DAMAGE LEAD	DAMAGE LEAD	Kritsana	29/8/2005
64	Y05010464	WIRE DAMAGE	WIRE DAMAGE	Kritsana	29/8/2005
65	Y05020016	LEAD COPLANARITY	LEAD COPLANARITY	Kritsana	29/8/2005
66	Y05020018	DAMAGE LEAD	DAMAGE LEAD	Kritsana	29/8/2005
67	Y05020019	MIX TYPE	MIX TYPE	Kritsana	29/8/2005
68	Y05020020	RETEST PASS	RETEST PASS	Kritsana	29/8/2005
69	Y05020021	DAMAGE LEAD	DAMAGE LEAD	Kritsana	29/8/2005
70	Y05020022	LOST	LOST	Kritsana	29/8/2005
71	Y05020039	DAMAGE LEAD	DAMAGE LEAD	Kritsana	29/8/2005
72	Y05020051	RETEST PASS	RETEST PASS	Kritsana	29/8/2005
73	Y05020052	WAFER PROBLEM	WAFER PROBLEM	Kritsana	29/8/2005
74	Y05020054	NSOL	NSOL	Kritsana	29/8/2005
75	Y05020059	DAMAGE LEAD	DAMAGE LEAD	Kritsana	29/8/2005
76	Y05020068	RETEST PASS	RETEST PASS	Kritsana	29/8/2005
77	Y05020081	WIRE BREAK	WIRE BREAK	Kritsana	29/8/2005
78	Y05020083	RETEST PASS	RETEST PASS	Kritsana	29/8/2005
79	Y05020084	RETEST PASS	RETEST PASS	Kritsana	29/8/2005
80	Y05020085	NSOP	NSOP	Kritsana	29/8/2005
81	Y05020090	BENT LEAD	BENT LEAD	Kritsana	29/8/2005
82	Y05020096	DAMAGE LEAD	DAMAGE LEAD	Kritsana	29/8/2005
83	Y05020111	PIG TAIL	PIG TAIL	Kritsana	29/8/2005
84	Y05020113	WAFER PROBLEM	WAFER PROBLEM	Kritsana	29/8/2005
85	Y05020114	DAMAGE LEAD	DAMAGE LEAD	Kritsana	29/8/2005
86	Y05020120	NSOP	NSOP	Kritsana	29/8/2005
87	Y05020121	DAMAGE LEAD	DAMAGE LEAD	Kritsana	29/8/2005
88	Y05020132	WIRE DAMAGE	WIRE DAMAGE	Kritsana	29/8/2005
89	Y05020140	NSOL	NSOL	Kritsana	29/8/2005
90	Y05020141	NSOP	NSOP	Kritsana	29/8/2005
91	Y05020142	RETEST PASS	RETEST PASS	Kritsana	29/8/2005
92	Y05020143	DAMAGE LEAD	DAMAGE LEAD	Kritsana	29/8/2005
93	Y05020154	NSOL	NSOL	Kritsana	29/8/2005
94	Y05020155	NSOP	NSOP	Kritsana	29/8/2005
95	Y05020156	LEAD COPLANARITY	LEAD COPLANARITY	Kritsana	29/8/2005
96	Y05020157	LEAD COPLANARITY	LEAD COPLANARITY	Kritsana	29/8/2005
97	Y05020158	RETEST PASS	RETEST PASS	Kritsana	29/8/2005
98	Y05020165	BENT LEAD	BENT LEAD	Kritsana	29/8/2005
99	Y05020166	WIRE SWEEP	WIRE SWEEP	Kritsana	29/8/2005
100	Y05020170	BENT LEAD	BENT LEAD	Kritsana	29/8/2005

ลำดับที่	หมายเลขเอกสาร	ผลการวิเคราะห์จาก วิศวกร	ผลการวิเคราะห์จากระบบ	ผู้ทำการทดสอบ	วันที่ทดสอบ
101	Y05020177	RETEST PASS	RETEST PASS	Kritsana	29/8/2005
102	Y05020182	RETEST PASS	RETEST PASS	Kritsana	29/8/2005
103	Y05020188	DAMAGE LEAD	DAMAGE LEAD	Kritsana	29/8/2005
104	Y05020189	NO WIRE	NO WIRE	Kritsana	29/8/2005
105	Y05020195	PIG TAIL	PIG TAIL	Kritsana	29/8/2005
106	Y05020198	DAMAGE LEAD	DAMAGE LEAD	Kritsana	29/8/2005
107	Y05020199	NOT FOUND PROBLEM	NOT FOUND PROBLEM	Kritsana	29/8/2005
108	Y05020211	WIRE DAMAGE	WIRE DAMAGE	Kritsana	29/8/2005
109	Y05020223	DAMAGE LEAD	DAMAGE LEAD	Kritsana	29/8/2005
110	Y05020232	NOT FOUND PROBLEM	NOT FOUND PROBLEM	Kritsana	29/8/2005
111	Y05020233	NOT FOUND PROBLEM	NOT FOUND PROBLEM	Kritsana	29/8/2005
112	Y05020247	DAMAGE LEAD	DAMAGE LEAD	Kritsana	29/8/2005
113	Y05020248	LEAD COPLANARITY	LEAD COPLANARITY	Kritsana	29/8/2005
114	Y05020249	LEAD COPLANARITY	LEAD COPLANARITY	Kritsana	29/8/2005
115	Y05020251	DAMAGE LEAD	DAMAGE LEAD	Kritsana	29/8/2005
116	Y05020258	NSOL	NSOL	Kritsana	29/8/2005
117	Y05020263	MIX TYPE	MIX TYPE	Kritsana	29/8/2005
118	Y05020264	MIX TYPE	MIX TYPE	Kritsana	29/8/2005
119	Y05020282	RETEST PASS	RETEST PASS	Kritsana	29/8/2005
120	Y05020283	MIX TYPE	MIX TYPE	Kritsana	29/8/2005
121	Y05020284	MIX TYPE	MIX TYPE	Kritsana	30/8/2006
122	Y05020285	CHIP SCRATCH	CHIP SCRATCH	Kritsana	30/8/2006
123	Y05020291	DAMAGE LEAD	DAMAGE LEAD	Kritsana	30/8/2006
124	Y05020302	NSOP	NSOP	Kritsana	30/8/2006
125	Y05020303	NSOP	NSOP	Kritsana	30/8/2006
126	Y05020304	NSOP	NSOP	Kritsana	30/8/2006
127	Y05020307	CHIP SCRATCH	CHIP SCRATCH	Kritsana	30/8/2006
128	Y05020332	RETEST PASS	RETEST PASS	Kritsana	30/8/2006
129	Y05020348	RETEST PASS	RETEST PASS	Kritsana	30/8/2006
130	Y05020349	NSOP	NSOP	Kritsana	30/8/2006
131	Y05020379	NO WIRE	NO WIRE	Kritsana	30/8/2006
132	Y05020382	DAMAGE LEAD	DAMAGE LEAD	Kritsana	30/8/2006
133	Y05020383	DAMAGE LEAD	DAMAGE LEAD	Kritsana	30/8/2006
134	Y05020393	MIX TYPE	MIX TYPE	Kritsana	30/8/2006
135	Y05020394	FOREIGN MATERIAL BETWEEN INNER LEAD	FOREIGN MATERIAL BETWEEN INNER LEAD	Kritsana	30/8/2006
136	Y05020397	MIX TYPE	MIX TYPE	Kritsana	30/8/2006
137	Y05020429	CHIP SCRATCH	CHIP SCRATCH	Kritsana	30/8/2006
138	Y05020430	DAMAGE LEAD	DAMAGE LEAD	Kritsana	30/8/2006
139	Y05020431	WIRE DAMAGE	WIRE DAMAGE	Kritsana	30/8/2006
140	Y05020432	WIRE DAMAGE	WIRE DAMAGE	Kritsana	30/8/2006
141	Y05020437	TIE BAR REMAIN	TIE BAR REMAIN	Kritsana	30/8/2006
142	Y05030003	NSOP	NSOP	Kritsana	30/8/2006
143	Y05030012	SECOND BOND CRACK	SECOND BOND CRACK	Kritsana	30/8/2006
144	Y05030018	LEAD APPROACH	LEAD APPROACH	Kritsana	30/8/2006
145	Y05030024	NSOL	NSOL	Kritsana	30/8/2006
146	Y05030025	NSOL	NSOL	Kritsana	30/8/2006
147	Y05030035	DAMAGE LEAD	DAMAGE LEAD	Kritsana	30/8/2006
148	Y05030036	NSOL	NSOL	Kritsana	30/8/2006
149	Y05030037	DAMAGE LEAD	DAMAGE LEAD	Kritsana	30/8/2006
150	Y05030038	LEAD APPROACH	LEAD APPROACH	Kritsana	30/8/2006

ลำดับที่	หมายเลขเอกสาร	ผลการวิเคราะห์จาก วิศวกร	ผลการวิเคราะห์จากระบบ	ผู้ทำการทดสอบ	วันที่ทดสอบ
151	Y05030046	DAMAGE LEAD	DAMAGE LEAD	Kritsana	30/8/2006
152	Y05030065	WIRE DAMAGE	WIRE DAMAGE	Kritsana	30/8/2006
153	Y05030074	DAMAGE LEAD	DAMAGE LEAD	Kritsana	30/8/2006
154	Y05030082	DAMAGE LEAD	DAMAGE LEAD	Kritsana	30/8/2006
155	Y05030092	WIRE DAMAGE	WIRE DAMAGE	Kritsana	30/8/2006
156	Y05030097	DAMAGE LEAD	DAMAGE LEAD	Kritsana	30/8/2006
157	Y05030109	DAMAGE LEAD	DAMAGE LEAD	Kritsana	30/8/2006
158	Y05030119	RETEST PASS	RETEST PASS	Kritsana	30/8/2006
159	Y05030120	CHIP SCRATCH	CHIP SCRATCH	Kritsana	30/8/2006
160	Y05030121	CHIP SCRATCH	CHIP SCRATCH	Kritsana	30/8/2006
161	Y05030122	LEAD APPROACH	LEAD APPROACH	Kritsana	30/8/2006
162	Y05030138	RESIN ON LEAD	RESIN ON LEAD	Kritsana	30/8/2006
163	Y05030139	DAMAGE LEAD	DAMAGE LEAD	Kritsana	30/8/2006
164	Y05030140	DAMAGE LEAD	DAMAGE LEAD	Kritsana	30/8/2006
165	Y05030170	RETEST PASS	RETEST PASS	Kritsana	30/8/2006
166	Y05030180	LEAD COPLANARITY	LEAD COPLANARITY	Kritsana	30/8/2006
167	Y05030193	MIX TYPE	MIX TYPE	Kritsana	30/8/2006
168	Y05030201	SOLDER PARTICLE	SOLDER PARTICLE	Kritsana	30/8/2006
169	Y05030224	NSOP	NSOP	Kritsana	30/8/2006
170	Y05030234	NOT FOUND PROBLEM	NOT FOUND PROBLEM	Kritsana	30/8/2006
171	Y05030240	DAMAGE LEAD	DAMAGE LEAD	Kritsana	30/8/2006
172	Y05030256	RETEST PASS	RETEST PASS	Kritsana	30/8/2006
173	Y05030257	RESIN ON LEAD	RESIN ON LEAD	Kritsana	30/8/2006
174	Y05030258	NSOL	NSOL	Kritsana	30/8/2006
175	Y05030259	WIRE DAMAGE	WIRE DAMAGE	Kritsana	30/8/2006
176	Y05030272	NSOP	NSOP	Kritsana	30/8/2006
177	Y05030278	LEAD COPLANARITY	LEAD COPLANARITY	Kritsana	30/8/2006
178	Y05030279	RETEST PASS	RETEST PASS	Kritsana	30/8/2006
179	Y05030280	NSOP	NSOP	Kritsana	30/8/2006
180	Y05030281	NSOP	NSOP	Kritsana	30/8/2006
181	Y05030282	DAMAGE LEAD	DAMAGE LEAD	Kritsana	30/8/2006
182	Y05030285	RETEST PASS	RETEST PASS	Kritsana	30/8/2006
183	Y05030294	MIX TYPE	MIX TYPE	Kritsana	30/8/2006
184	Y05030295	MIX TYPE	MIX TYPE	Kritsana	30/8/2006
185	Y05030301	PIG TAIL	PIG TAIL	Kritsana	30/8/2006
186	Y05030302	PIG TAIL	PIG TAIL	Kritsana	30/8/2006
187	Y05030307	RETEST PASS	RETEST PASS	Kritsana	30/8/2006
188	Y05030309	DAMAGE LEAD	DAMAGE LEAD	Kritsana	30/8/2006
189	Y05030310	NSOP	NSOP	Kritsana	30/8/2006
190	Y05030317	NSOP	NSOP	Kritsana	30/8/2006
191	Y05030321	WAFER PROBLEM	WAFER PROBLEM	Kritsana	30/8/2006
192	Y05030328	DAMAGE LEAD	DAMAGE LEAD	Kritsana	30/8/2006
193	Y05030331	DAMAGE LEAD	DAMAGE LEAD	Kritsana	30/8/2006
194	Y05030332	DAMAGE LEAD	DAMAGE LEAD	Kritsana	30/8/2006
195	Y05030333	DAMAGE LEAD	DAMAGE LEAD	Kritsana	30/8/2006
196	Y05030342	INNER LEAD SHORT	INNER LEAD SHORT	Kritsana	30/8/2006
197	Y05030347	RESIN ON LEAD	RESIN ON LEAD	Kritsana	30/8/2006
198	Y05030348	CHIP SCRATCH	CHIP SCRATCH	Kritsana	30/8/2006
199	Y05030356	RESIN ON LEAD	RESIN ON LEAD	Kritsana	30/8/2006
200	Y05040002	DAMAGE LEAD	DAMAGE LEAD	Kritsana	30/8/2006



ลำดับที่	หมายเลขเอกสาร	ผลการวิเคราะห์จาก วิศวกร	ผลการวิเคราะห์จากระบบ	ผู้ทำการทดสอบ	วันที่ทดสอบ
201	Y05040011	WIRE DAMAGE	WIRE DAMAGE	Kritsana	30/8/2006
202	Y05040032	DAMAGE LEAD	DAMAGE LEAD	Kritsana	30/8/2006
203	Y05040034	WIRE DAMAGE	WIRE DAMAGE	Kritsana	30/8/2006
204	Y05040041	DAMAGE LEAD	DAMAGE LEAD	Kritsana	30/8/2006
205	Y05040052	SECOND BOND CRACK	SECOND BOND CRACK	Kritsana	30/8/2006
206	Y05040064	WIRE DAMAGE	WIRE DAMAGE	Kritsana	30/8/2006
207	Y05040070	SOLDER PARTICLE	SOLDER PARTICLE	Kritsana	30/8/2006
208	Y05040075	WIRE DAMAGE	WIRE DAMAGE	Kritsana	30/8/2006
209	Y05040076	SECOND BOND CRACK	SECOND BOND CRACK	Kritsana	30/8/2006
210	Y05040087	SECOND BOND CRACK	SECOND BOND CRACK	Kritsana	30/8/2006
211	Y05040090	SECOND BOND CRACK	SECOND BOND CRACK	Kritsana	30/8/2006
212	Y05040091	DAMAGE LEAD	DAMAGE LEAD	Kritsana	30/8/2006
213	Y05040099	WIRE DAMAGE	WIRE DAMAGE	Kritsana	30/8/2006
214	Y05040100	DAMAGE LEAD	DAMAGE LEAD	Kritsana	30/8/2006
215	Y05040109	DAMAGE LEAD	DAMAGE LEAD	Kritsana	30/8/2006
216	Y05040111	NSOP	NSOP	Kritsana	30/8/2006
217	Y05040112	LEAD BROKEN	LEAD BROKEN	Kritsana	30/8/2006
218	Y05040120	WIRE DAMAGE	WIRE DAMAGE	Kritsana	30/8/2006
219	Y05040127	MARK MIS-LOCATION	MARK MIS-LOCATION	Kritsana	30/8/2006
220	Y05040137	NECK BREAK	NECK BREAK	Kritsana	30/8/2006
221	Y05040138	DAMAGE LEAD	DAMAGE LEAD	Kritsana	30/8/2006
222	Y05040139	RETEST PASS	RETEST PASS	Kritsana	30/8/2006
223	Y05040140	LEAD COPLANARITY	LEAD COPLANARITY	Kritsana	30/8/2006
224	Y05040141	DAMAGE LEAD	DAMAGE LEAD	Kritsana	30/8/2006
225	Y05040144	MIX TYPE	MIX TYPE	Kritsana	30/8/2006
226	Y05040152	RETEST PASS	RETEST PASS	Kritsana	30/8/2006
227	Y05040153	CHIP SCRATCH	CHIP SCRATCH	Kritsana	30/8/2006
228	Y05040160	MIX TYPE	MIX TYPE	Kritsana	30/8/2006
229	Y05040161	RETEST PASS	RETEST PASS	Kritsana	30/8/2006
230	Y05040162	DAMAGE LEAD	DAMAGE LEAD	Kritsana	30/8/2006
231	Y05040168	MIX TYPE	MIX TYPE	Kritsana	30/8/2006
232	Y05040169	DAMAGE LEAD	DAMAGE LEAD	Kritsana	30/8/2006
233	Y05040175	DAMAGE LEAD	DAMAGE LEAD	Kritsana	30/8/2006
234	Y05040178	DAMAGE LEAD	DAMAGE LEAD	Kritsana	30/8/2006
235	Y05040179	CHIP CHIPPING	CHIP CHIPPING	Kritsana	30/8/2006
236	Y05040180	RETEST PASS	RETEST PASS	Kritsana	30/8/2006
237	Y05040185	DAMAGE LEAD	DAMAGE LEAD	Kritsana	30/8/2006
238	Y05040191	INNER LEAD SHORT	INNER LEAD SHORT	Kritsana	30/8/2006
239	Y05040198	NO WIRE	NO WIRE	Kritsana	30/8/2006
240	Y05040199	WIRE DAMAGE	WIRE DAMAGE	Kritsana	30/8/2006
241	Y05040200	NSOP	NSOP	Kritsana	30/8/2006
242	Y05040235	WIRE DAMAGE	WIRE DAMAGE	Kritsana	30/8/2006
243	Y05040239	WIRE DAMAGE	WIRE DAMAGE	Kritsana	30/8/2006
244	Y05040247	RETEST PASS	RETEST PASS	Kritsana	30/8/2006
245	Y05040248	RESIN ON LEAD	RESIN ON LEAD	Kritsana	30/8/2006
246	Y05040249	RETEST PASS	RETEST PASS	Kritsana	30/8/2006
247	Y05040250	WIRE DAMAGE	WIRE DAMAGE	Kritsana	30/8/2006
248	Y05040255	DAMAGE LEAD	DAMAGE LEAD	Kritsana	30/8/2006
249	Y05040257	RESIN ON LEAD	RESIN ON LEAD	Kritsana	30/8/2006
250	Y05040258	RETEST PASS	RETEST PASS	Kritsana	30/8/2006
251	Y05040263	RETEST PASS	RETEST PASS	Kritsana	30/8/2006
252	Y05040266	DAMAGE LEAD	DAMAGE LEAD	Kritsana	30/8/2006
253	Y05040268	DAMAGE LEAD	DAMAGE LEAD	Kritsana	30/8/2006



ภาคผนวก ข

คู่มือการใช้งานระบบการวิเคราะห์งานเสียของการผลิตวงจรรวม

สถาบันวิทยบริการ  
จุฬาลงกรณ์มหาวิทยาลัย

## คู่มือการใช้งาน

ระบบ decision support system เป็นระบบที่ช่วยในการวิเคราะห์หาสาเหตุของปัญหา เพื่อที่จะบอกถึงคำอธิบายหรือวิธีการแก้ปัญหาได้ ซึ่งจะแบ่งเป็น 3 ส่วนหลักๆ คือ 1. ส่วนคำถาม (question ) 2. ส่วนคำบรรยาย (description) 3. ส่วนของสาเหตุ (goal)

สำหรับการใช้งานจะแบ่งออกเป็น 2 ส่วนหลักๆ คือ 1. สำหรับผู้ใช้ทั่วไปซึ่งจะให้ผู้ใช้ทั่วไปใช้ได้ 2. สำหรับผู้ดูแลเว็บไซต์ให้สามารถทำการเพิ่มเติมส่วนของคำถาม คำบรรยาย และสาเหตุของปัญหาได้



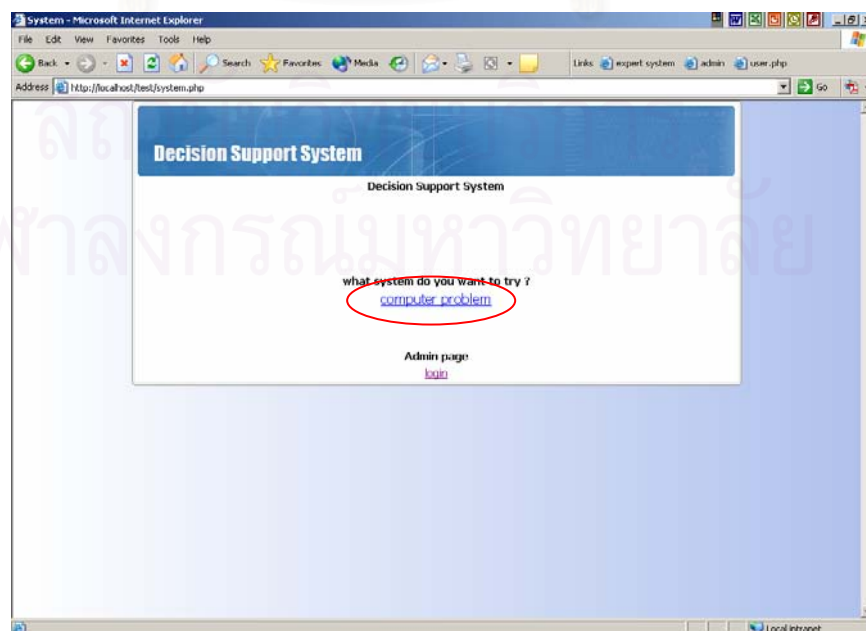
สถาบันวิทยบริการ  
จุฬาลงกรณ์มหาวิทยาลัย

## ผู้ใช้ทั่วไป

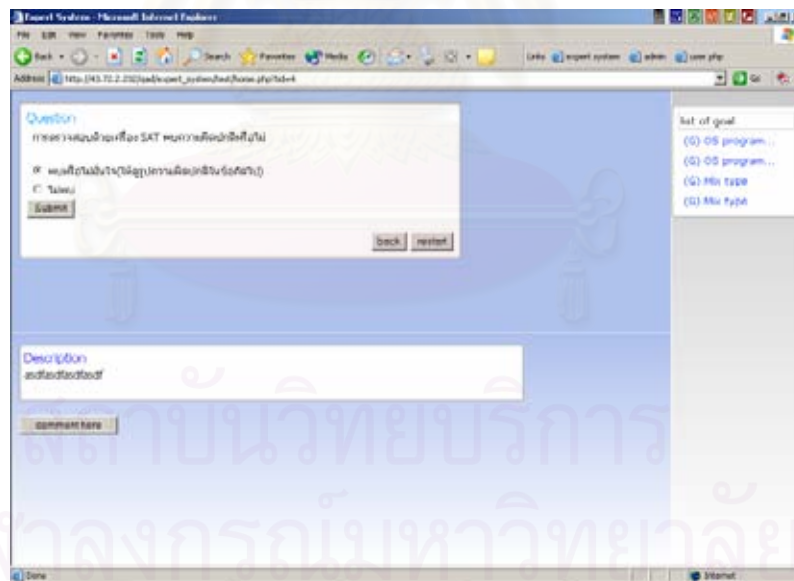
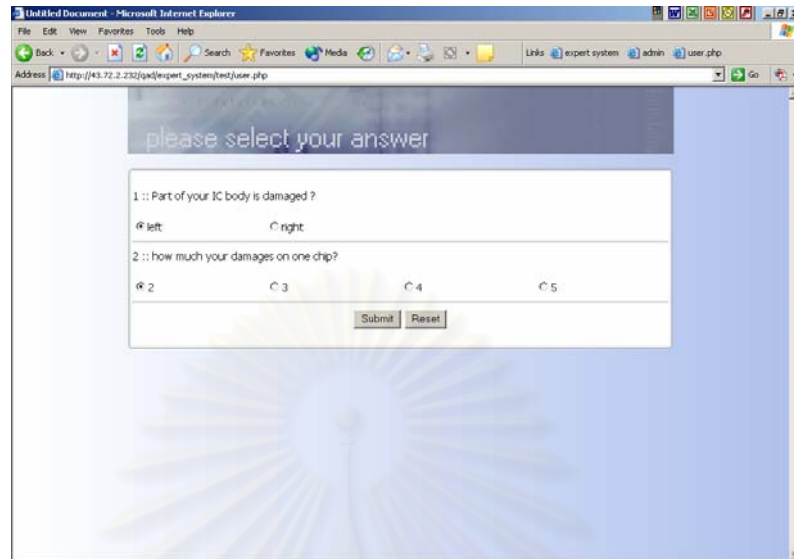
1. สามารถเข้ามาใช้งานได้ที่ [http://43.72.2.232/qad/expert\\_system/test/mainpage.php](http://43.72.2.232/qad/expert_system/test/mainpage.php) หรือ [http://43.72.2.232/qad/expert\\_system/index.php](http://43.72.2.232/qad/expert_system/index.php)
2. เลือกที่ decision support system
3. เมื่อเข้าไปแล้ว มี link ไปสู่หน้าของ admin ได้



4. สำหรับผู้ใช้ทั่วไปให้เลือกหัวข้อที่จะใช้ ดังรูป และสำหรับ admin ให้กด login

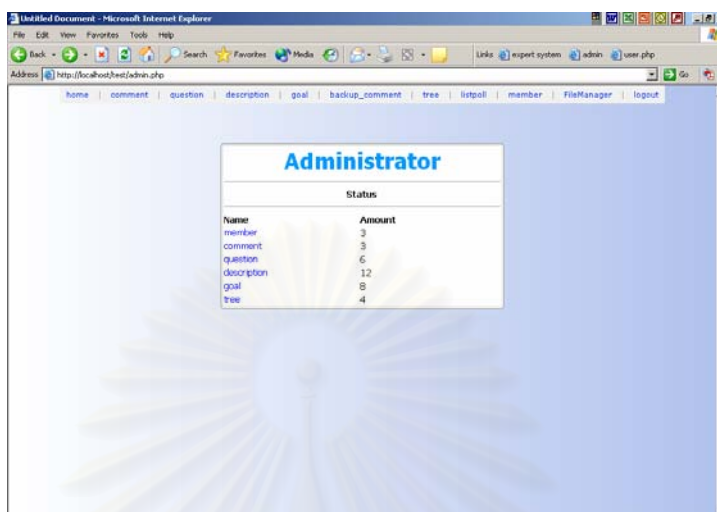


5. เมื่อทำการเลือกหัวข้อแล้วจะทำให้สามารถไปใช้งานได้



## สำหรับ ผู้ดูแลระบบ

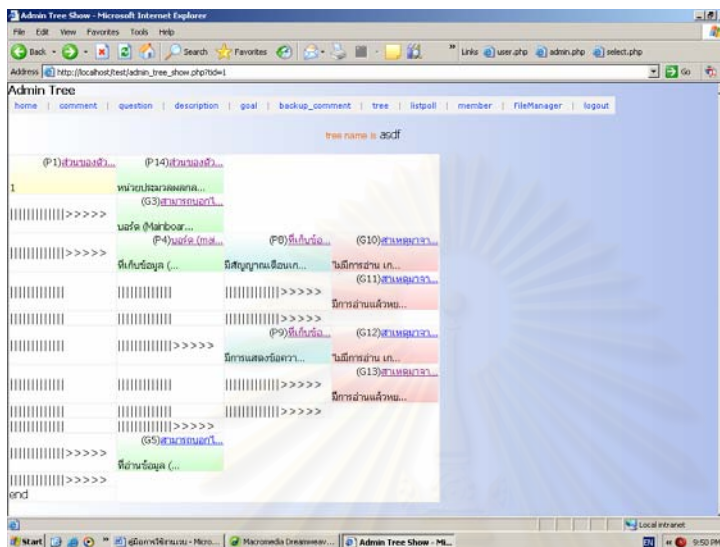
สามารถใช้งานได้หลังจากทำการ login แล้ว สามารถเลือกใช้งานได้ตามเมนูด้านบน



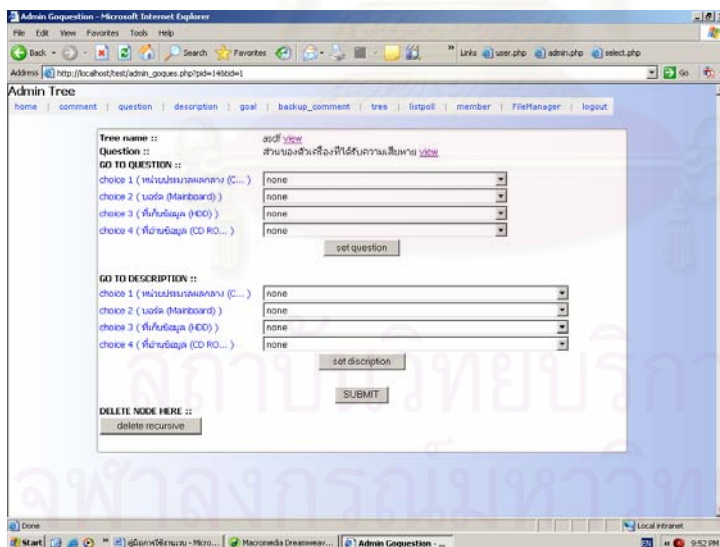
โดยจะแบ่งเป็นส่วนๆ คือ

1. comment จะแสดง หัวข้อคำบรรยาย เฉพาะที่มี การ comment ของผู้ใช้
2. question สำหรับ เพิ่ม ลบ แก้ไข คำถาม โดยสามารถสร้างได้มากมาย
3. description สำหรับ เพิ่ม ลบ แก้ไข คำบรรยาย โดยสามารถสร้าง ได้มากมาย
4. goal สำหรับ เพิ่ม ลบ แก้ไข goal โดยสามารถสร้าง ได้มากมาย
5. backup\_comment
6. tree สำหรับ เพิ่ม ลบ แก้ไข tree โดยสามารถสร้างชุดคำถามได้มากมาย
7. listpoll สำหรับ เพิ่ม ลบ แก้ไข ชุดคำถามสั้น โดยสามารถสร้างชุดของคำถามสั้นได้มากมาย
8. member สำหรับ เพิ่ม ลบ แก้ไข ข้อมูลของผู้ที่เป็น admin
9. filemanager สำหรับบริหารจัดการ file ภายใน เว็บเพื่อเพิ่มความสะดวกในการทำงาน
10. logout หรือ ทำการปิดหน้าต่าง สำหรับทำการออกจากระบบ เพื่อไม่ให้ผู้อื่นเข้ามาใช้งาน

ตัวอย่างของการ edit ต้นไม้ ทำได้โดยการกดเข้าไปใน ส่วนต่างๆ ของต้นไม้แล้วทำการ edit ว่าในคำถามนั้น ต้องการจะไปคำถามไหนต่อ หรือ ต้องการไป คำบรรยายไหนต่อ จากนั้นทำการ กด submit



ทำการกด submit ปุ่มด้านล่างก็จะทำได้ หรือ ถ้ามีการแก้ไข คำถาม ให้ทำการ กดปุ่ม set question หรือปุ่ม set description ได้ ในกรณีที่มีการปรับเปลี่ยนหรือ แก้ไข



สำหรับคำอธิบายเพิ่มเติมในแต่ละหน้านั้นสามารถดูได้จากตัวหนังสือ สีส้มที่ปรากฏอยู่ในหน้าต่างๆ โดย ตัวอย่างหน้านี้

F1 ถ้ามีการ insert รูปภาพใหม่ต้องทำการกดปุ่ม insert ก่อน

F2 ถ้ามีการ update comment ต้องทำการกดปุ่ม update ก่อน

F3 ถ้ามีการ update คำ question ต้องทำการกดปุ่ม submit เพื่อสะดวกต่อการ ตรวจสอบ error



### ตารางแสดงรายชื่อไฟล์ของเว็บไซต์

ผู้ดูแลระบบ ภาพรวม

หน้าของ main ของ admin	admin.php
หน้าของการ login	admin_login.php
ส่วน comment	admin_comment.php
ส่วน question	admin_ques.php
ส่วน description	admin_desc.php
ส่วน goal	admin_goal.php
หน้าแสดงการ สำรอง comment	admin_backup_comment.php
ส่วน tree	admin_tree.php
ส่วนชุดคำถามสั้น	admin_listpoll.php
ส่วน account ของ admin	admin_member.php
ส่วน file manager	filemanager/index.php
หน้าของการ logout	admin_logout.php

ส่วนผู้ใช้ทั่วไป

หน้า main	mainpage.php
หน้าระบบ decision support system	system.php
ใช้ต่อจากเข้าหน้า system.php	user.php
แสดงส่วนหน้าเลือกคำถาม คำบรรยาย goal	home.php
เป็น frame ด้านบนของ home.php	up.php
เป็น frame ด้านล่างเฉพาะหน้าแรก ของ home.php	down.php
เป็น frame ด้านขวาของ home.php	side.php
เป็น frame ด้านล่างของ home.php	desc.php
action ของหน้า up.php	action_up.php

## ผู้ดูแลระบบ ส่วน comment

หน้าแสดงคำอธิบายที่มี การ comment	admin_comment.php
หน้าแสดงการแก้ไข หรือทำการลบ comment	admin_edit_com.php
Action ของการ edit comment ของ admin_edit_com.php	admin_edit_action.php
Action ของการ ลบ comment ของ admin_edit_com.php	admin_del_action.php

## ผู้ดูแลระบบ ส่วน question

หน้าแสดง question	admin_ques.php
หน้าการ insert question ใหม่	admin_insert_ques.php
หน้า action ของ admin_insert_ques.php	admin_create_ques.php
หน้าทำการแก้ไข question	admin_edit_ques.php
Action เพิ่มรูปภาพ ของ admin_insert_ques.php	admin_insert_qpPic.php
Action เพิ่มคำบรรยายรูปและ เปลี่ยนรูป	admin_ques_act.php
Action การลบรูปและคำบรรยายรูป	admin_delete_qpPic.php
หน้าการลบ question	admin_ques_del.php

## ผู้ดูแลระบบ ส่วน description

หน้าแสดง description ทั้งหมด	admin_desc.php
หน้าการ insert description ใหม่	admin_insert_desc.php
หน้า action ของ admin_insert_desc.php	admin_create_desc.php
หน้าทำการแก้ไข description	admin_edit_desc.php
Action เพิ่มรูปภาพ ของ admin_insert_desc.php	admin_insert_dpPic.php
Action เพิ่มคำบรรยายรูปและ เปลี่ยนรูป	admin_edit_desc_action.php
Action การลบรูปและคำบรรยายรูป	admin_delete_dpPic.php
หน้าการลบ description	admin_desc_del.php

## ผู้ดูแลระบบ ส่วน goal

หน้าแสดง goal	admin_goal.php
หน้าการ insert goal ใหม่	admin_insert_goal.php
หน้า action ของ admin_insert_goal.php	admin_create_goal.php
หน้าทำการแก้ไข goal	admin_edit_goal.php
Action เพิ่มรูปภาพ ของ admin_insert_goal.php	admin_insert_goalpic.php
Action เพิ่มคำบรรยายรูปและ เปลี่ยนรูป	admin_edit_goal_action.php
Action การลบรูปและคำบรรยายรูป	admin_delete_goalpic.php
หน้าการลบ goal	admin_goal_del.php

## ผู้ดูแลระบบ ส่วน tree

หน้าแสดง tree	admin_tree.php
หน้าการ insert tree ใหม่	admin_create_tree.php
แสดงรูปของ tree ใช้ในการ edit	admin_tree_show.php
หน้าการลบ tree	admin_tree_del.php
แสดงการ test tree	home.php
แสดงการ เพิ่มทางไปของ question	admin_goques.php
แสดงการ เพิ่มทางไปของ question	admin_gogoal.php
Action ของหน้า admin_goques.php	admin_gogoal_act.php

## ผู้ดูแลระบบ ส่วน listpoll (ชุดคำถามสั้น)

หน้าแสดง listpoll	admin_listpoll.php
หน้าแสดง pattern ทั้งหมด พร้อมการ edit	admin_pattern.php
Action ของ admin_pattern.php	admin_pattern_act.php
แสดง ชุดคำถามสั้นพร้อมการใช้งาน	admin_poll_show.php
หน้าแสดงคำถามสั้นทั้งหมดที่มีอยู่	admin_poll.php
หน้า ลบ ชุดของคำถามสั้น	admin_del_listpoll.php
หน้าที่แสดง การ edit คำถามสั้น	admin_edit_poll.php
Action ของ admin_edit_poll.php	admin_edit_poll_action.php

หน้าแสดงการลบ คำถามอื่น	admin_poll_del.php
ผู้ดูแลระบบ ส่วน member	
หน้าแสดง member	admin_member.php
หน้าแสดงการ edit account ของ admin	admin_member_edit.php
Action ของ admin_member_edit.php	admin_member_act.php
หน้าแสดงการ ลบ account	admin_member_del.php

ผู้ดูแลระบบ ส่วน backup\_comment

หน้าแสดง backup_comment	admin_backup_comment.php
Action ของ admin_backup_comment.php	admin_bu_com_act.php

ไฟล์ include ต่างๆ

แสดงการติดต่อฐานข้อมูล	connect.php
แสดง path ของรูปภาพและ file ต่างๆ	p_include.php
เก็บฟังก์ชันที่ใช้ในการแปลงชุดรูปแบบของการ edit text	z_fnpat.php
เก็บปุ่มเครื่องมือที่ใช้ในการ edit text	z_panel.php
เก็บฟังก์ชันที่ใช้ในการ generate pattern	z_pattern.php
เก็บการ check ของ session ก่อนการทำงาน	z_session.php
เก็บฟังก์ชันที่ใช้ในการ ส่งข้อมูลระหว่าง window	java.js
เก็บ style ต่างๆ ที่ใช้ในการตกแต่ง	style.css

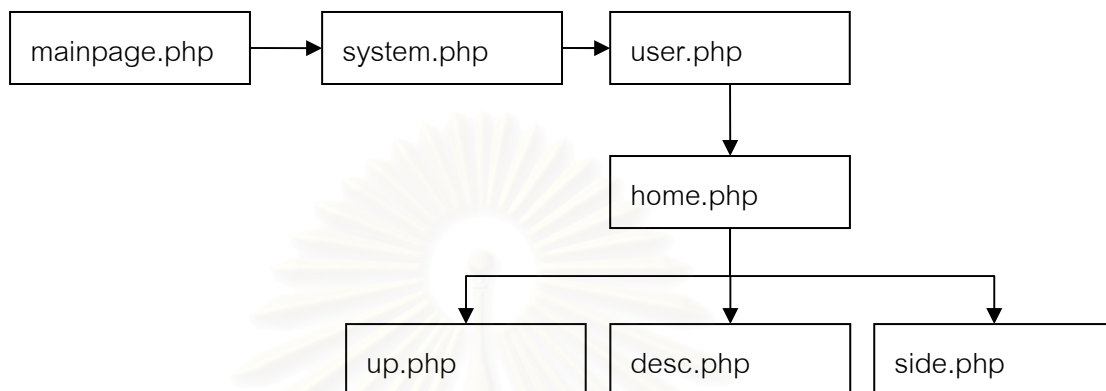
รายละเอียดของ folder ที่มีในเว็บไซต์

ชื่อ folder	หน้าที่
test	เก็บ source code ทั้งหมด ที่มีอยู่ในการทำงาน
picture	เก็บ รูปภาพที่ใช้ในการ edit ต่างๆ คือ รูปภาพที่โชว์ใน คำถาม คำบรรยาย goal
images	เก็บรูปภาพที่ใช้ในการตกแต่งเว็บเพจ
filemanager	เก็บ source code ระบบ filemanager
file	เก็บ file ที่จะทำการ link จากส่วนของ คำถาม คำบรรยาย goal
database	เก็บ database ที่มีอยู่

database	เก็บ database ที่มีอยู่
----------	-------------------------

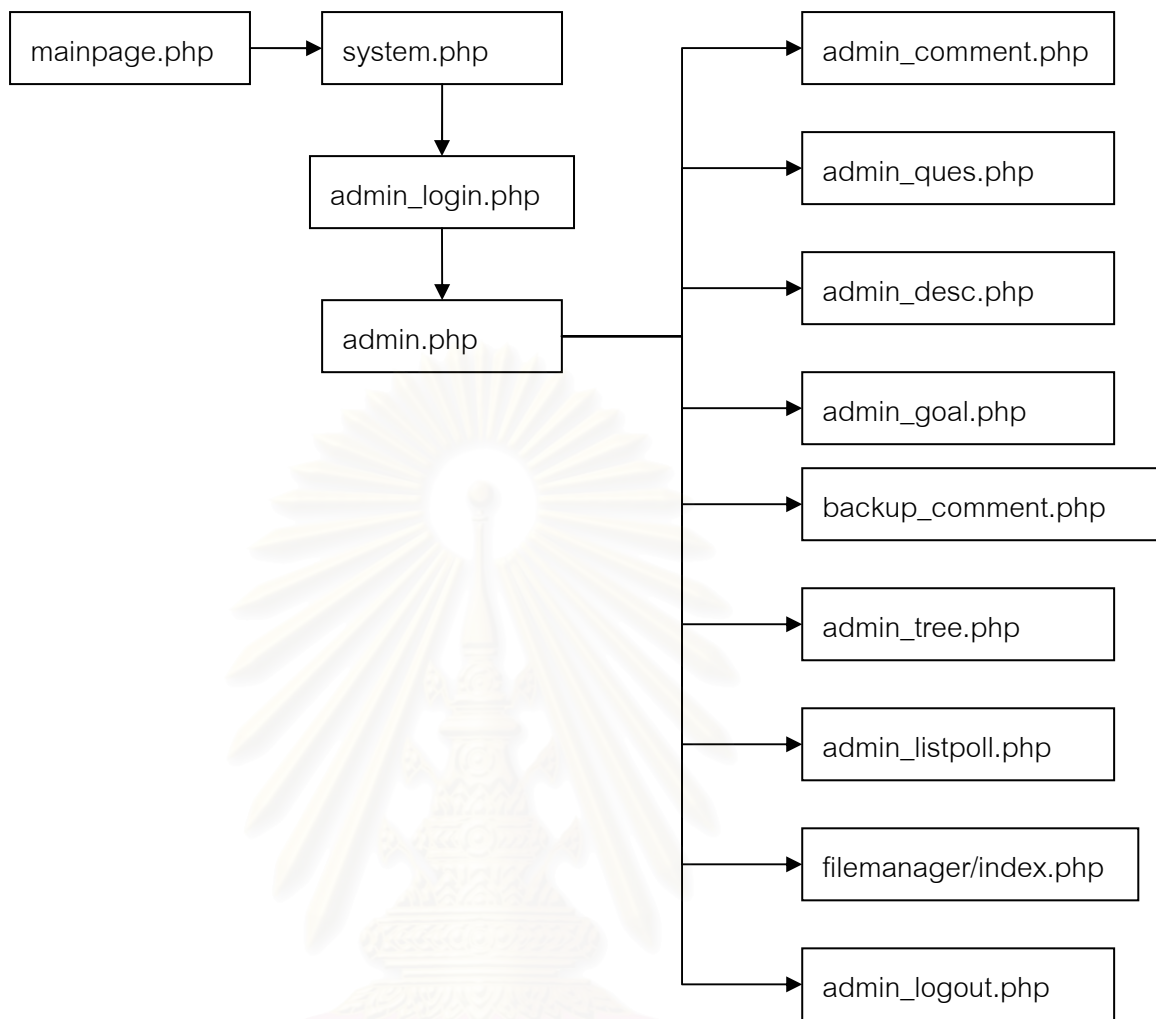
แผนผังความสัมพันธ์ของเว็บ

ส่วนของ ผู้ใช้ทั่วไป



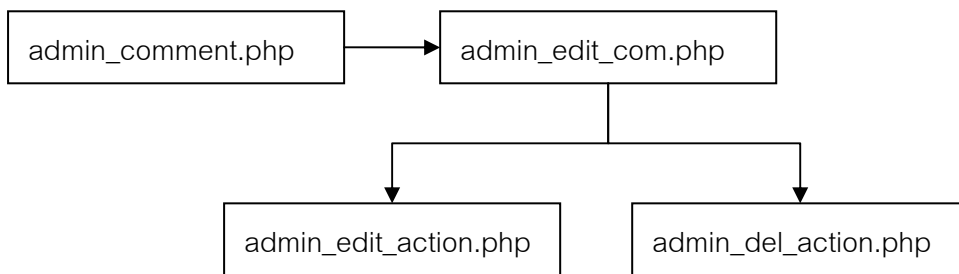
ส่วนของ ผู้ใช้ทั่วไป

สถาบันวิทยบริการ  
จุฬาลงกรณ์มหาวิทยาลัย

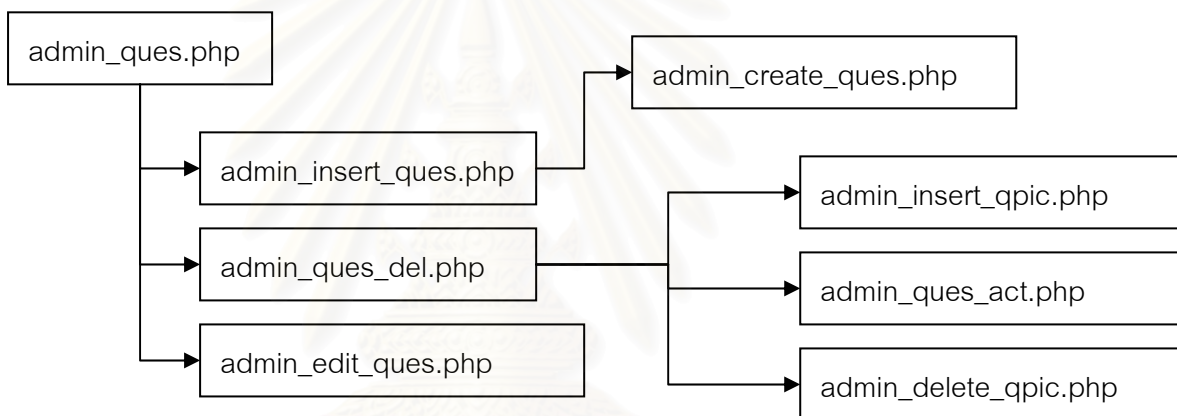


สถาบันวิทยบริการ  
จุฬาลงกรณ์มหาวิทยาลัย

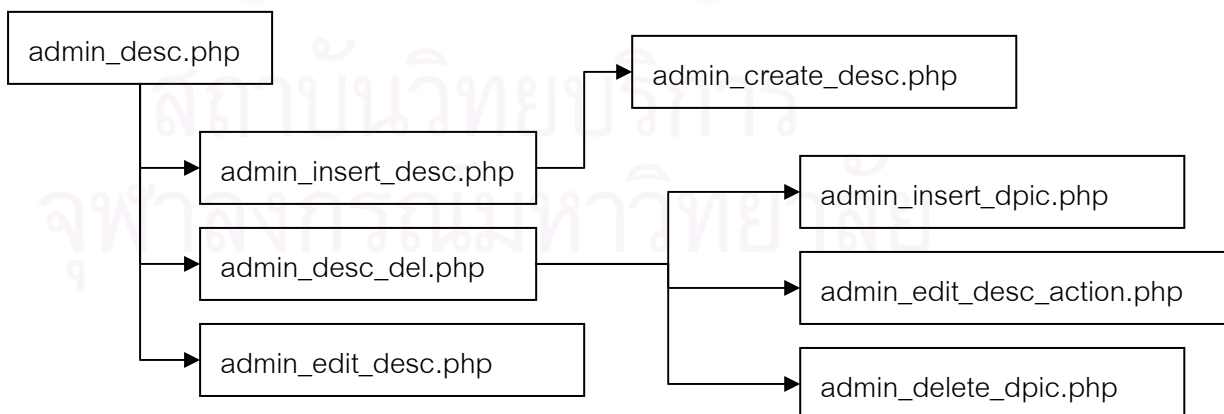
ส่วนของ comment



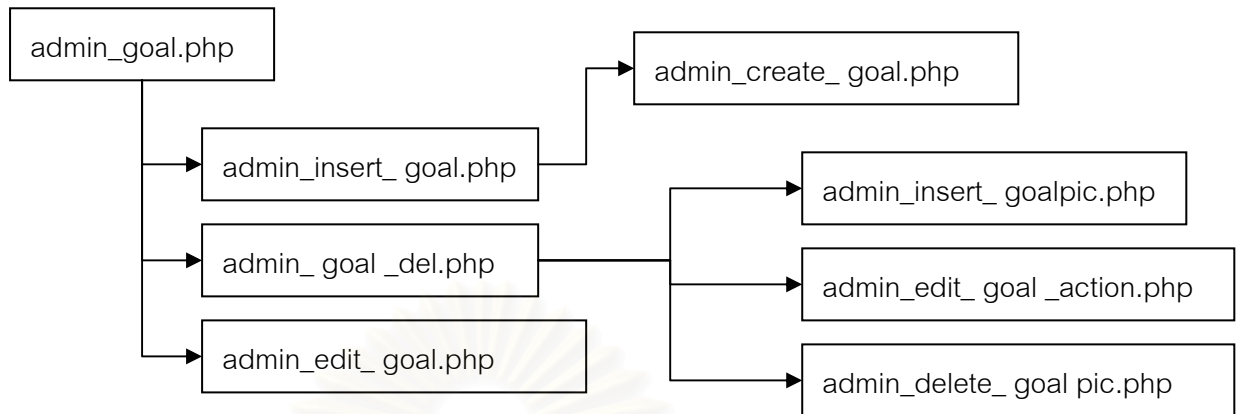
ส่วนของ question



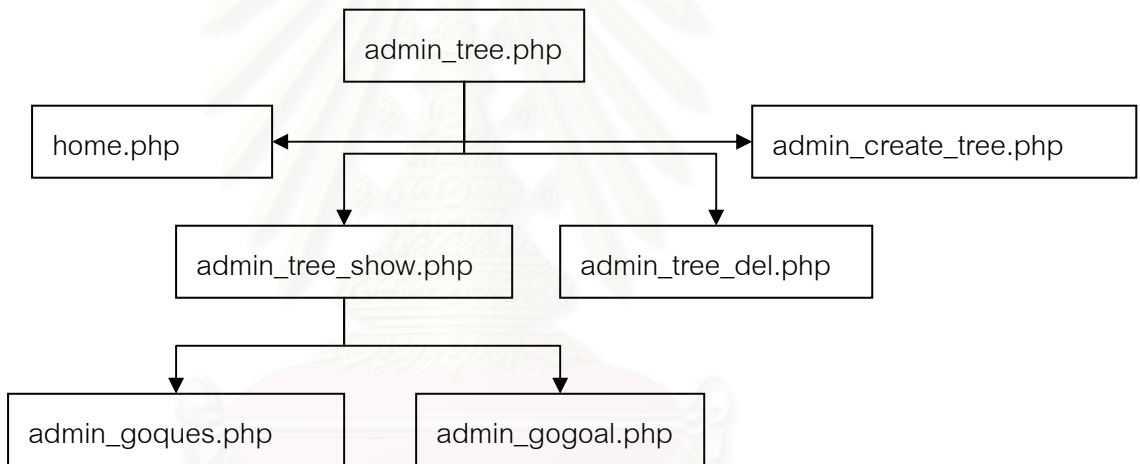
ส่วนของ description



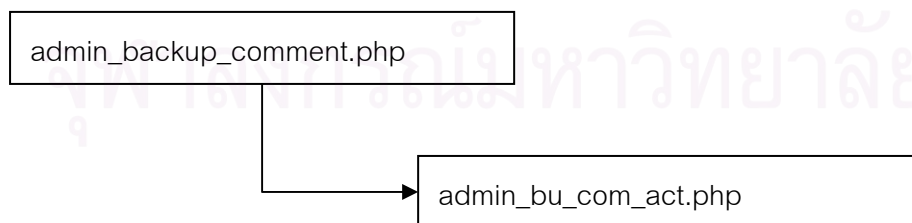
ส่วนของ goal



ส่วนของ tree

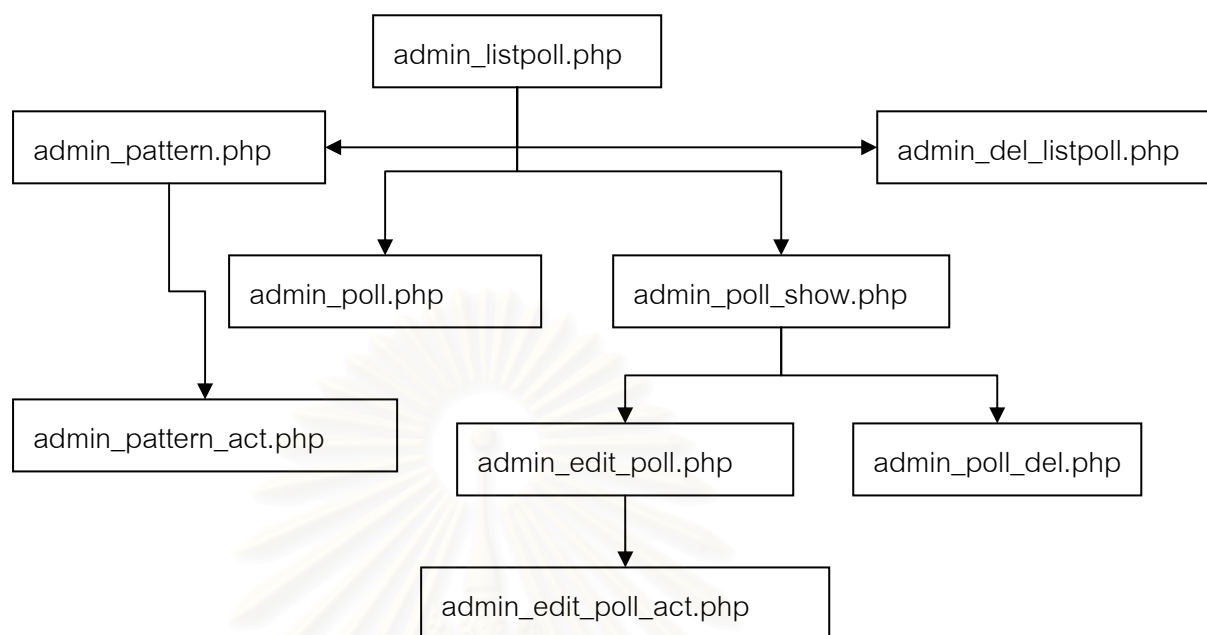


ส่วนของ backup\_comment

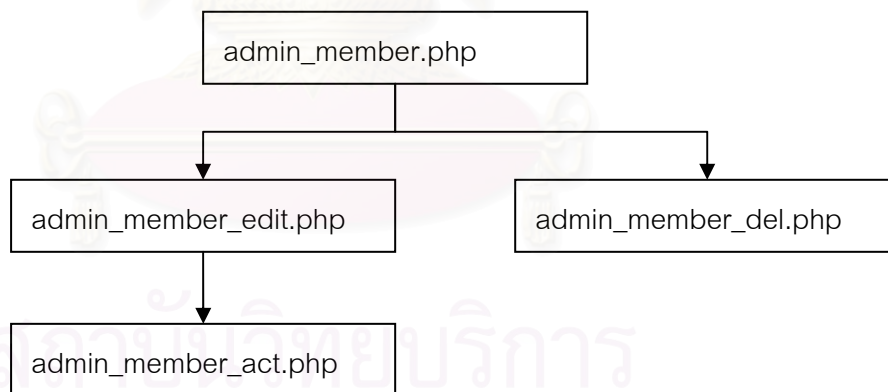




ส่วนของ listpoll (ชุดคำถามสั้น)



ส่วนของ member





7. goalPic ทำหน้าที่ เก็บชื่อรูปภาพและคำอธิบายรูปภาพ ของ goal

- GID	number	key
- pic_id	number	key
- pic_name	memo	
- pic_comment	memo	

8. listpoll ทำหน้าที่เก็บว่ามีชุดของคำถามสั้นอะไรบ้าง

- sid	number	key
- sname	memo	

9. member ทำหน้าที่เก็บข้อมูลของผู้ที่เป็น administrator ของระบบ

- name	memo	
- lastname	memo	
- username	memo	key
- password	memo	

10. pattern ทำหน้าที่เก็บว่ามีรูปแบบความเป็นไปได้ในการเลือกคำตอบของคำถามสั้นทั้งหมดเท่าใด

- sid	number	key
- patid	number	key
- pattern	memo	
- gotree	memo	

11. poll ทำหน้าที่เก็บคำถามสั้นโดยจะเก็บชื่อและจำนวนข้อ

- sid	number	key
- polid	number	key
- pname	memo	
- pchoice	number	

12. pollchoice ทำหน้าที่เก็บชื่อของข้อทั้งหมด

- sid	number	key
- polid	number	key
- pcid	number	key
- pcname	memo	





ภาคผนวก ค

ตัวอย่างรายงานการวิเคราะห์งานเสียของวงจรรวมในอดีต

สถาบันวิทยบริการ  
จุฬาลงกรณ์มหาวิทยาลัย

# Failure analysis report

## Wafer problem

ABNORMAL NO: Y05030321

*Analyzed by: Mr. Muthoe N.  
Checked by: Mr. Sivith B.  
Issue date : 04-Apr-05  
Revision # 1*

1

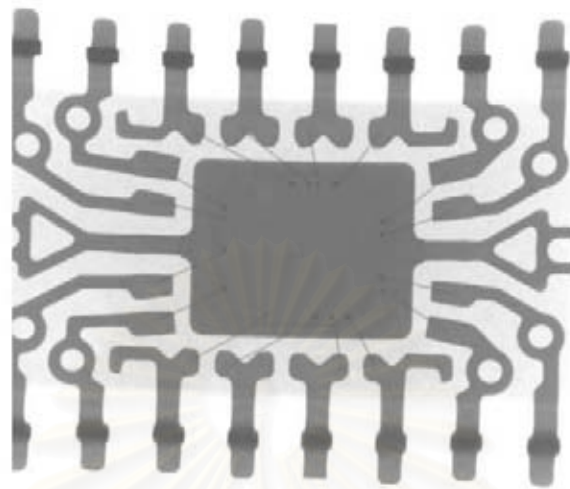
### Defect Confirmation

Analysis Method	Analysis Result
Visual Inspection	Not found problem.
X-ray	Not found problem.
Curve Tracer	Found short pin 4, 5, 6
Decapsulation	Not found problem on Gold wire and inner lead but found some different things in chip surface.
Cut wire check	Curve tracer result after cut wire was opened. This problem is come from wafer process.

สถาบันวิทยบริการ  
จุฬาลงกรณ์มหาวิทยาลัย

2

### X-ray result



Conclusion: Not found problem.

3

### Curve tracer result

FB101 - C:\VIBGA - FB101.GUADATAD11101Y.DIV (Pin 2)

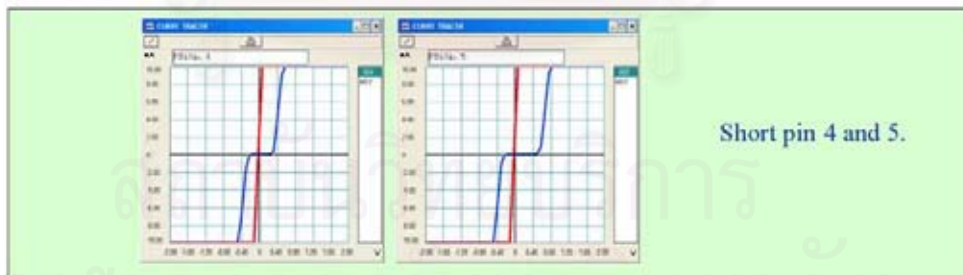
Options

Alt Assign Curve **Setup** Leak

EDGEPOINT

PIN	ATD	JOG	PIN NAME	PIN	ATD	JOG	PIN NAME
001	0	OK		002	0	OK	
003	0	OK		004	0	NG	
005	0	NG		006	0	OK	
007	0	OK		008	0	OK	
009	0	OK		010	0	OK	
011	0	OK		012	0	OK	
013	0	OK		014	0	OK	
015	0	OK		016	0	OK	

— NG IC  
— Good IC

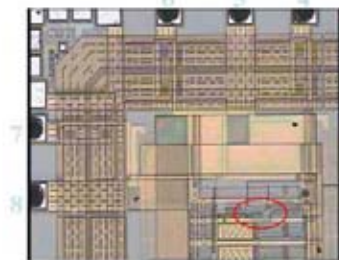


This failure mode is fail short at pin 4 and 5.

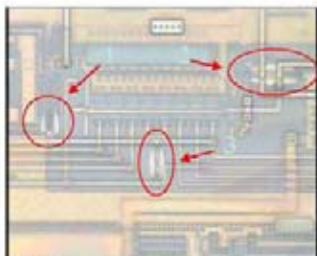
4

**Decapsulation result**

NG IC



Overall



Zoom at abnormal area.



Different thing on circuit.

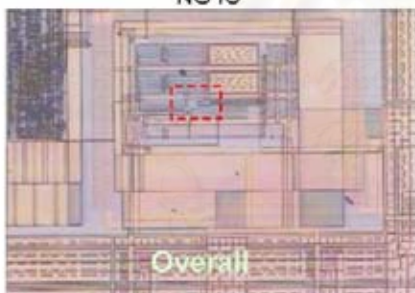
**Conclusion:** We found some different things on chip surface.

5

**Last time occurred**

**Decapsulation result**

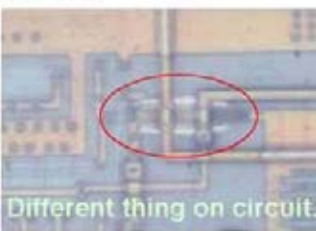
NG IC



Overall

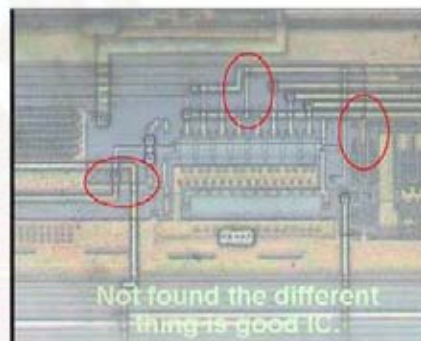


Zoom at hot spot area.



Different thing on circuit.

Good IC



Not found the different thing is good IC.

**Conclusion:** We found some different things at hot spot area. (Not found in good IC)

6



# Failure analysis report

## Second Bond Crack

ABNORMAL NO. Y05040052

*Analyzed by: Mr. Pakorn C.  
Checked by: Mr. Kittada.  
Issue date : 7-Apr-05*

*Revision # 1.*

1

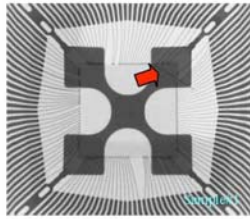
### Defect Confirmation

Analysis Method	Analysis Result
Visual Inspection	Not found defect.
X-ray	Found NSOL 6/10 IC.
Mold Address	Random in one row (1-8)
Decapsulation&SEM	Found 2 <sup>nd</sup> bond crack problem at NSOL pin.

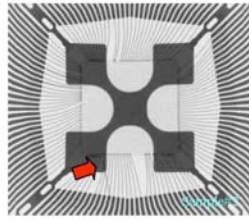
สถาบันวิทยบริการ  
จุฬาลงกรณ์มหาวิทยาลัย

2

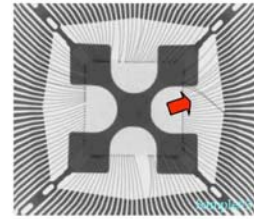
### X-ray result



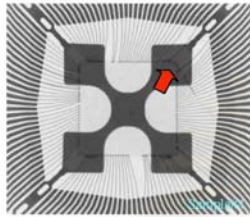
NSOL at pin#64



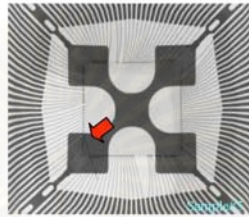
NSOL at pin#7



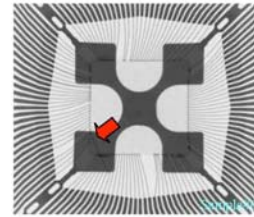
NSOL at pin#57&amp;59



NSOL at pin#62



NSOL at pin#117



NSOL at pin#116

**Conclusion : Found NSOL problem 6/10 ICs didn't fix pin.**

3

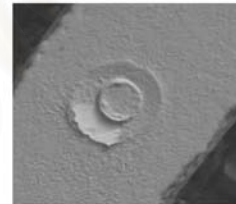
### Decapsulation result (OS NG)



Over view of detect



Wire tail of cracking



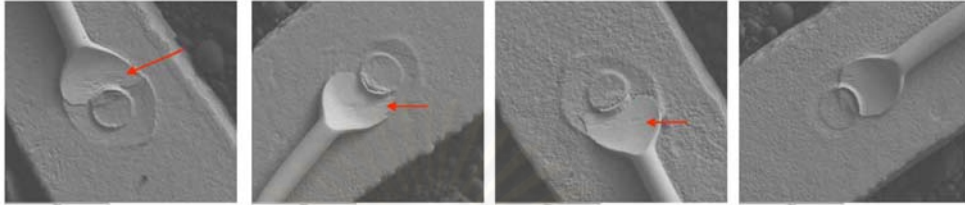
Remain crescent at pin#64

2<sup>nd</sup> bond of beside pin (#63)2<sup>nd</sup> bond of beside pin (#65)

**Conclusion : Found 2<sup>nd</sup> bond crack only one pin, the other pin is normal.**

4

**Decapsulation result (Good IC)**



2<sup>nd</sup> bond sample of side A

2<sup>nd</sup> bond sample of side B

2<sup>nd</sup> bond at of side C

2<sup>nd</sup> bond sample of side D

**Conclusion :** 2<sup>nd</sup> bond of good IC is scratched by Capillary tip.

**Mo address check result**

<b>K</b>	17	18	19	20	21	22	23	24	<b>L</b>	17	18	19	20	21	22	23	24
	9	10	11	12	13	14	15	16		9	10	11	12	13	14	15	16
	1	2	3	4	5	6	7	8		1	2	3	4	5	6	7	8
								1		1							
<b>R</b>	17	18	19	20	21	22	23	24	<b>U</b>	17	18	19	20	21	22	23	24
	9	10	11	12	13	14	15	16		9	10	11	12	13	14	15	16
	1	2	3	4	5	6	7	8		1	2	3	4	5	6	7	8
								1		1		1		1		1	

**Conclusion :** The problem occurred randomly in only one row of L/F

**Mo address check result**

<b>K</b>	17	18	19	20	21	22	23	24	<b>L</b>	17	18	19	20	21	22	23	24
	9	10	11	12	13	14	15	16		9	10	11	12	13	14	15	16
	1	2	3	4	5	6	7	8		1	2	3	4	5	6	7	8
								1		1							
<b>R</b>	17	18	19	20	21	22	23	24	<b>U</b>	17	18	19	20	21	22	23	24
	9	10	11	12	13	14	15	16		9	10	11	12	13	14	15	16
	1	2	3	4	5	6	7	8		1	2	3	4	5	6	7	8
								1		1		1		1		1	

**Conclusion :** The problem occurred randomly in only one row of L/F

# Failure analysis report

## Neck break

ABNORMAL NO. Y05040137

*Analyzed by: Mr. Amarin T.  
Checked by: Mr. Kritsada.  
Issue date : 19-Apr-05  
Revision #1*

1

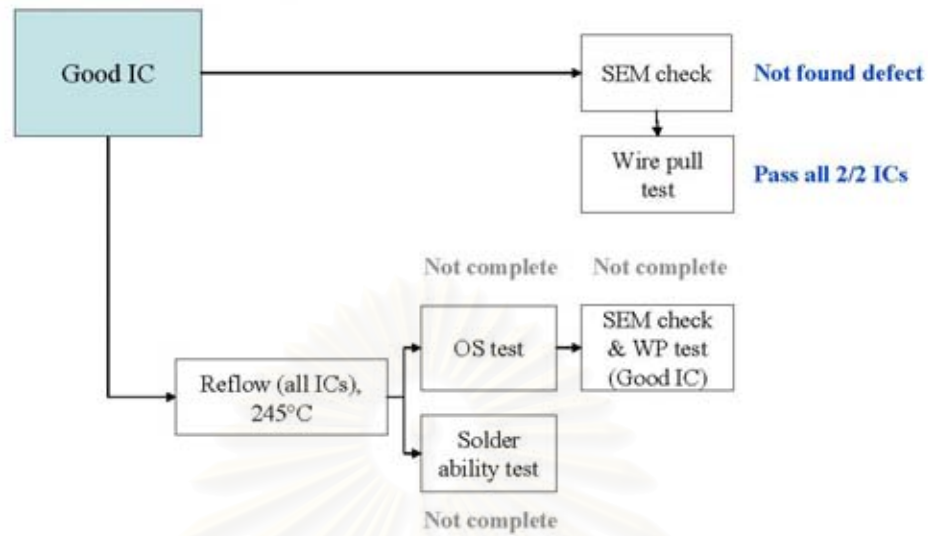
### Defect Confirmation

Analysis Method	Analysis Result
Visual Inspection	Not found defect.
X-ray	Found Neck break.
Mold Address	Occurred at both ends of L/F.
Decapsulation&SEM	Found Neck break (not found damaged wire)

สถาบันวิทยบริการ  
จุฬาลงกรณ์มหาวิทยาลัย

2

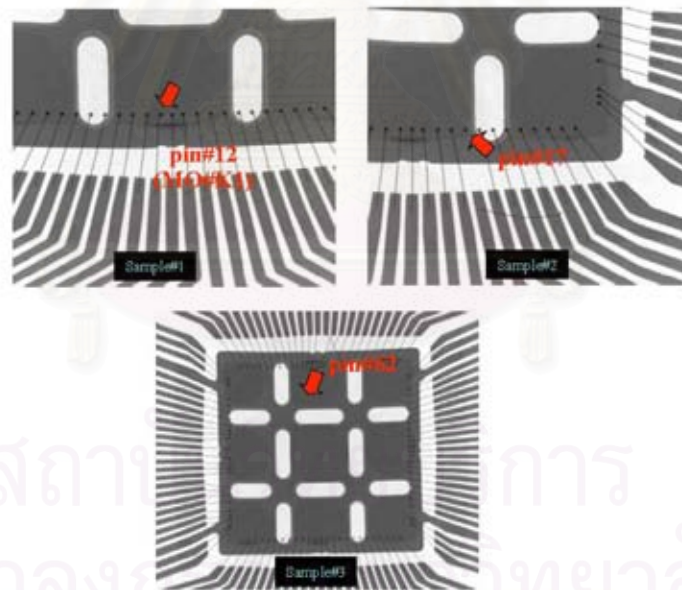
### Good IC Confirmation



**Conclusion :** All of confirmation result is pass all.

3

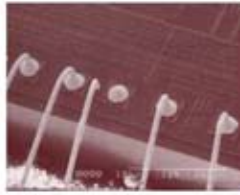
### X-ray result



**Conclusion :** Found Neck break in OS NG didn't fix pin.

4

**Decapsulation result**



Over view of defect at pin#12



1<sup>st</sup> bond of Neck break



The wire neck of defect



1<sup>st</sup> bond of Beside pin (pin#11)



1<sup>st</sup> bond of Beside pin (pin#13)



1<sup>st</sup> bond of Good IC (pin#11)



1<sup>st</sup> bond of Good IC (pin#12)



1<sup>st</sup> bond of Good IC (pin#13)

**Conclusion : Found Neck break in NG IC, but Good IC is normal**

5

**Mo address check result**



**Conclusion : Found defect occurred both ends of L/F**

สถาบันวิทยบริการ  
จุฬาลงกรณ์มหาวิทยาลัย

6

ประวัติผู้เขียนวิทยานิพนธ์

นายศุภิน ศรีสุชาติ เกิดเมื่อวันที่ 6 ธันวาคม พ.ศ. 2520 สำเร็จการศึกษาปริญญา  
วิทยาศาสตรบัณฑิต สาขาฟิสิกส์ จากจุฬาลงกรณ์มหาวิทยาลัย ในปีการศึกษา 2542  
เข้าศึกษาต่อในหลักสูตรวิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมอุตสาหกรรม  
ที่จุฬาลงกรณ์มหาวิทยาลัย เมื่อ พ.ศ. 2546



สถาบันวิทยบริการ  
จุฬาลงกรณ์มหาวิทยาลัย