# การออกแบบและสร้างวงจรรับส่งข้อมูลของเทอร์มินอล



นายเพ็ชรัศน์ อารีร์กษ์

00212.

วิทยานิพนธ์นี้ เป็นส่วนหนึ่งชองการศึกษาตามหลักสูตรปริญญาวิทยาศาสตรมหาบัณฑิต ภาควิชาวิศวกรรมคอมพิว เตอร์ บัณฑิตวิทยาลัย จุฬาลงกรณ์มหาวิทยาลัย พ.ศ. 2523

#### DESIGN AND CONSTRUCTION OF A TURMINAL INTERFACING CIRCUIT

Mr. Pecharat Areeruk

A Thesis Submitted in Fartial Fulfillment of the Aequirements

for the Degree of Master of Science

Department of Computer Engineering

Graduate School

Chulalongkorm University

1980

หวชอวทยานพนธ	การออกแบบและสรางวงจรรบสงขอมูลของเทอรมนอล
โคย	นายเพ็ชภัตน อารีภักษ
ภาควิชา	วิศวกรรมคอมพิวเตอร์
อาจารย์ที่ปรึกษา	นชวยศาสทราจารยสมชาย ทยานยง และ พ.
	ผู้ชวยศาสตราจารย์สุยุชน์ สัคยประกอบ
บัญชิกวิทยาลัย	จุฬาลงกรษมหาวิทยาลัย อนุมัคใหน้บวิทยานิพนธ์ฉบับนี้เป็นสวนหนึ่ง
ของการศึกษาตามหลักสูต	
	. ผู้ประชาญ มุภาคล คุณเด็บัญที่ควิทยาลัย
An PO SELLO DE CONTOUNION	( รองศาสทราจารย คร.สุประดิษฐ บุนนาค )
ก <sub>ณะกรรมการสอบวิทยานิ</sub>	мит
	( อาจารยชัยศิริ ปัญฑิตานนท์ )
÷	ากรรมการ
	( ผูชวยศาสทราจารยสมชาย ทยานยง )
	เพียงนี้ พี่สายประกอง กรรมการ
	( ผู้ชวยศาสฅราจารยสุยุชน สัทยประกอบ )
	ราคมาการ
	( นายพิลาศพงษ ทรัพย์เชริมหรื )

ลิขสิทธิ์ของบัญฑิตวิทยาลัย จุฬาลงกรณ์มหาวิทยาลัย

หัวขอวิทยานิฑนฮ

การออกแบบและสรางวงจรรับส่งข้อมูลของเพอร์มินอล

สือนิสิท

นายเพ็ชรัตน อารีรักษ

อาจารยุที่ปรึกษา

แชวยหาสคราจารยสมชาย ทยานยง

ผูชวยศาสตราจารย์สยุชน์ สัตยประกอบ

ภาควิชา

วิศวกรรมคอมพิวเตอร

ปีการศึกษา

2523

บทคิดยอ

การศึกตอระหวางหนวยประมวลผลกลางหรือซีพียู กับอุปกรณข้อมูลเทอรมินอล ปกติ จะใช้วิธีสงข้อมูลแบบอนุกรม เนื่องจากข้อมูลอนุกรมสามารถสงต่อเนื่องในสายสงเพียง 1 คู่สาย ซึ่งทำให้สามารถลดคาใช้จายของสายสงได้มากทีเดียว นอกจากนี้ถ้าต้องการศึกตอข้อมูลกับเทอร์ มินอลทางไกล ก็สามารถทำได้งาย โดยใช้อุปกรณ์สื่อสารข้อมูลเปลี่ยนสัญญาณแบบดิจิตอลเป็นอนาลอกหรือเสียง แล้วสงผานสายโทรศัพทหรือเครื่องมือสื่อสารอื่น ๆ

การวิจัยนี้เป็นการออกแบบสร้างวงจรรับสงข้อมูลอนุกรม เพื่อใช้คิดตั้งเป็นสวนรับสงข้อมูลให้กับคุปกรณ์เทอร์มินอลตาง ๆ และคอมพิวเตอร์ การออกแบบไค้พิจารณาจากวิธีคิดต่อที่ใช้ กับอยู่ทั่วไปเป็นหลัก จากการพิจารณาออกแบบ ใช้วิธีรับสงข้อมูลแบบต่อเนื่องอะซิงโครนัสรับสงไค้ทั้งแบบฮาลฟ์คูเพล็กและฟูลล์คูเพล็ก อัตรารับสงข้อมูลทำไค้สูงถึง \$600 ปีท/วินาที่ ระบบสัญญาณที่ใช้เป็นแบบอาร์เอส-232ซี หรืออีไอเอ สามารถประกอบกับอุปกรณ์สื่อสารข้อมูล (โมเคม) เพื่อรับส่งค้วยสัญญาณเสียง ผลได้จากการวิจัยนี้ ทำให้สามารถสร้างวงจรรับส่งข้อมูลขึ้นใช้เองในราคาที่ถูก และจะทำให้เข้าใจถึงวิธีการรับสงข้อมูลตาง ๆ นอกจากนี้เมื่อต้องการขยายพอร์ทรับส่งข้อมูลของคอมพิวเตอร์ เพื่อต่อเข้ากับอุปกรณ์อื่นอีก ก็สามารถทำได้โดยต่อวงจรที่ออกแบบเพิ่มเติมเข้าไป หลังจากสร้างวงจรเสร็จได้นำไปประกอบทคสอบใช้เป็นส่วนรับส่งข้อมูลให้กับชื่อาร์ที่เทอร์มินอล พร้อมทั้งเขียนโปรแกรมควบคุมการรับส่ง ผลการทดสอบเป็นไปตามความมุงหมาย คือแผงวงจรที่สร้างขึ้นสามารถทำการรับส่งข้อมูลหรืออักชระต่าง ๆ ได้ถูกต้อง

Thesis Title DESIGN AND CONSTRUCTION OF A TERMINAL

INTERFACING CIRCUIT

Name Mr. Pecharat Areeruk

Thesis Advisor Assistant Professor Somchai Thayarnyong and

Assistant Professor Suyut Satayaprakorb

Department Computer Engineering

Academic Year 1980

#### ABSTRACT

The communication between the Central Processing Unit ( CPU ) with the data terminal equipment usually employs the serial data communication to reduce the tremendous amount of expenses for the wires. Besides, the communication with the remote terminals can also be easily made through the use of data communication equipment to change digital signals into analog or voice signals and then send them through telephone lines or other communication devices.

This research is to design a serial data communication circuit to use as a communication device between the computer and its terminals. This design is based on the overall study of the communication techniques which are now generally employed. This designed device used the technique of communication called serial asynchronous which can cummunicate both in half-duplex and full-duplex and the velocity of transmission rates is as high as 9600 bits/second. The signal system, RS-232C or ETA, can be linked to data communication equipment ( MODEM ) to communicate in the form of voice signals.

The results of this research make posible to build data transmission circuit at low cost and to understand method of data transmission. Furthermore; when linking more data transmission ports of the computer to other equipment is needed, additional circuit can be added. The circuit has been tested by linking to CRT terminal and used in communication between the CRT terminal and computer under the commands of programs. The designed device or circuit panel can communicate between the computer and the other terminals correctly and effectively both in numeric and alphabetic values.

### กิติกรรมประกาศ



งานวิจัยนี้เกิดขึ้นเนื่องจาก ผู้ช่วยศาสตราจารยสมชาย ทยานยง ได้มีความคิดและ ต้องการจะหาวิธีสร้างอุปกรณ์ หรือเครื่องเทอร์มินอลต่าง ๆ ขึ้นเอง ให้สามารถประกอบใช้ กับเครื่องคอมพิวเตอร์ และมีประสิทธิภาพอยู่ในเกณฑ์ใช้ได้กีพอสมควร อุปกรณ์ที่สร้างเองนี้ ต่อไปถ้าต้องการแก้ไขคัดแปลงใช้กับเครื่องต่าง ๆ จะทำได้งายและสควกขึ้น ตังนั้นท่านจึงได้ ให้หัวซื้อวิจัยเรื่องนี้มา ตลอดจนให้คำแนะนำ ช่วยแก้บัญหา ควบคุมและติดตามผลการวิจัยมา ตลอด

การทำวิจัยนี้ผู้วิจัยยังไค้รับความกรุณาจาก ผู้ช่วยศาสตราจารย์สุยุชน์ สัตยประกอบ ที่ไก้ให้ข้อเสนอแนะ และให้คำปรึกษาในก้านตาง ๆ คลอกระยะเวลาที่ทำการวิจัย จนกระทั่ง การทำวิจัยนี้สำเร็จ

นอกจากนี้ผู้วิจัยยังได้รับความกรุณาจาก อาจารย์ชัยคิริ บัณฑิศานนท์ ที่ให้คำแนะนำ ทางก้านเทคนิคต่าง ๆ

ผูวิจัยคองขอกราบขอบพระคุณทุกทานไว้ ณ ที่นี้ ที่ไก้ให้คำปรึกษา แนะนำ และช่วย เหลือ จนกระทั่งการวิจัยนี้ไกบรรลุคามวัคถุประสงค์ และสาเร็จผลโดยสมบูรณ์

### สารบัญ

	หนา
ทคักยอภาษาไทย	١
ทคักยอภาษาอังกฤษ	7
ศึกรรมประกาศ	I
ายการศารางประกอบ	J
ายการรูปประกอบ	Ū
1. บทนำ	1
1.1 ความเป็นมาชองปัญหา	1
1.2 วัศถุประสงค์และชอบเขคของการวิจัย	3
1.3 ประโยชน์ที่จะได้รับจากการวิจัย	4
1.4 วิธีกำเนินการวิจัย	5
2. การศึกศอสื่อสารขอมูลคอมพิวเศอร	6
2.1 แบบสัญญาณสื่อสารข้อมูล	6
2.1.1 สีผู้ญาณที่ที่แอล ( TTL )	6
2.1.2 สัญญาณอารเอส — 232 ซี่ ( RS-232C )	7
2.1.3 สัญญาณ 20 มิลลิแอมป์กระแสวนกลับ	
( 20 mA Current Loop )	7
2.2 ชนิกและวิธีรับสงขอมูล	8
2.2.1 อินเทอร์เฟสแบบชนาน	10
2.2.2 อินเทอร์เฟสแบบอนุกรม	14

			หน้า
3.	อุปกร	น์และส่วนประกอบของอินเทอร์เฟส	23
	3.1	อุปกรณ์ถอกระหัสเลือกพอร์ท ( Port ) หรือรีจิสเคอร์	
		( Register )	23
	3.2	อุปกรณ์ควบคุมและแสกงสถานะการรับส่ง	26
	3.3	อุปกรณ์ควบคุมการคอสัญญาณเขากับบัสชอมูล	27
	3.4	อุปกรณ์เปลี่ยนสัญญาณแบบอนุกรมเป็นขนาน และขนานเป็นอนุกรม	29
	3.5	กุปกรณ์สร้างอัคราความถี่ ( Baud Rate Generator )	36
4.	การถ	อกแบบและสร้างวงจรอินเทอร์เฟส ( Interface )	38
	4.1	ชนิกและวิธีรับส่ง	38
	4.2	ระบบสัญญาณศิกศอ	.39
	4.3	แบบชาเสียบและรายละเอียกสัญญาณ	41
- j	4.4	การกำหนุกความเร็วรับส่ง	44
	4.5	การกำหนครูปแบบสัญญาณ	46
	4.6	การเลือกพอรทแอกเกรส (Port address)	47
	4.7	วงจรและรายละเอียก	51
5.	1	วงจรเข้ากับสวนควบคุมและการทคสอบ	54
·	5.1	สวนประกอบของชื่อาร์ที่เทอร์มินอลและระบบควบคุม	54
	5.2	วิธีคอวงจรเข้ากับระบบควบคุมของชีอาร์ที่เทอร์มินอล	56
	5•3		5 <b>7</b>
	5•4	การศึกศั้งชื่อาร์ที่เทอร์มินอลเพื่อหกสอบ	66
	5.5	การทคสอบการทางาน	66

																									ល្វ
																									หน้า
6. สรุป	ปนลเ	และ	201		สนา	อแ	นะ		•	•	•	•	•	•	•	•	•	•	•	•	•	•	•	•	70
เอกสารอ้างอิง		•	•	•	•	•	•	•	•	•	•		•	•	•	•	•	•	•	•	•		•	•	73
ภาคยนวก	•	•	•	•	•	•	•	•	•	•	•	•	•	•	•	•	•	•	•	•	•		•		<b>7</b> 4
ประวัติผู้เชียน	•	•	•	•	•	•	•	•	•	•	•	•	•	•	•	•	•	•	•	•	•	•	•	•	119

į.

ī

# รายการคารางประกอบ

คารางที่			หนา
3.1	แสกงการทำงานของวงจรถอกรหัสแบบ 3 เป็น 8 สาย	• •	25
3.2	แสกงการกำหนุกเลือกอัตราความเร็วรับส่งของไอซี com 5016 .	• •	37
4.1	ลับุญาณที่ชาคาง ๆ ของชาเสียบอีโอเออินเทอร์เฟส		42
4.2	การเลือกอัตราความเร็วรับสง		45
4.3	การกำหนครูปแบบสัญญาณรับส่ง	-1, •13 •	46
4.4	พ็อร์ทและหนาที่การทำงาน		50

### รายการรูปประกอบ

รูปที่			หนา
	2.1	สัญญาณที่ที่แอล	. 6
	2.2	สัญญาณอารเอส — 232 ชี้	. 7
	2.3	สัญญาณ 20 มิลลิแอมป์กระแสวนกลับ	. 8
	2.4	แสกงชวงเวลาที่ค้องใช้ในการส่งแคละวิธี	. 9
	2.5	แผนภูมิของอินเทอร์เฟสแบบขนาน	. 11
	2.6	แผนภูมิของอินเทอร์เฟสแบบอนุกรม	. 17
	2.7	ตัวอยางการส่งแถวซอความของไบนารชิงค์	, 20
	2.8	การส่งสัญญาณอนุกรมแบบอะซึ่งโครนัสซองอักซระ 1 คัว	. 21
	3.1	วงจรถอกระหัสแบบ 3 สายเป็น 8 สาย	24
	3.2	ลักษณะวงจรภายในและการใช้ใชชีเบอร์ 74 <sub>1</sub> 5155	. 26
	3.3	D ฟลิบ — ฟลอบ	27
	3.4	แสกงลัญญลักษณและการทางานของเกฅแบบไฅรสเฅฅบัฟเฟอร์	. 28
	3.5	แสคงส่วนประกอบต่าง ๆ ชองไชซียูอาร์ท	, 30
	3.6	แสคงส่วนประกอบคาง ๆ ของไชซีเบอร์ can 5016	. 36
	4.1	การส่งลัญญาณอนุกรมอะซึ่งโครนัสของอักชระตาง ๆ	39
	4.2	วงจรเปลี่ยนลัญญาณที่ที่แอล เป็นอาร์เถส — 232 ซี	40
	4.3	วงจรเปลี่ยนสัญญาณ อาร์เอส — 232 ซี เป็นที่ที่แอล	40
	4.4	ชั้วเลียบ 25 ซาสาหรับอีโอเออินเทอร์เฟส	41
	4.5	ส่วนของวงจรสร้างอัตราลวามถึ	45
	4.6	วงจรถอกระหัสสัญญาณเลือก	47
	4.7	ตารางเวลาซองการทำคำสั่งอินพุท	, 48
	4.8	ๆารางเวลาของการทำคำสั่งเอาท์พุท	48
	4.9	รูปถ่ายแผงวงจรอินเทอร์เฟสที่ประกอบเสร็จ	, 5 <b>1</b>

			5
;	รูปที่		หนา
	4.10	แผงผังอินเทอร์เฟสอบุกรมอะซึ่งโครนัส	52
	4.11	รูปวงจรอินเทอร์เพ่สอนุกรมอะซิงโครนัส	53
	5.1	แผนภูมิแสกงสวนประกอบของชีอาร์ที่เทอร์มินอล	54
	5.2	แสกงการต่อวงจรกับระบบควบคุม	56
	5.3	แผนภูมิแสคงล่ากับการทำงานภายในชื่อาร์ที่เทอร์มินอล	58
	5•4	แสกงการฅอทคสอบค้วยคัวเอง	66
	5•5	แสกงการคอทคสอบกับไมโครคอมพิวเคอร์	67
	5.6	ภูปถายแผงวงจรที่ประกอบเข้ากับระบบควบคุมและ	
		สวนสร้างภาพแล้ว	68
	5.7	รูปถายเครื่องไมโครคอมพิวเตอร์ที่ใช้คอทคสอบการทางาน	68
	į.		

- 2